

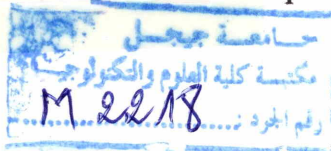
**REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE**  
**MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE**  
**SCIENTIFIQUE**



Université de Jijel  
Faculté des Sciences et de la  
Technologie  
Département d'Electronique



Présentée en vue de l'obtention du diplôme de Master  
En électronique  
Option : Microélectronique



*THEME*

**Etude de l'influence des états d'interface dans les  
structures MOS  
A l'oxyde ultra mince**

Présenté par :

Benayache Mohammed

Loukadi Ziad

Encadré par :

Dr : A.Merzougui

Promotion 2014/2015

*Dédicace*

*JE DÉDIE CE MODESTE TRAVAIL À CEUX QUI M'ONT  
GUIDÉ VERS LE CHEMIN  
DU SAVOIR, ET QUI M'ONT ENCOURAGÉ DURANT MES  
ANNÉES D'ÉTUDE EN PARTICULIER :  
MES CHERS PARENTS  
MES FRÈRES ET MES SŒURS  
TOUTE MA FAMILLE  
MON ENCADREUR A. MERZOUGUI  
TOUS MES AMIS  
ET À TOUTE LA PROMOTION D'ÉLECTRONIQUE  
2014 / 2015*

## *Remerciements*

*Nos remerciements s'adressent avant tout au bon Dieu le tout puissant qui nous a donné le courage, la patience et la volonté durant toute cette période et nous accordé la chance d'accomplir ce travail.*

*On remercie tout particulièrement M<sup>me</sup> A. Merzougui d'avoir bien voulu accepter de nous encadrer, pour nous avoir proposé et assuré la direction de ce passionnant mémoire.*

*On tient à remercier aussi les membres du jury de nous avoir honorés en acceptant de juger notre travail.*

*On remercie également tous les enseignant du département de l'électronique.*

*Nos vifs remerciements s'adressent aussi à tous nos amis et collègues de la promotion pour les bons moments et les souvenirs inoubliables que nous avons vécus ensemble et à toutes les personnes qui nous ont aidées de près ou de loin à la réalisation de ce travail.*

*Merci*

## Table des matières

|  |    |
|--|----|
| <b>Introduction générale</b> .....   | 1  |
| <b>Chapitre I</b>  |    |
| <b>I.1.Introduction</b> :.....   | 3  |
| I.2. La microélectronique : systèmes toujours plus performants :.....          | 3  |
| I.2.1. la loi de Moore : .....   | 4  |
| I.2.2.La miniaturisation :.....  | 5  |
| I.2.2.1. <i>Les raisons de la miniaturisation</i> : .....                      | 5  |
| I.2.2.2. <i>Avantages de la miniaturisation</i> :.....                         | 6  |
| I.2.2.3. <i>Inconvénients de la miniaturisation</i> : .....                    | 7  |
| I.3.choix de la capacité MOS comme structure d'étude : .....                   | 7  |
| I.4.La structure Métal-Oxyde-Semi-conducteur :.....                            | 8  |
| I.4.1. Définition :.....   | 8  |
| I.4.2. Diagramme de bandes d'énergies :.....                                   | 8  |
| I.4.3. Régimes de fonctionnement : .....                                       | 10 |
| I.4.3.a- <i>Régime d'accumulation</i> :.....                                   | 11 |
| I.4.4.b- <i>Régime de bandes plates</i> : .....                                | 13 |
| I.4.3.c - <i>Régime de déplétion</i> : .....                                   | 13 |
| I.4.3.d. <i>Régime de faible et forte inversion</i> : .....                    | 15 |
| <b>I.5.Conclusion</b> : .....  | 19 |
| <b>Chapitre II</b>   |    |
| <b>II.1.Introduction</b> :.....  | 20 |
| II.2.Les types des modélisations :.....  | 20 |
| II.2.1. <i>Modélisation classique</i> : .....                                  | 20 |
| II.2.2. <i>Modélisation quantique</i> : .....                                  | 21 |
| II.3.Effets quantiques dans les structures MOS :.....                          | 21 |
| II.3.1. <i>Comportement des porteurs</i> :.....                                | 22 |
| II.3.2. <i>formation du puits de potentiel</i> .....                           | 22 |
| II.4. Propriétés de la couche SiO <sub>2</sub> dans les structures MOS : ..... | 23 |

|  |    |
|--|----|
| II.4.1 : Défauts dans le SiO <sub>2</sub> :                                    | 24 |
| II.4.2.Charges dans l'oxyde et à l'interface oxyde/semi-conducteur :           | 25 |
| II.4.2.1.La charge piégée des états d'interface <b>Q<sub>int</sub></b> :       | 25 |
| II.4.2.2. Densité des états d'interface :                                      | 26 |
| II.4.2. 3.Les différents types d'états d'interface :                           | 26 |
| II.5.Modélisation des états d'interface :                                      | 29 |
| II.5.1. La modélisation :  | 30 |
| II.5.2.Equations considérées :   | 33 |
| II.5.2.1.Equation de Poisson:  | 33 |
| II.5.2.2.Equation de Schrödinger :   | 34 |
| II.6.Modélisation des caractéristiques capacitive et de la structure étudiée : | 35 |
| <b>II.7.Conclusion :</b>   | 36 |
| <b>Chapitre III.</b>   |    |
| <b>III.1.Introduction :</b>  | 37 |
| III.2. Intérêt de la simulation des caractéristiques C(V) d'une capacité :     | 37 |
| III.3.le principe de résolution du système couplé «Poisson-Schrödinger» :      | 38 |
| III.4. Présentation du système couplé « Poisson-Schrödinger » :                | 38 |
| III.4.1. Condition aux contacts « Dirichlet » :                                | 38 |
| III.4.2.Condition d'interface oxyde /semi-conducteur :                         | 39 |
| III.5.Discrétisation du système couplé :                                       | 40 |
| III.5.1.Discrétisation de l'équation de « Poisson »:                           | 41 |
| III.5.2. Discrétisation de l'équation de Schrödinger :                         | 42 |
| III.6. Résolution de l'équation de « Poisson » par calcul itératif :           | 43 |
| III.7.Résolution de l'équation de Schrödinger :                                | 44 |
| III.8.Organigramme de résolution du système considéré :                        | 44 |
| a) Calcul classique :  | 47 |
| b) calcul quantique :  | 48 |
| III.9) Calcul de la capacité de la structure :                                 | 48 |
| <b>III.10) Conclusion:</b>   | 49 |
| <b>Chapitre IV.</b>  |    |
| <b>IV.1. Introduction :</b>  | 50 |
| IV.2. Rappel de la structure étudiée :   | 50 |
| IV.3. Influence des états d'interface sur la valeur de la capacité :           | 51 |

|  |    |
|--|----|
| IV.3.1. La charge correspondent aux états est positive $Q_{int} > 0$ :.....  | 51 |
| IV.3.2. La charge correspondent à ses états est négative $Q_{int} < 0$ .....                                       | 53 |
| IV.4.Effets des états d'interface sur la tension de seuil $V_T$ et la tension de bandes plates $V_{FB}$ :<br>..... | 54 |
| IV.4.1.Influence sur $V_{FB}$ : .....  | 54 |
| IV.4.2.Influence sur $V_T$ : .....   | 55 |
| IV.5.Effet du dopage du substrat : .....   | 57 |
| IV.6.Conclusion : .....  | 58 |
| Conclusion générale.....   | 59 |

## *Liste des figures*

|   |    |
|---|----|
| <b>Fig.I.1 :</b> <i>Courbe du nombre de transistors sur une même puce en silicium en fonction du temps</i> .....  | 4  |
| <b>Fig.I.2</b> <i>image illustrant la miniaturisation des composants électroniques au fil des années</i> .....  | 5  |
| <b>Fig.I.3:</b> <i>Premier Ordinateur Harvard Mark I</i> .....  | 6  |
| <b>Fig.I.4 :</b> <i>La tablette d'Apple, l'Pad, commercialisée en 2010</i> .....  | 6  |
| <b>Fig.I.5 :</b> <i>Structure Métal-Oxyde-Semi-conducteur</i> .....   | 8  |
| <b>Fig.I.6 :</b> <i>Diagramme de bandes d'énergie d'une structure MOS sur substrat de type N pour <math>q\Phi_{sc} &lt; q\Phi_m</math>, a) métal et semi-conducteur isolé, b) métal et semi-conducteur en court-circuit</i> ..... | 9  |
| <b>Fig.I.7 :</b> <i>Potentiels dans une structure MOS en déplétion</i> .....  | 10 |
| <b>Fig.I.8 :</b> <i>Structures MOS idéales en régime d'accumulation</i> .....   | 12 |
| <b>Fig.I.9 :</b> <i>Structures MOS idéales en régime de bandes plates</i> .....   | 13 |
| <b>Fig.I.10 :</b> <i>Structures MOS idéales en régime de déplétion</i> .....  | 14 |
| <b>Fig.I.11:</b> <i>Logarithme de la densité des électrons et des trous à l'interface en fonction du potentiel de surface <math>V_s</math>, a) MOS sur substrat N, b) MOS sur substrat P</i> .....                                | 16 |
| <b>Fig.I.12:</b> <i>Structures MOS idéales en régime d'inversion</i> .....  | 17 |
| <b>Fig.I.13:</b> <i>Schéma équivalent de la structure MOS</i> .....   | 18 |
| <b>Fig.II.1 :</b> <i>Comportement 3D des porteurs</i> .....   | 20 |
| <b>Fig. II.2 :</b> <i>Comparaison du modèle quantique et modèle classique</i> .....   | 22 |
| <b>Fig. II.3 :</b> <i>Quantification des niveaux d'énergie à l'interface du au confinement des Porteur</i> .....  | 23 |
| <b>Fig. II.4 :</b> <i>Image par microscopie électronique en transmission d'une interface Si/SiO<sub>2</sub></i> ...   | 24 |

|   |    |
|---|----|
| <b>Fig. II .5 :</b> <i>Les différents types des charges dans l'oxyde</i> .....  | 25 |
| <b>Fig. II .6 :</b> <i>Structures de bandes présentant des pièges d'interfaces sur la structure MOS en régime d'inversion.</i> .....                    | 26 |
| <b>Fig. II .7 :</b> <i>Liaisons pendantes pour la lacune dans Si</i> .....  | 27 |
| <b>Fig. II .8 :</b> <i>Modèles structuraux pour le centre Pb en fonction de l'orientation de la surface</i> .....                                       | 28 |
| <b>Fig. II .9 :</b> <i>Liaisons et interactions à l'interface Si-SiO<sub>2</sub></i> .....  | 29 |
| <b>Fig. II .10 :</b> <i>Liaison Si-impureté à l'interface Si-SiO<sub>2</sub></i> .....  | 29 |
| <b>Fig. II .11 :</b> <i>Caractéristique C(V) haute fréquence (a) sans états d'interface (b) avec états d'interface</i> .....                            | 31 |
| <b>Fig. II .12:</b> <i>Schéma équivalent de la capacité MOS idéale</i> .....  | 33 |
| <b>Fig. II .13:</b> <i>Organigramme général de la Méthode de couplage Poisson –Schrödinger</i> .....  | 35 |
| <b>Fig.III.1:</b> <i>Représentation de l'extension du puits sur la distance <math>L_p</math> à partir de l'interface : oxyde/semi-conducteur</i> .....  | 40 |
| <b>Fig. III.2 :</b> <i>Organigramme de résolution des équations de Poisson et de Schrödinger dans les deux cas : classique et quantique</i> .....       | 45 |
| <b>Fig.III.3 :</b> <i>Schématization des différentes zones de calcul</i> .....  | 46 |
| <b>Fig.IV.1 :</b> <i>Structure de la capacité MOS</i> .....   | 50 |
| <b>Fig.IV.2</b> <i>Caractéristiques C(V) pour différentes densités d'états d'interface chargés positivement</i> .....                                   | 51 |
| <b>Fig.IV.3 :</b> <i>Caractéristiques C(V) pour différentes densités d'états d'interface chargés positivement</i> .....                                 | 52 |
| <b>Fig.IV.4</b> <i>Caractéristiques C(V) d'une structure Au/Al<sub>2</sub>O<sub>3</sub>/p-In GaAs avec états d'interface chargés positivement</i> ..... | 52 |
| <b>Fig.IV.5 :</b> <i>Caractéristiques C(V) pour différentes densités d'états d'interface chargés négativement</i> .....                                 | 53 |



**Fig.IV.6** : Influence des états d'interface sur :1) la tension de bande plate, 2) la tension de seuil.....54

**Fig.IV.7** : Influence des états d'interface sur la tension de bande plate.....55

**Fig.IV.8** : Influence des états d'interface sur la tension de bande plate.....55

**Fig.IV.9** : Influence des états d'interface sur la tension du seuil.....56

**Fig.IV.10** : Caractéristique  $C(V)$  pour différent valeur de dopage .....57

## *Introduction générale*

Depuis plus d'un siècle, l'industrie électronique reste surprenante, tant dans le domaine technique qu'économique. Sa croissance repose sur l'apparition incessante de nouveaux marchés, basés sur des produits de plus en plus sophistiqués.

À l'origine et au cœur de cette prodigieuse percée se situe la microélectronique. Celle-ci n'a jamais cessé de répondre à l'exigence de la rapidité et de l'intégration des composants miniatures, tout en recherchant le maintien de leur fiabilité et la réduction des coûts de production. Ainsi, petit à petit, notre quotidien s'est enrichi de nombreux dispositifs issus de l'industrie microélectronique, tels que les téléphones mobiles, les ordinateurs, les appareils photos numériques etc. Tous ces produits constitués d'éléments électroniques de base : la résistance, le condensateur et le transistor. Par conséquent, une parfaite connaissance et maîtrise des phénomènes physiques intervenant dans le fonctionnement de ces composants élémentaires, qui se miniaturisent de jour en jour, sont nécessaires pour concevoir avec le moins d'empirisme possible les composants de demain.

Au cours de ces avancées technologiques se trouve la capacité MOS (Métal-Oxyde-Semi-conducteur) qui est la brique élémentaire de tous les dispositifs de technologie MOS (*transistor MOSFET, dispositifs CMOS, mémoire non volatiles EPEOM et EEPROM,...*), raison pour laquelle nous l'avons choisie comme structure d'étude puisque la maîtrise de son fonctionnement permettra de maîtriser tous les composants de même technologie.

Notre travail consiste donc à l'analyse des caractéristiques capacité-tension  $C(V)$  de cette structure, tout en considérant les effets quantiques produits par la réduction poussée des dimensions telles que l'épaisseur d'oxyde, la longueur de canal..... L'obtention de ces caractéristiques nécessitera la résolution unidimensionnelle des équations couplées de « Poisson » et de « Schrödinger ». C'est cette dernière qui permet de prendre en considération l'influence des phénomènes quantiques qui se manifestent à cette échelle de dimension. Le travail s'articulera autour de quatre chapitres principaux [10, 15, 2]

**Le premier chapitre** de ce mémoire est introductif, il présente le principe et les régimes de fonction de la structure étudiée, en l'occurrence : La capacité MOS, et décrit l'intérêt le concept de la miniaturisation, ses avantages et ses inconvénients ainsi que les principaux effets qui en découlent.

## Introduction générale

---

Le **second chapitre** contiendra la modélisation classique et quantique des caractéristiques capacité-tension  $C(V)$  de la structure étudiée, en tenant des états d'interface présents à l'interface : Oxyde/semi-conducteur, et font l'objet de notre travail. La modélisation quantique étant dans le but de prendre en considération les phénomènes quantiques qui se manifestent à cette interface et à cette échelle de dimensions.

Le **troisième chapitre** contiendra une présentation détaillée de l'outil informatique utilisé pour la résolution couplée des équations considérées : « **Poisson** » et « **Schrödinger** », après les avoir discrétisées par la méthode des différences finies, pour les adapter à un calcul numérique souple assuré par la méthode itérative de Newton-Raphson.

Le **quatrième chapitre** présentera les différents résultats simulés obtenus.

# Chapitre I :

Etat de l'art de la capacité

MOS

## **I.1.Introduction :**

La capacité MOS est une structure métal-oxyde-semi-conducteur, qui est le dispositif le plus simple et le plus utilisé pour l'étude des surfaces des semi-conducteurs. Il est possible de l'étudier à partir de mesures électriques de capacité et /ou de conductance en fonction de la tension appliquée ou de la fréquence. Ce qui permet de déterminer quelques caractéristiques physiques des échantillons et d'extraire les paramètres qui les caractérisent [1]

L'objectif de ce chapitre est de présenter quelques notions de base sur la structure MOS (*métal - oxyde - semi-conducteur*) étudiée, en l'occurrence : « La capacité MOS » qui est l'élément de base de tous les composants de technologie MOS (*MOSFET, CMOS, EPROM, EEPROM... ..*).

## **I.2. La microélectronique : systèmes toujours plus performants :**

Le développement spectaculaire de la microélectronique pour les trois dernières décennies, a été rendu possible par les avancées dans les procédés de traitement des matériaux semi-conducteurs, notamment du « silicium ».

Cette évolution caractérisée par l'augmentation du nombre de composants à volume constant, conjuguée une baisse des prix des systèmes avec l'augmentation régulière des performances. Ainsi, le microprocesseur, élément essentiel des ordinateurs, a vu ses capacités augmenter d'année en année grâce à l'intégration sur une surface de plus en plus petite de son composant principal « le transistor » inventé en 1947. D'autre part, les circuits intégrés comportaient près de cent millions de transistors par puce. Cet accroissement s'est fait de façon exponentielle, par un doublement tous les 18 mois. Ce rythme avait été remarqué dès 1965 par G. Moore [3].

### **I.2.1. la loi de Moore :**

C'est « Goldon Earle Moore », l'un des trois fondateurs de la Société Intel, qui a constaté en 1965 que la complexité des semi-conducteurs doublait tous les ans, constamment depuis 1959. Il publie cette première 'loi de Moore' dans le magazine "Electronics Magazine". En 1975, il

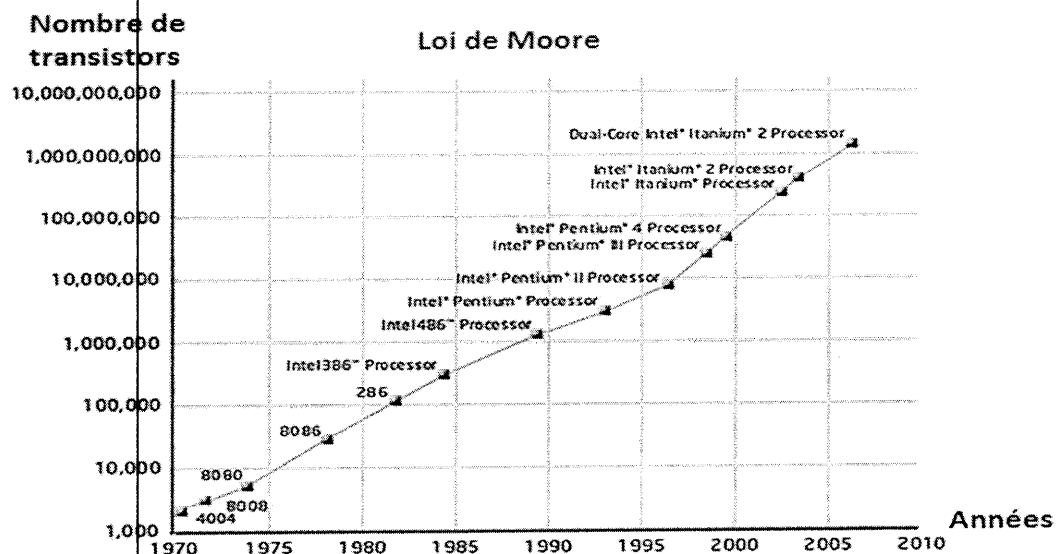
réévalue sa prédiction en énonçant que le nombre de transistors des microprocesseurs (*et non plus des circuits-intégrés*), sur une puce de silicium, double tous les deux ans.

Et cette prédiction, bien que n'étant pas une loi physique, mais une simple constatation (une loi empirique), appelée loi de Moore s'est révélée étonnamment vraie : Toutes les 1,96 années, la densité des transistors a ainsi doublée [4]

Un autre aspect de la loi de Moore réside dans le fait que le coût des circuits est divisé par deux tous les 18 mois environ, notamment grâce à la fabrication collective de centaines de puces sur chaque plaquette de silicium.

Les entreprises, qui s'en inspirent pour planifier des années à l'avance leurs investissements et leurs programmes de recherche, doivent donc sans cesse tout modifier, remettre en cause : les matériaux des circuits (*des connections électriques, des isolants*), les machines de production, les méthodes de fabrication, etc.

En effet, la réduction des dimensions attendue pour les technologies MOS du futur devrait permettre d'atteindre des longueurs de canal de quelques dizaines de nanomètre et des épaisseurs d'oxyde inférieures à 2 nanomètres. C'est le concept de la miniaturisation des composants obéissant strictement à la célèbre loi de MOORE. [2]



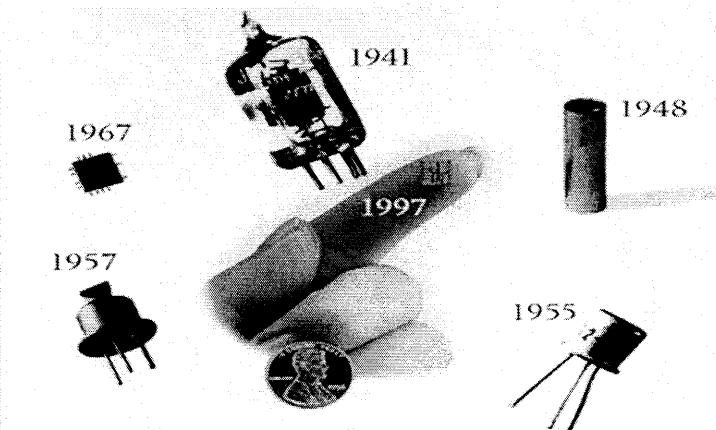
*Figure. I.1 : Courbe du nombre de transistors sur une même puce en silicium en fonction du temps*

### I.2.2.La miniaturisation :

La miniaturisation est la création de produits mécaniques, optiques ou électroniques et de leurs dispositifs à des échelles de plus en plus petites.

La base de la miniaturisation est la production dès la fin des années 1940, des transistors qui remplacent les tubes électroniques et dès la fin des années 1950, des circuits intégrés

Figure.I.2. [20]

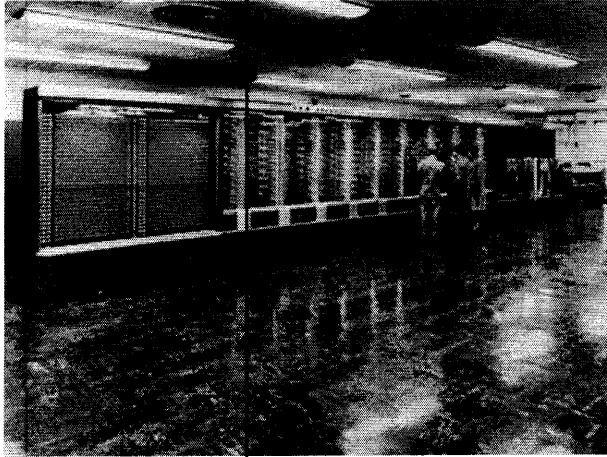


*Figure. I.2 : image illustrant la miniaturisation des composants électroniques au fil des années*

#### I.2.2.1. Les raisons de la miniaturisation :

- ✦ Des transistors plus petits impliquent des microprocesseurs plus puissants. En effet, la miniaturisation permet d'augmenter la puissance des microprocesseurs : Imaginons que la distance source-drain mesure 90 nm, si on miniaturise le transistor de manière à réduire cette distance à 70nm, les électrons, gardant la même vitesse, mettrons moins de temps pour atteindre le drain. Le plus petit transistor traitera donc davantage d'informations que le plus grand dans un même laps de temps.
- ✦ Il existe des raisons plus spécifiques du développement des micro-technologies et des nanotechnologies. Par exemple certaines propriétés particulièrement recherchées ne peuvent avoir lieu qu'à l'échelle microscopique: c'est le cas de nombreux effets quantiques comme l'effet tunnel.

✦ Des transistors plus petits permettent de créer des ordinateurs moins encombrants.



*Figure.I.3. Premier ordinateur Harvard Mark I[5]*



*Figure.I.4. La tablette d'Apple, l'Ipad, commercialisée en 2010[5]*

### **I.2.2.2. Avantages de la miniaturisation :**

La miniaturisation permet la réduction :

- de l'espace occupé : les éléments qui prennent moins de place sont plus désirables que les articles qui sont de plus en plus volumineux, car ils sont plus faciles à transporter, faciles à stocker et souvent plus pratiques à utiliser ;
- du poids - allègement ;
- des prix ;
- de la consommation d'énergie ;
- de la consommation de matière.

### **I.2.2.3. Inconvénients de la miniaturisation :**

- La miniaturisation rend beaucoup plus complexe l'opération de séparation des métaux lors du recyclage, ce qui limite d'autant l'avantage obtenu par les économies en matière



et en énergie. Dans le cas des nanotechnologies, le recyclage des nano-éléments est quasi impossible

- À puissance égale, l'échauffement des circuits électroniques miniaturisés est plus important, la surface d'échange étant réduite. La ventilation d'un petit système est aussi moins efficace (ex. : ordinateur portable comparé à une « tour » équipée de grands ventilateurs).

### **I.3.chois de la capacité MOS comme structure d'étude :**

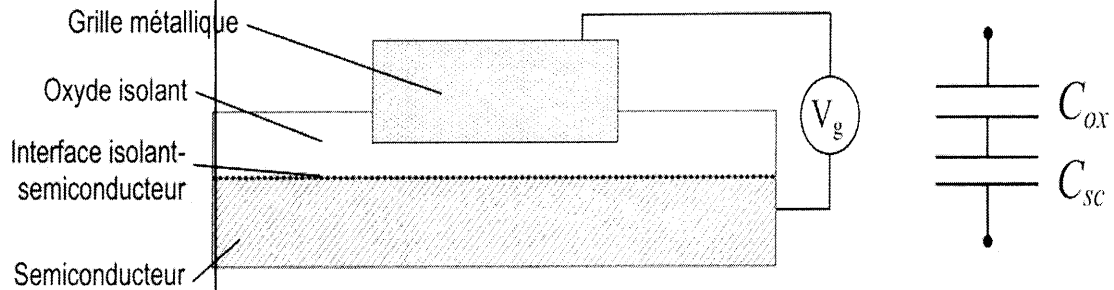
Comme nous l'avons indiqué dans l'introduction de ce chapitre, la capacité MOS constitue l'élément de base de tous les composants de technologie MOS. Pour cela, nous l'avons choisi comme structure d'étude puisque la prise en considération des différents phénomènes qui y prennent place, nous renseignera fidèlement sur le comportement de tous les autres composants de la même technologie.

Dans le domaine expérimental, la capacité MOS est fréquemment utilisée comme structure de test dont l'étude permet l'extraction des paramètres déterminants le comportement des composants tels que : le type d'oxyde, son épaisseur, la densité de défauts à l'interface oxyde /semi-conducteur, travail de sortie du métal, la tension de bandes plates, la tension de seuil,..... [2]

### **I.4.La structure Métal-Oxyde-Semi-conducteur :**

#### **I.4.1. Définition :**

La structure (MOS) est une structure très répandue en microélectronique et en électronique de puissance car elle constitue une partie fondamentale du transistor. La structure présentée dans la Figure I.5 se compose d'un semi-conducteur surmonté d'un isolant (le plus souvent un oxyde) et d'une électrode métallique dénommée grille. L'épaisseur des oxydes de ce type de structure peut varier de quelques centaines de nanomètres jusqu'à quelques nanomètres [6]



**Figure I.5.** Structure Métal-Oxyde-Semi-conducteur

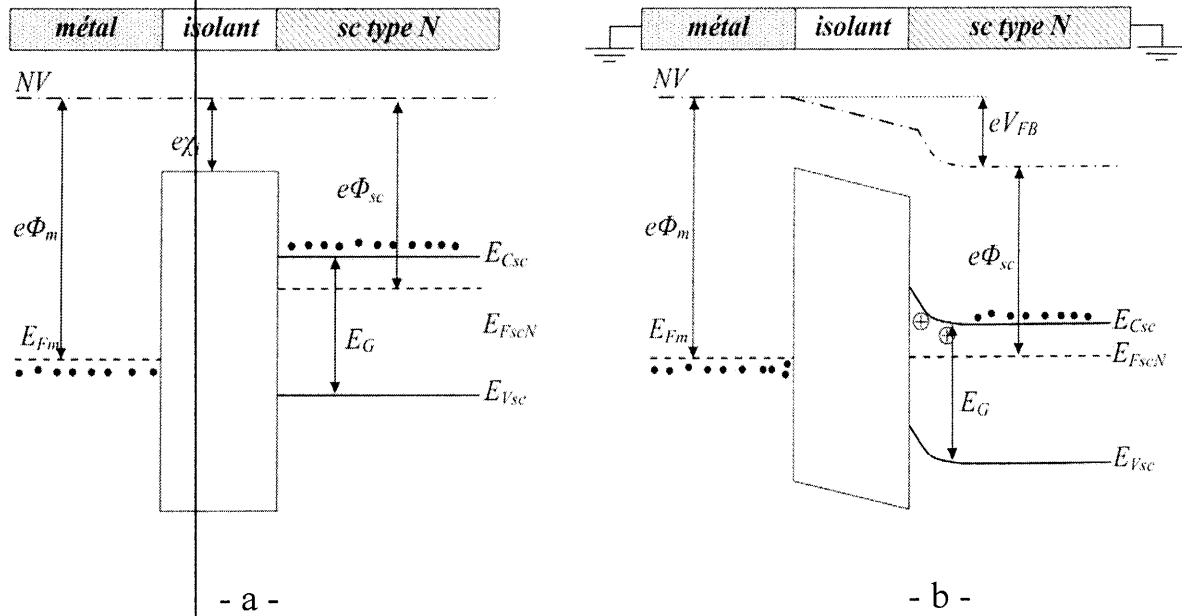
La capacité électrique équivalente de la structure correspond à la capacité de l'oxyde  $C_{ox}$  en série avec la capacité créée à l'interface isolant-semi-conducteur  $C_{sc}$ . Elle s'écrit :

$$\frac{1}{C_{MOS}} = \frac{1}{C_{ox}} + \frac{1}{C_{sc}} \quad [I.1]$$

#### I.4.2. Diagramme de bandes d'énergies :

Si le métal et le semi-conducteur sont reliés électriquement, ils constituent un seul système thermodynamique, leurs niveaux de Fermi s'alignent et une différence de potentiels apparaît, créée par les différences de travaux de sortie.

Donc, lorsque les deux matériaux sont mis côte à côte, leurs niveaux d'énergies s'alignent comme le montre le diagramme suivant dans le cas d'une structure MOS avec un semi-conducteur de type N, dont le travail de sortie  $q\Phi_{sc}$  est inférieur à celui du métal  $q\Phi_m$  (figure I.6.a).



**Figure I.6 :** Diagramme de bandes d'énergie d'une structure MOS sur substrat de type N pour  $q\Phi_{sc} < q\Phi_m$ , a) métal et semi-conducteur isolé, b) métal et semi-conducteur en court-circuit

Le diagramme de bande montre qu'en court-circuit (figure.I.6.b), la densité de charge à l'interface isolant-semi-conducteur a évolué. En effet, pour  $q\Phi_{sc} < q\Phi_m$ , il y a une déplétion des électrons à l'interface isolant- semi-conducteur de type N en court-circuit. Inversement, si  $q\Phi_{sc} > q\Phi_m$  il y a une accumulation d'électrons à l'interface isolant/semi-conducteur de type N. Le même raisonnement peut être tenu sur une structure MOS avec un semi-conducteur de type P

On définit alors la tension de bandes plates  $V_{FB}$  comme étant la tension de grille  $V_g$  à appliquer à la structure pour que les bandes d'énergie soient plates. Lorsque les bandes d'énergies sont plates cela signifie qu'il n'y a pas de chute de potentiel entre l'interface et le volume du semi-conducteur, donc que le potentiel de surface  $V_s$  est nul. Si l'isolant est parfait, la tension de bandes plates correspond alors à la différence des travaux de sortie :

$$V_{FB} = \Phi_{MS} = \Phi_M - \Phi_{sc} \tag{I.2}$$

Avec le travail sortie pour chaque semi-conducteur (type N et P) est donné par :

$$\left\{ \begin{array}{l} \Phi_{scN} = \chi + \frac{E_g}{2e} \\ \Phi_{scP} = \chi + \frac{E_g}{2e} + \Phi_{Fi} \end{array} \right. \quad [I.3]$$

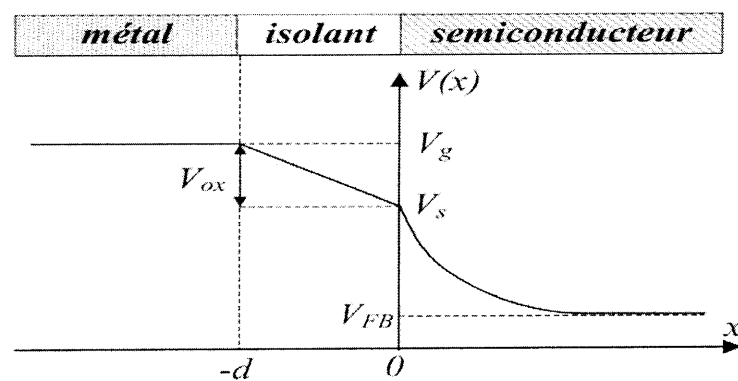
Le potentiel  $\Phi_{Fi}$  est défini par :

$$\Phi_{Fi} = \frac{E_F - E_{Fi}}{e} \quad [I.4]$$

### I.4.3. Régimes de fonctionnement :

Quand une différence de potentiel  $V_g$  est appliquée entre la grille et le substrat d'une structure MOS, il apparaît quatre régimes de fonctionnement : *l'accumulation, déplétion, la faible inversion et la forte inversion.*

Le potentiel de grille  $V_g$  se décompose alors en une somme de différences de potentiel, la figure I.7 :



**Figure I.7 - Potentiels dans une structure MOS en déplétion.**

Le potentiel de grille dans une structure MOS est donc la somme des potentiels :

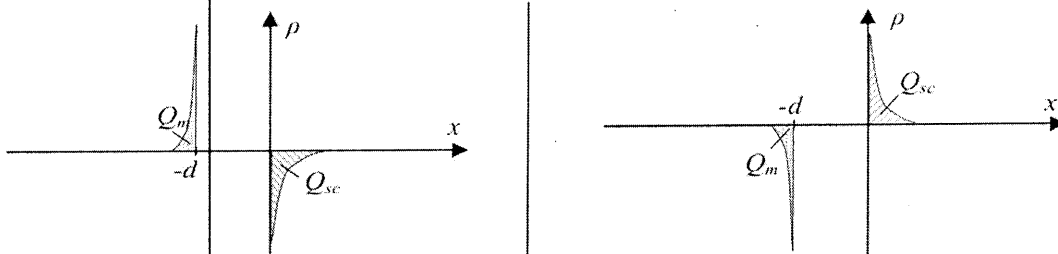
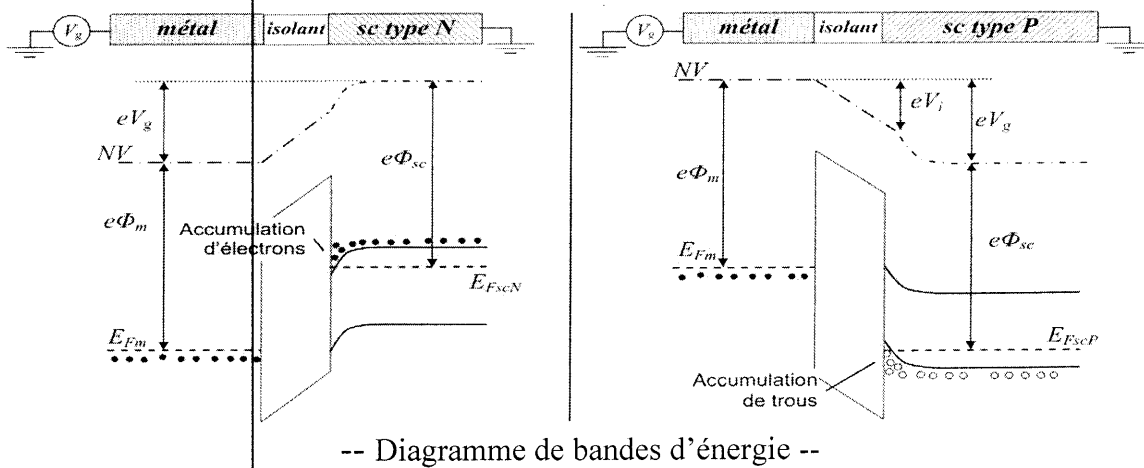
$$V_g = V_{ox} + V_s + V_{FB} \quad [I.5]$$

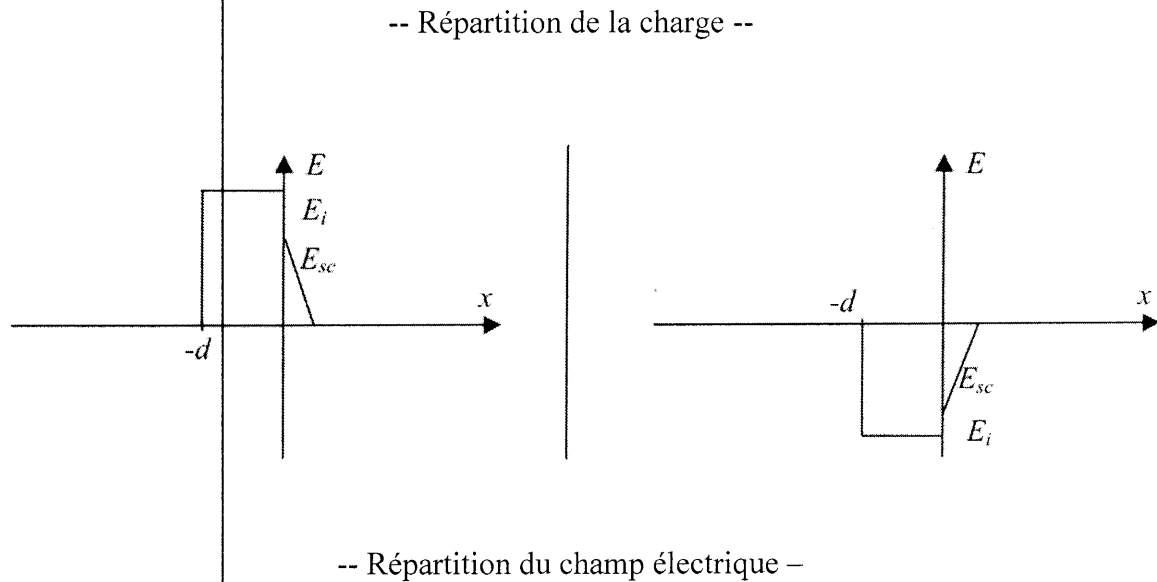
Ou  $V_{ox} = V_g - V_s$  est la différence de potentiels supportée par l'oxyde d'épaisseur  $T_{ox}$ ,  $V_s$  est le potentiel de surface.

**I.4.3.a- Régime d'accumulation :**

Par influence, les porteurs majoritaires sont attirés vers l'interface isolant/semi-conducteur: une accumulation de porteurs majoritaires se forme cette interface : C'est le régime d'accumulation. Pour les semi-conducteurs dont les porteurs majoritaires sont les électrons (*semi-conducteur de type N*), le régime d'accumulation apparaît pour  $(V_g > V_{FB})$ . De même, pour les semi-conducteurs dont les porteurs majoritaires sont les trous (*semi-conducteur de type P*), le régime d'accumulation apparaît pour  $V_g < V_{FB}$ .

La Figure I.8 montre les diagrammes de bandes d'énergie, la répartition de la charge et du champ électrique dans une structure MOS sur substrat de type N et dans une structure MOS sur substrat de type P en régime d'accumulation.





**Figure I.8 - Structures MOS idéales en régime d'accumulation.**

Comme dans un condensateur, la charge accumulée dans le substrat est égale à la charge accumulée sur la grille :

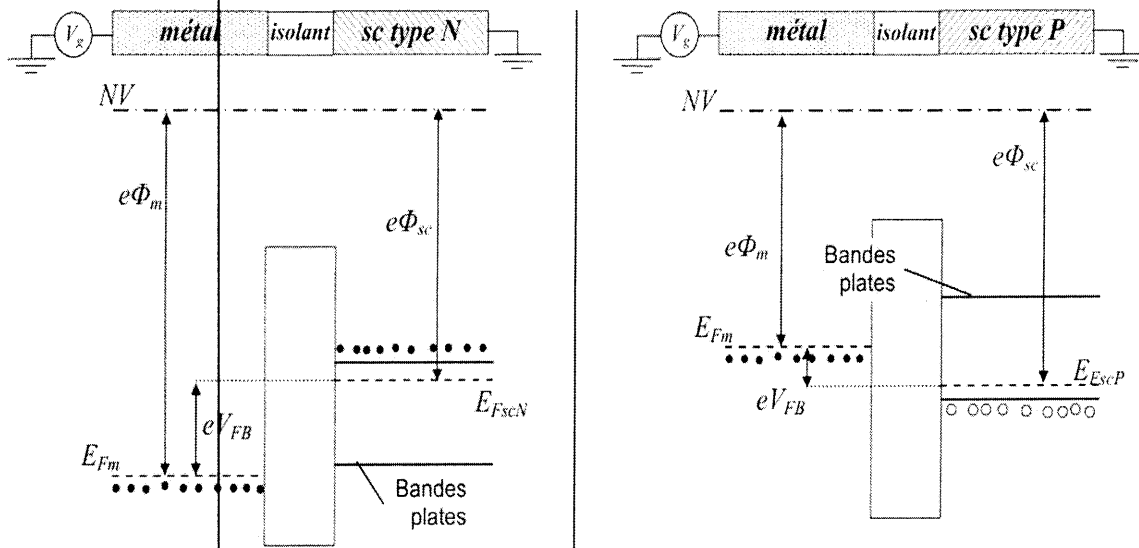
$$Q_M = -Q_{sc} = \frac{\epsilon_{ox}}{T_{ox}} V_g [C.m^{-1}] \quad [I.6]$$

Avec  $\epsilon_{ox}$  la permittivité diélectrique de l'oxyde. Etant donné que les porteurs sont accumulés à l'interface isolant-semi-conducteur, la capacité de l'interface peut être négligeable et la capacité équivalente de la structure s'écrit alors :

$$\frac{1}{C_{MOS}} = \frac{1}{C_{ox}} \quad [I.7]$$

#### I.4.4.b-Régime de bandes plates :

Lorsque le potentiel de surface à l'interface isolant-semi-conducteur est nul ( $V_s=0$ ), c'est le régime de bandes plates.



**Figure I.9** - Structures MOS idéales en régime de bandes plates.

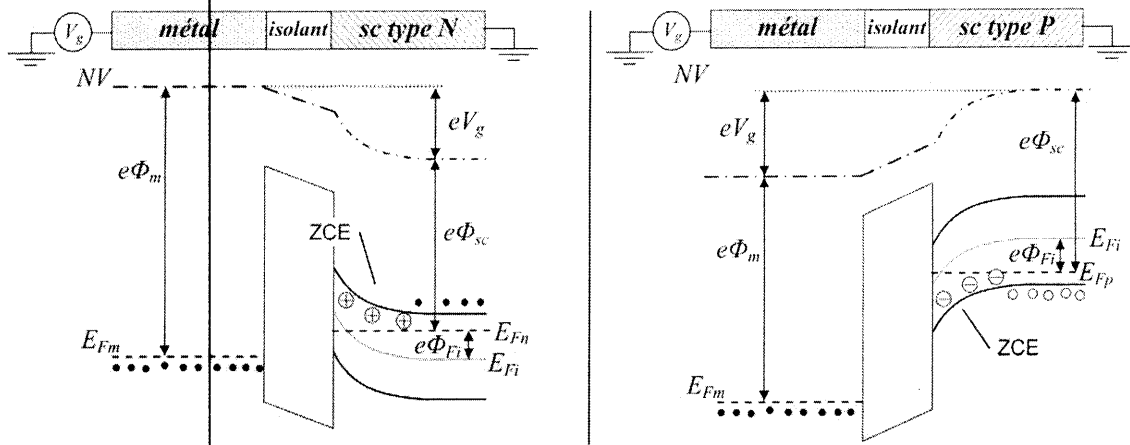
Dans le modèle idéal, il n'y a pas de charges dans l'isolant donc la chute de potentiel est nulle dans l'isolant ( $V_s = 0$ ). La tension correspond donc à la tension de bandes plates :

$$|V_g| = |V_{FB}| = |\Phi_{MS}| = |\Phi_M - \Phi_{sc}| \tag{I.8}$$

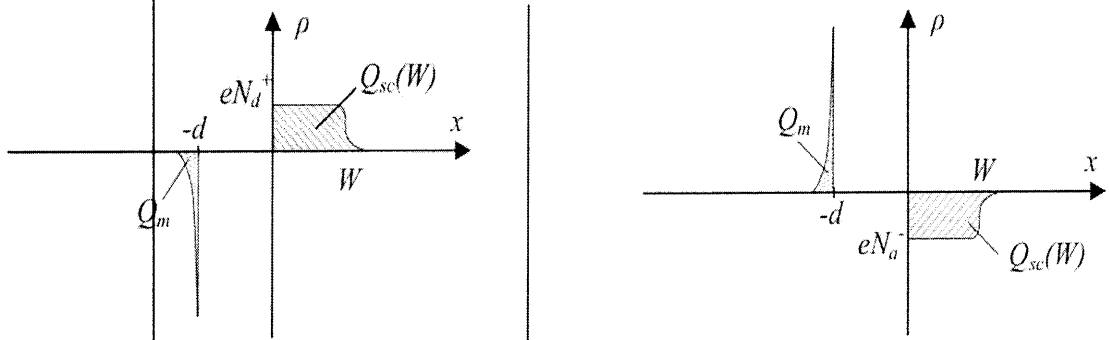
**I.4.3.c - Régime de déplétion :**

En polarisant au-delà de  $V_{FB}$ , les porteurs majoritaires sont repoussés de l'interface isolant semi-conducteur par influence. Il apparaît alors une zone de charge d'espace (ZCE) d'épaisseur  $W$  dans le semi-conducteur. Il y a une déplétion des porteurs majoritaires à l'interface isolant/semi-conducteur, c'est le régime de déplétion.

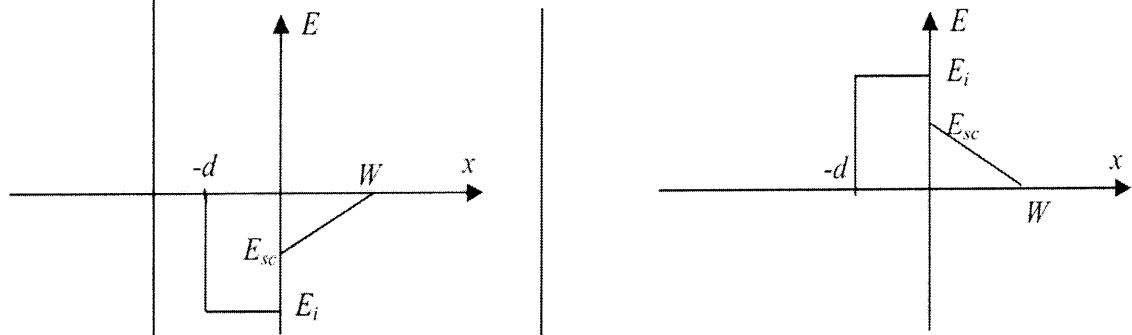
La Figure.I.10 présente le diagramme de bandes d'énergie, la répartition de la charge et la répartition du champ électrique dans une structure MOS idéale sur substrat de type N et P en régime de déplétion.



-- Diagramme de bandes d'énergie --



-- Répartition de la charge --



-- Répartition du champ électrique --

**Figure I.10 - Structures MOS idéales en régime de déplétion.**



La ZCE créée à l'interface comprend une charge  $Q_{sc}$  qui provient des dopants du semi-conducteur. La répartition de la charge dans la ZCE est considérée constante dans tout le semi-conducteur. La quantité de charge dans le semi-conducteur en régime de déplétion est donnée par :

$$Q_{sc}(w) = -eNw \quad [I.9]$$

Avec  $N$  est la concentration des dopants dans le semi-conducteur et  $w$  l'épaisseur de la ZCE. En régime de déplétion, la ZCE est assimilable à une capacité à l'interface isolant/semi-conducteur, qui varie en fonction de  $w$  et  $C_{sc}(w)$ . La capacité équivalente de la structure s'écrit alors :

$$\frac{1}{C_{MOS}} = \frac{1}{C_{ox}} + \frac{1}{C_{sc}(w)} \quad [I.10]$$

La charge totale de la zone désertée devient donc maximale lorsque la ZCE est maximum. La valeur maximale de la ZCE vaut alors :

$$W_{max} = \sqrt{\frac{2\varepsilon_{sc}}{eN}} 2\Phi_{Fi} \quad [I.11]$$

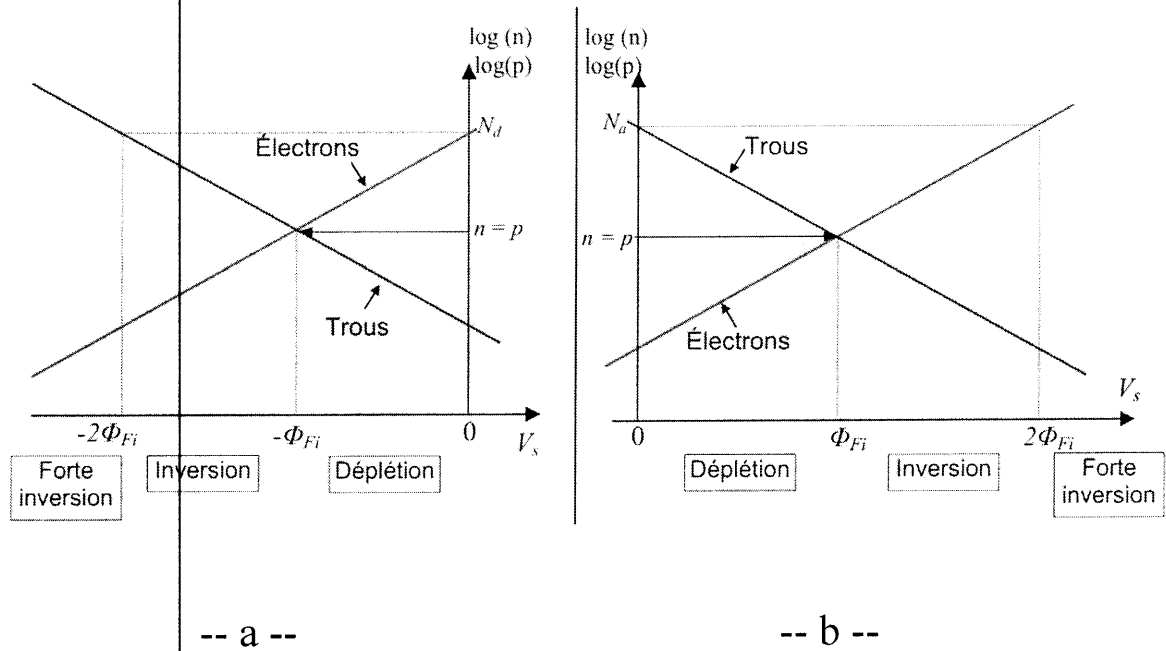
Nous définirons alors la quantité de charge maximale dans la ZCE due aux dopants du semi-conducteur par :

$$Q_w = -eNW_{max} \quad [I.12]$$

#### I.4.3.d. Régime de faible et forte inversion :

En continuant la polarisation, les porteurs majoritaires sont de plus en plus repoussés de l'interface isolant-semi-conducteur, l'épaisseur de la ZCE est alors maximum  $W = W_{max}$ . La courbure des bandes d'énergie s'accroît, et pour une certaine tension, le niveau de Fermi intrinsèque  $E_{Fi}$  passe sous le niveau de Fermi  $E_{Fsc}$  des semi-conducteurs dopés.

Le potentiel de surface  $V_s$  atteint un seuil pour lequel la densité de porteurs majoritaires à l'interface est égale à la densité de porteurs minoritaires dans le semi-conducteur (*Figure I.11*). Le seuil correspondant à la transition entre le régime de déplétion et le régime d'inversion est défini par :



**Figure I.11 :** Logarithme de la densité des électrons et des trous à l'interface en fonction du potentiel de surface  $V_s$ , a) MOS sur substrat N, b) MOS sur substrat P.

En régime d'inversion, la charge à l'interface est conditionnée par les charges de déplétion car les porteurs minoritaires sont en quantité négligeable devant la densité des dopants.

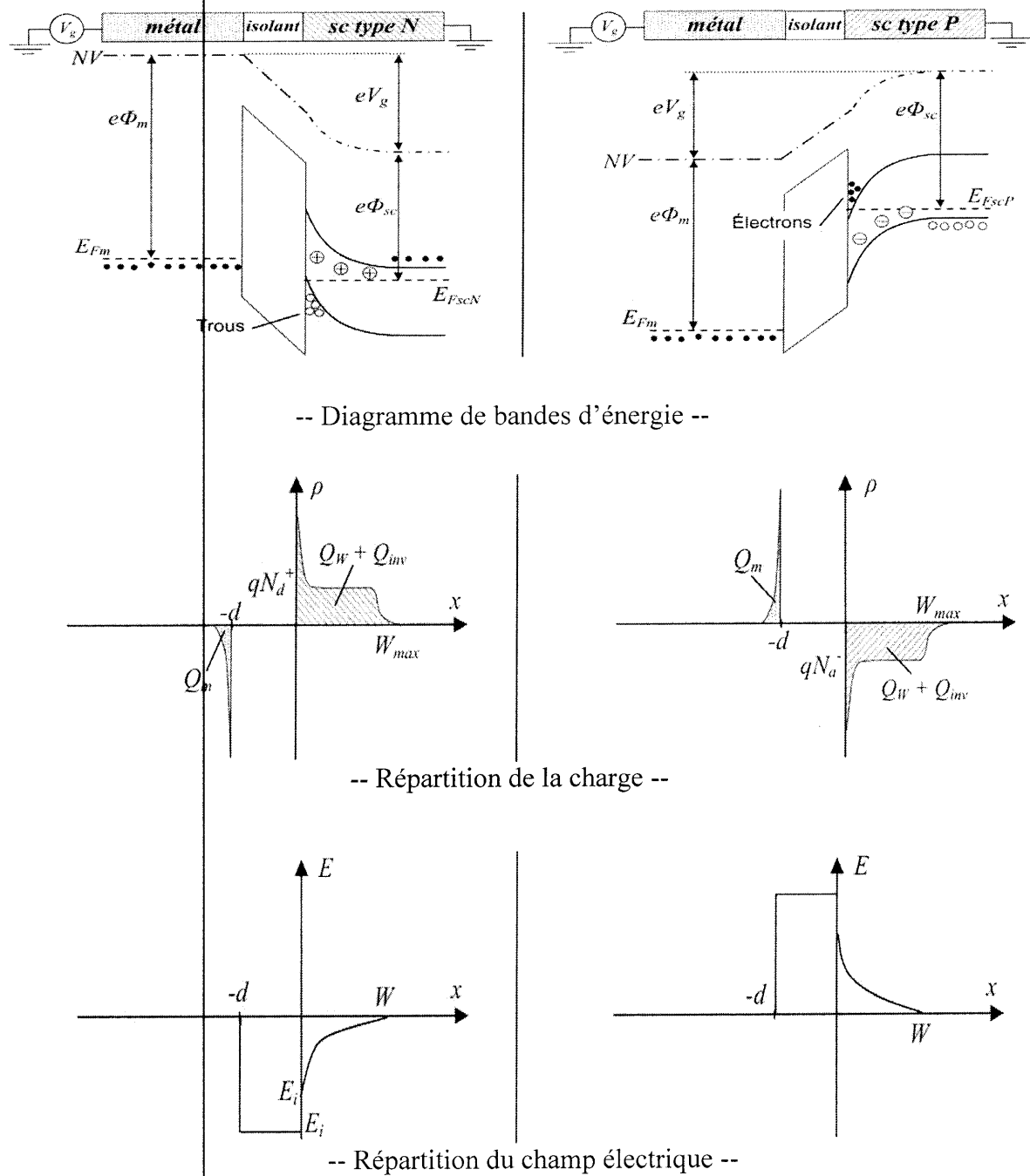
Au contraire, en régime de forte inversion, la charge à l'interface est conditionnée par les porteurs minoritaires dont la densité, en surface, est beaucoup plus grande que la densité des dopants. Le seuil de  $V_s$ , pour lequel la densité de porteurs minoritaires est équivalente à la densité des dopants ( $p=N_d$  pour le type N ou  $n=N_a$  pour le type P), est défini par :

$$V_s = 2|\Phi_{Fi}| \tag{I.13}$$

La tension de grille correspondant à cette condition est appelée tension de seuil  $V_{TH}$  (*seuil : threshold en anglais*) :

$$V_{TH} = 2|\Phi_{Fi}| + \frac{\sqrt{4\epsilon_{sc} eN |\Phi_{Fi}|}}{C_{ox}} \quad [I.14]$$

La figure.I.12 présente le diagramme de bandes d'énergie, la répartition de la charge et la répartition du champ électrique dans une structure MOS idéale sur substrat de type N et dans une structure MOS idéale sur substrat de type P en régime d'inversion.



**Figure I.12 - Structures MOS idéales en régime d'inversion.**

La charge totale dans le substrat est la somme des charges issues des dopants du semi-conducteur  $Q_w$  dans la ZCE et des porteurs minoritaires accumulés à l'interface isolant-semi-conducteur  $Q_{inv}$ . En régime d'inversion, la charge dans le semi-conducteur s'écrit :

$$Q_{sc} = Q_w + Q_{inv} \quad [I.15]$$

On a

$$C_{sc} = -\frac{dQ_{sc}}{dV_s} = -\frac{dQ_w}{dV_s} - \frac{dQ_{inv}}{dV_s} \quad [I.16]$$

Avec :

$$\left\{ \begin{array}{l} Q_w = -eN w \\ C_w = -\frac{dQ_w}{dV_s} \end{array} \right.$$

La capacité de l'interface  $C_{sc}$  est maximale en régime d'inversion, car la ZCE est maximale ( $W=W_{max}$ ). La capacité totale de la structure s'écrit alors :

$$\frac{1}{C_{MOS}} = \frac{1}{C_{ox}} + \frac{1}{C_w + C_{inv}} \quad [I.17]$$

Avec  $C_{ox}$  la capacité de l'oxyde,  $C_w$  capacité due la ZCE et  $C_{inv}$  capacité due aux porteurs minoritaires accumulés à l'interface isolant-semi-conducteur.

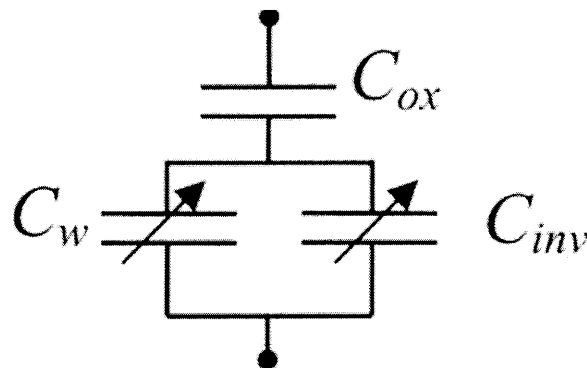


Figure I.13 - Schéma équivalent de la structure MOS

**I.5.Conclusion :**

Dans ce chapitre, nous avons rappelé que le développement spectaculaire de l'industrie micro-électronique, a été grandement assuré par le concept de la « miniaturisation » obéissant à la célèbre loi « Moore » qui a autant d'avantages que d'inconvénients [2]

Ces inconvénients qui deviennent de plus en plus nuisibles, doivent impérativement être pris en considération par la simulation des différents composants miniatures.

Dans notre cas, nous nous sommes intéressés à la structure de base de tous les composants de technologie MOS, en l'occurrence, la capacité MOS, dont l'étude permet de nous renseigner sur le comportement des composants restant de la même technologie.



---

## **Chapitre II :**

Modèles élaborés

## II.1.Introduction :

Les procédures d'extraction des paramètres que nous qualifierons de classiques se sont avérées suffisamment précises et fiables tant que les épaisseurs d'oxyde de grille sont restées supérieures à 10 nm.[7] La réduction des dimensions des dispositifs jusqu'à des tailles nanométriques (*l'épaisseur d'oxyde en particulier*) met en évidence des phénomènes de nature quantique, jusqu'alors considérés comme inexistantes ou en grande partie négligeable.

En effet, la physique classique est totalement inadéquate pour décrire les phénomènes observés à l'échelle atomique, il est nécessaire d'élaborer un nouveau cadre conceptuel de la physique. Cette nouvelle théorie de l'univers physique est conventionnellement appelée la "mécanique quantique" [2]

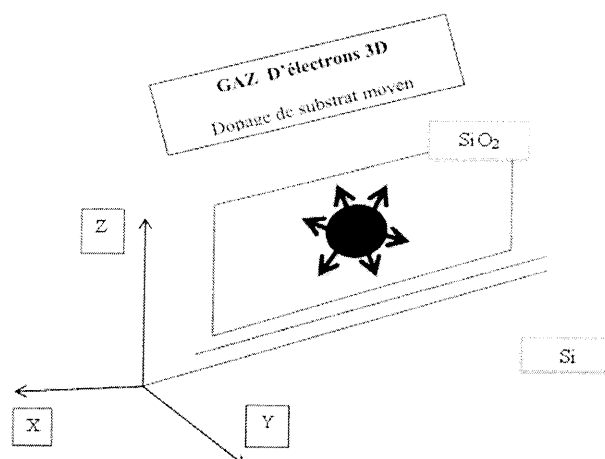
Nous nous intéressons dans ce travail à la modélisation et à la simulation des caractéristiques  $C(V)$  de notre structure étudiée, qui nous permettront d'étudier l'influence des états d'interface présents à l'interface : Oxyde/Substrat.

## II.2.Les types des modélisations :

Il existe deux types de modélisation : la modélisation classique et la modélisation quantique.

### II.2.1.Modélisation classique :

Dans la modélisation classique, les électrons du substrat sont considérés comme un gaz libre à trois dimensions dont la distribution en énergie obéit à la statistique de Boltzmann. La répartition du potentiel électrostatique  $V$  et du champ électrique  $E_{sc}$  dans le semi-conducteur en fonction de la distance  $x$ , s'obtient en résolvant l'équation de poisson. [7]



*Figure.II.1 : Comportement 3D des porteurs.*

### II.2.2. Modélisation quantique :

Lorsque les dimensions atteignent les quelques nanomètres, des phénomènes quantiques apparaissent à cette échelle, et qu'il devient primordial de les prendre en considération pour établir une modélisation puis une simulation fiables.

### II.3. Effets quantiques dans les structures MOS :

L'étude des hétéro-structures a montré que la région voisine de l'interface entre deux matériaux pouvait être le siège d'une grande densité de porteurs libres, fonction de la nature des matériaux et de la polarisation de la structure.

Dans les structures MIS en particulier, l'obtention de la densité de ces porteurs libres en fonction de la polarisation de la structure ainsi que leur distribution spatiale est assurée par la simple résolution de l'équation de POISSON et ce en considérant les deux hypothèses suivantes:

- Toutes les impuretés dopantes sont ionisées.
- Les porteurs libres obéissent à la statistique de Boltzmann.

Or, ces deux hypothèses ne sont pas toujours valides. En effet, la première hypothèse est peu justifiée en régime d'accumulation et à basse température car les impuretés sont en partie neutralisées par les porteurs libres. Tandis que la deuxième, elle est mise en défaut dans les régimes d'accumulation et d'inversion puisque le semi-conducteur est dans ce cas dégénéré et n'obéit plus à la statistique de Boltzmann. Dans ce cas, la densité des porteurs libres, leur répartition ainsi que leur comportement ne peuvent plus être décrit que par le biais de : « la mécanique quantique ».

En effet, la mécanique classique qui considérait les porteurs libres comme un gaz à trois dimensions, trouve ses limites lorsque les dimensions des composants sont de plus en plus petites, en particulier, l'épaisseur d'oxyde dans les structures MOS et la longueur du canal. La physique à cette dimension change d'aspect avec l'apparition de certains effets liés à cet ordre de grandeur d'où l'aspect quantique ne peut plus être négligé. [2]

Le passage de la mécanique classique vers la mécanique quantique est de ce fait justifié.



### II.3.1. Comportement des porteurs :

Pour des composants MOS de dimensions classiques couche d'inversion se situe directement sous l'interface Oxyde/Semi-conducteur. Par contre, si les dimensions diminuent (*longueur de grille et épaisseur d'oxyde*) ; des phénomènes quantiques apparaissent. Ceux-ci se traduisent par le déplacement du maximum du profil d'électrons de l'interface vers le substrat d'une distance de l'ordre du nanomètre. Ce phénomène est appelé confinement des porteurs, la distance citée est appelée « darkspace » Figure.II.2.

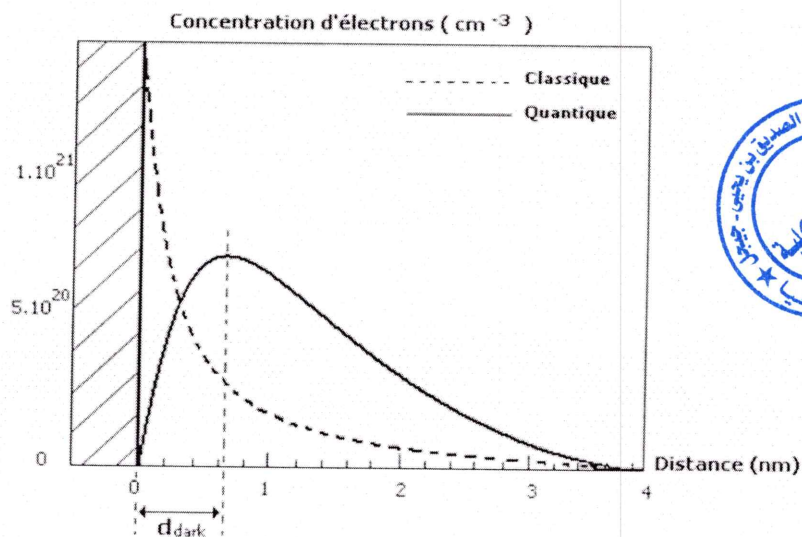
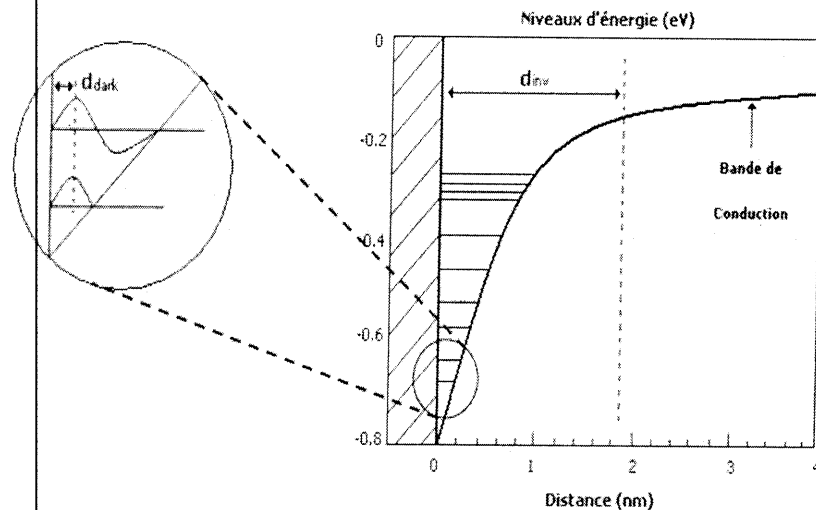


Figure.II.2 : Comparaison du modèle quantique et modèle classique

### II.3.2. formation du puits de potentiel :

Dans les technologies MOS à faible épaisseur d'oxyde de grille  $T_{ox}$ , il règne un champ électrique très élevé à l'interface Si/SiO<sub>2</sub>. Les bandes énergétiques de conduction et de valence se courbent près de cette interface, confinant les porteurs dans un puits de potentiel, perpendiculaire au plan de l'interface. Ce confinement quantique impose un phénomène de quantification de l'énergie des porteurs sur des niveaux discrets et la distribution des porteurs à la surface du substrat est modifiée.



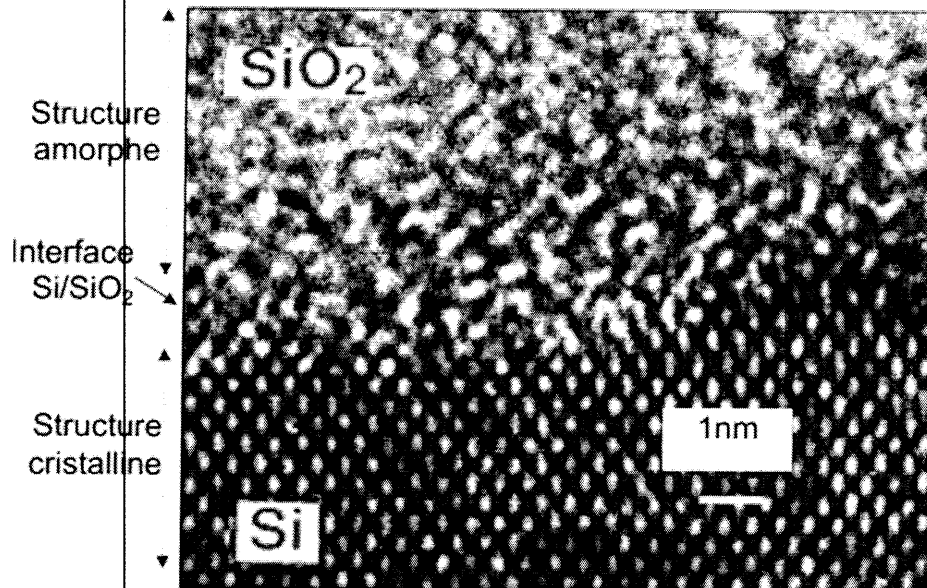
**Figure II.3 :** Quantification des niveaux d'énergie à l'interface du confinement des porteurs.

Avec :  $d_{inv}$  : désigne largeur découche d'inversion ou puits quantique ; et  $d_{dark}$  : désigne la largeur de la région de confinement « darkspace ».

Les porteurs confinés dans un puits de potentiel peuvent être considérés comme un gaz bidimensionnel. La statistique classique de Fermi-Dirac pour un gaz tridimensionnel d'électrons n'est plus valable pour modéliser ce phénomène. Il est nécessaire de faire appel à des équations issues de la mécanique quantique. L'approche la plus rigoureuse consiste à résoudre simultanément les équations de Poisson et de Schrödinger, afin de prendre en compte les phénomènes quantiques. [9]

#### II.4. Propriétés de la couche SiO<sub>2</sub> dans les structures MOS :

La qualité de l'interface : Oxyde / Semi-conducteur est très importante, car la présence de défauts dans cette zone perturbe le comportement des porteurs dans le semi-conducteur. La figure II.4 montre l'aspect d'une interface Si/SiO<sub>2</sub> à l'aide d'un microscope électronique en transmission. Il y apparaît clairement que la rupture entre la structure cristalline du silicium et la structure amorphe de l'oxyde ne se fait pas de façon nette. [6]



*Figure.II.4 : Image par microscopie électronique en transmission d'une interface Si/SiO<sub>2</sub>.*

#### II.4.1 : Défauts dans le SiO<sub>2</sub> :

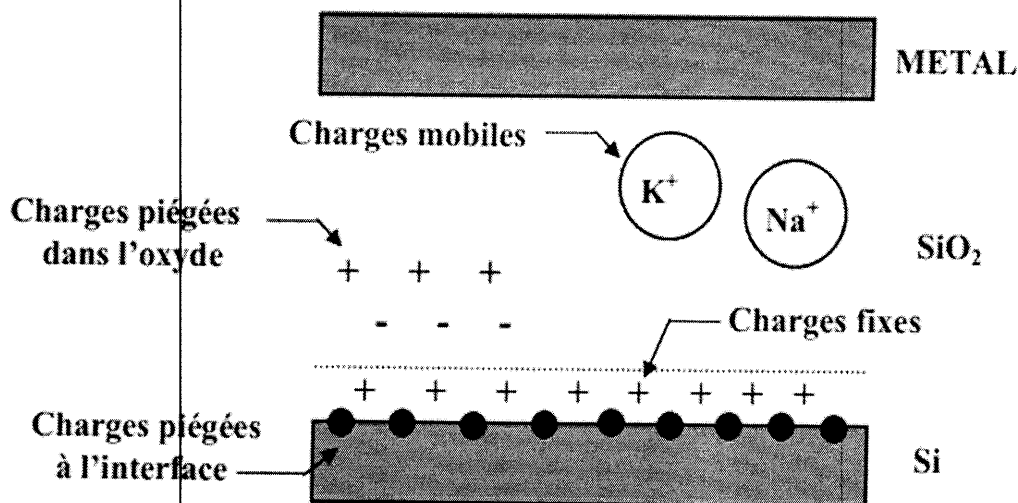
Jusqu'ici, nous avons étudié des structures idéales dont l'oxyde est supposé être dépourvu de tout type de défauts (les charges en particulier). Or, quel que soit le soin apporté à l'élaboration de l'oxyde, la présence de défauts est inévitable. Ces défauts peuvent être dus à des impuretés (*on parle alors de défauts extrinsèques*) ou à une imperfection due à la nature même du matériau (*on parle alors de défauts intrinsèques*).

Les défauts entraînant une perte locale de la périodicité du réseau, ils introduisent des niveaux d'énergie supplémentaires, qui peuvent se situer à l'intérieur de la bande interdite du SiO<sub>2</sub>. Si le porteur (*électron ou trou*) est faiblement lié au défaut, alors le niveau d'énergie associé  $E_T$  (*habituellement de quelques eV*) est proche de  $E_c$  dans le cas d'un électron, ou de  $E_v$  dans le cas d'un trou,

Les défauts qui introduisent des niveaux d'énergie à l'intérieur de la bande interdite sont assimilables à des puits de potentiel capables de capturer des porteurs.

### II.4.2.Charges dans l'oxyde et à l'interface oxyde/semi-conducteur :

Les variations dans les temps des propriétés physiques de l'interface si-siO<sub>2</sub> et de l'oxyde de grille SiO<sub>2</sub> conditionnent la fiabilité du transistor MOS et donc celle du circuit intégré. C'est pourquoi, un intérêt particulier a été donné à l'étude des propriétés microscopiques de l'interface Si-SiO<sub>2</sub> et de l'oxyde de grille. Selon la condition de fabrication et de la technologie utilisée, plusieurs types de charges peuvent être piégées dans l'oxyde et à l'interface Si-SiO<sub>2</sub> (charges fixes et mobiles) [12].

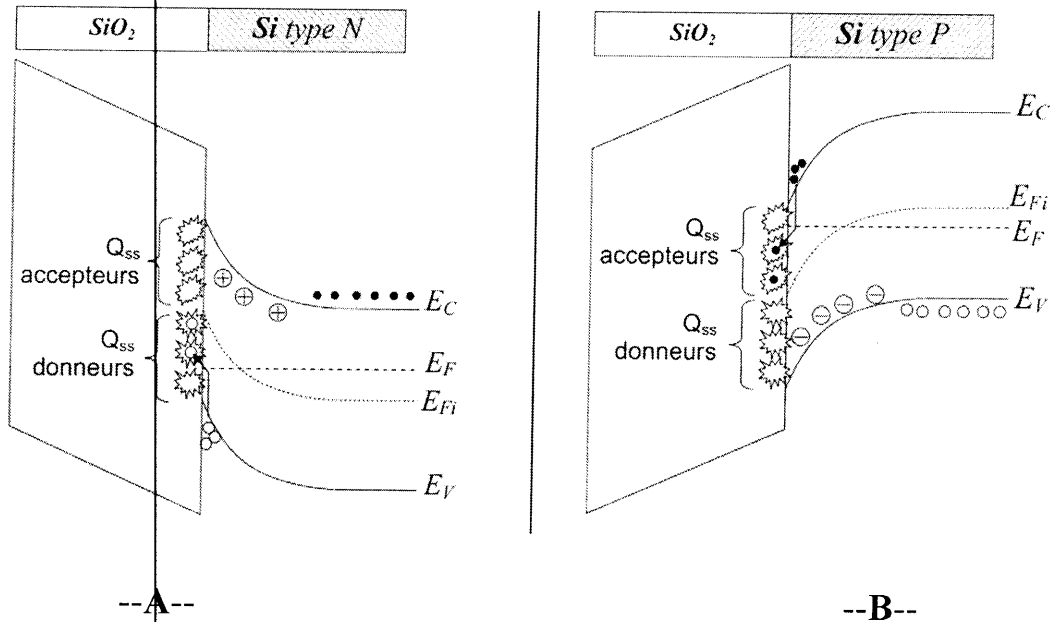


*Figure.II.5: Les différents types des charges dans l'oxyde*

#### II.4.2.1.La charge piégée des états d'interface $Q_{int}$ :

Les charges piégées  $Q_{int}$  à l'interface Si-SiO<sub>2</sub> sont dues généralement à la rupture de la périodicité du réseau cristallin, au procédé d'oxydation, aux impuretés métalliques ou encore à des défauts causés par des rayonnements ionisants ou par des porteurs chauds. [12] Cette charge est piégée par les défauts à l'interface Si-SiO<sub>2</sub>, (*états d'interface*). Ces états d'interface ont un rôle très important dans le fonctionnement des dispositifs vu leur proximité du semi-conducteur. Selon la polarisation appliquée, la nature des états d'interface et leur position énergétique (*par rapport au niveau du fermi de semi-conducteur*), la charge qui correspond à ces états peut être positive ou négative [13]

Ces états permettent l'échange de charges avec les bandes de valence et de conduction du silicium. Ils sont de deux types : accepteurs (*négatifs*) dans la moitié supérieure du gap et donneurs (*positifs*) dans la moitié inférieure (figure.II.11). [6]



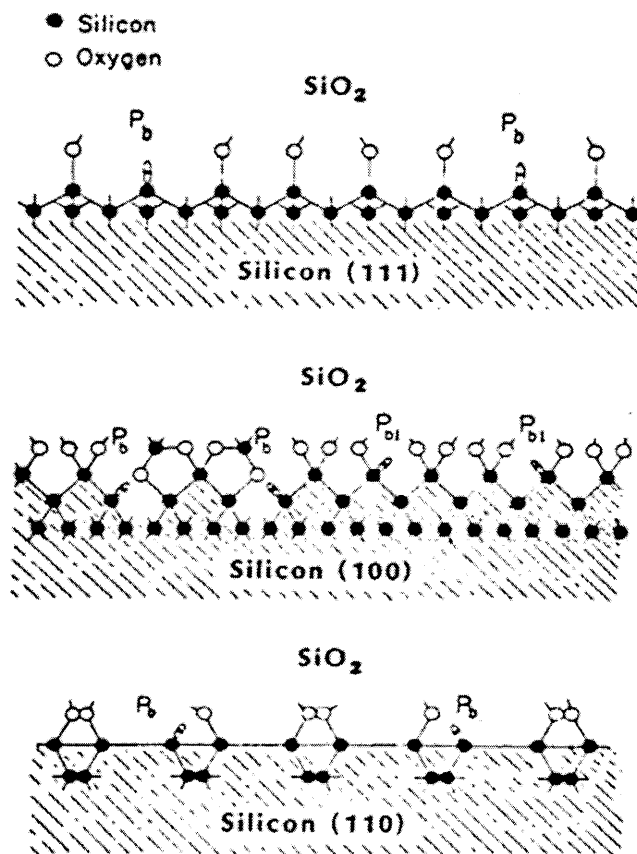
**Figure.II.6 :** Structures de bandes présentant des pièges d'interfaces sur la structure MOS en régime d'inversion. A) MOS à substrat de type N représentant des pièges d'interface accepteurs chargés. B) MOS à substrat de type P représentant des pièges d'interface donneurs chargés.

#### II.4.2.2. Densité des états d'interface :

Les états d'interface peuvent être estimés en mesurant leurs densités notées  $D_{int}$  ou  $N_{ss}$ . Cette densité décrit le nombre de défauts à l'interface électriquement actifs par unité de surface et d'énergie ( $eV^{-1}cm^{-2}$ ). Cette densité d'états indique souvent la qualité de la technologie utilisée. En effet, pour une surface de bonne qualité, les valeurs de  $D_{int}$  extraites sont d'environ quelques  $10^9-10^{10}eV^{-1}cm^{-2}$ , alors que pour des interfaces de mauvaise qualité on arrive jusqu'à quelques  $10^{13}eV^{-1}cm^{-2}$ . [13]

#### II.4.2. 3.Les différents types d'états d'interface :

La mise en contact de deux matériaux, le semi-conducteur et l'oxyde, entraîne la création des défauts à l'interface généralement en un nombre plus grand que les défauts dans l'oxyde.[13] différents types de liaisons pouvant exister à l'interface : des liaisons pendantes, des liaisons plus ou moins distordues, ou des défauts extrinsèques (*liaisons ou interactions avec des impuretés*).[14]

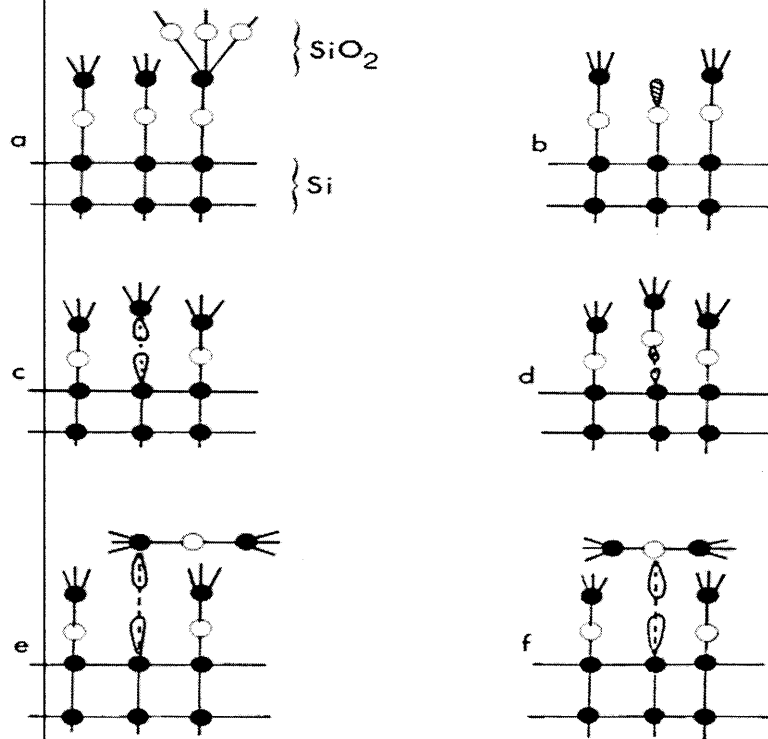
**A-Liaisons pendants :**

**Figure.II.7 :** Modèles structuraux pour le centre Pb en fonction de l'orientation de la surface

Dans un modèle simple (*de type moléculaire*), il est bien connu que la liaison pendante introduit un niveau d'énergie localisé au milieu de la bande interdite. Ces liaisons pendants nommées « centres Pb ». En effet, l'oxydation thermique de silicium conduit à la présence naturelle des défauts à l'interface SiO<sub>2</sub>/Si. Ils sont identifiés par résonance paramagnétique électronique (RPE). L'apparition de ces centres Pb dépend de l'orientation cristalline de la surface de silicium. En effet, à l'interface SiO<sub>2</sub>-Si (111), la technique RPE a révélé un seul type de défaut, appelé centre Pb, associé à des atomes de silicium Si<sub>3</sub>=Si•. Par contre, à l'interface SiO<sub>2</sub>/ Si (100), la RPE a différencié deux types de défauts nommés Pb et Pb<sub>1</sub>.

**B-Liaisons distordues :**

Elles sont des liaisons faibles entre le Si et l'Oxygène. La figure.II.8 représente l'ensemble des liaisons prises en compte



**Figure.II.8 : Liaisons et interactions à l'interface Si-SiO<sub>2</sub>**

- a) interface parfaite.
- b) Liaison pendante d'oxygène.
- c) lacune d'oxygène (ou Liaison faible Si-Si).
- d) Liaison faible Si-O.
- e) faible interaction Si-Si.
- f) faible interaction Si-O.

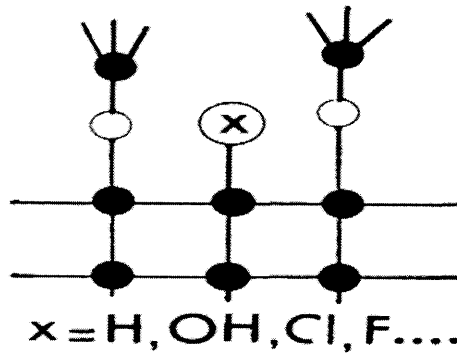
Avec :  Si  
 O

**C- liaisons avec des impuretés :**

Différents atomes peuvent se fixer sur les liaisons pendantes à l'interface :

- des siliciums ou oxygènes en excès qui résultent des processus d'oxydation,

- des impuretés extrinsèques (H, OH, Cl, F...) introduites pendant les étapes technologiques



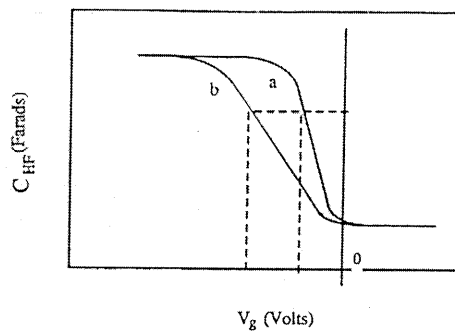
*Figure.II.9: Liaison Si-impureté à l'interface Si-SiO2*

**II.5.Modélisation des états d'interface :**

Ces états d'interface entraînent la modification de la tension de bandes plates  $V_{fb}$ . Ce décalage de  $V_{fb}$  est donné par :

$$\Delta V_{FB} = -\frac{t_{ox}}{\epsilon_{ox}} \cdot Q_{int} \tag{II.5}$$

Où  $Q_{int}$  est la charge piégée à l'interface. En présence de ces charges, la pente de la courbe  $C(V_g)$  en régime de déplétion est modifiée. En effet, l'occupation des états d'interfaces varie avec le potentiel de surface, et par la suite la courbe  $C(V_g)$  sera déplacée d'une valeur qui dépend de la tension appliqué .[13] La figure .II.10 montre l'effet des états d'interface sur la caractéristique  $C(V_g)$  :



*Figure.II.10 : Caractéristique C(V) haute fréquence (a) sans états d'interface (b) avec états d'interface*



### II.5.1. La modélisation :

Nous rappelons que dans une structure MOS, si  $V_g$  la tension appliquée sur la grille, la répartition des potentiels dans les différentes couches grille, oxyde, substrat, s'écrit :

$$V_g = \Phi_{MS} + V_{ox}(V) + V_s \quad [\text{II.6}]$$

Où  $\Phi_{MS}$  est la différence des travaux de sortie entre le substrat en silicium monocristallin et la grille dans notre cas est en métal  $V_{ox}$  la différence de potentiel aux bornes de l'oxyde,  $V_s$  le potentiel de surface à l'interface Si-SiO<sub>2</sub>.

Dans une structure MOS idéale, Si en applique le théorème de Gauss dans le semi-conducteur et à l'interface Si-SiO<sub>2</sub>, on obtient les relations suivantes :

$$Q_{sc} = -\epsilon_{si}E_s \quad [\text{II.7}]$$

$$\epsilon_{si}E_s = \epsilon_{ox}E_{ox} \quad [\text{II.8}]$$

$\epsilon_{ox}$  et  $\epsilon_{si}$  sont respectivement les permittivités diélectriques absolues de l'oxyde et du silicium,  $E_s$  et  $E_{ox}$  les champs électriques à l'interface Si-SiO<sub>2</sub>, dans le semi-conducteur et dans l'oxyde respectivement, et  $Q_{sc}$  la charge par unité de surface dans le semi-conducteur.

Le champ électrique  $E_{ox}$  étant uniforme sur toute la structure d'oxyde, est donné par :

$$E_{ox} = \frac{V_{ox}}{T_{ox}} \quad [\text{II.9}]$$

Où  $T_{ox}$  étant l'épaisseur de la couche d'oxyde, L'équation [II.8] devient :

$$\epsilon_{si}E_s = \epsilon_{ox} \frac{V_{ox}}{T_{ox}} \quad [\text{II.10}]$$

$$V_{ox} = \frac{\epsilon_{sc}E_s}{\epsilon_{ox}} T_{ox} \quad [\text{II.11}]$$

$$V_{ox} = -\frac{Q_{sc}(V_s)}{C_{ox}} \quad [\text{II.12}]$$

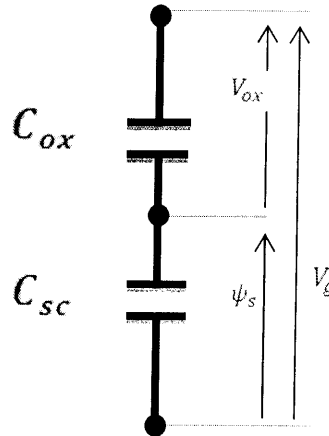
$C_{ox}$  La capacité de l'oxyde par unité de surface. L'équation [II.6] devient :

$$V_g = \Phi_{MS} + \frac{Q_{sc}(V_s)}{C_{ox}} + V_s \quad [\text{II.13}]$$

La tension de bande plates  $V_{FB}$  définie comme la tension de grille nécessaire pour avoir  $V_s = 0$ , elle est donnée d'après l'équation [II.13] par :

$$V_{FB} = \Phi_{MS} \tag{II.14}$$

L'équivalent électrique de la capacité MOS :



**Figure.II.11** : Schéma équivalent de la capacité MOS idéale

$$\frac{1}{C_{MOS}} = \frac{1}{C_{ox}} + \frac{1}{C_{sc}} \tag{II.15}$$

L'équation [II.15] devient :

$$C_{MOS} = \frac{C_{ox}C_{sc}}{C_{ox}+C_{sc}} \tag{II.16}$$

Avec :

$$C_{sc} = - \frac{dQ_s}{dV_s}$$

Dans une structure MOS réelle, les charges fixes ou mobiles  $Q_{ox}$  présentes dans l'oxyde et la charge  $Q_{int}$  des états à l'interface Si-SiO<sub>2</sub> modifient le potentiel  $V_{ox}$  dans l'oxyde.

Si  $D_{int}(v)$  en (eV<sup>-1</sup>cm<sup>-2</sup>) est la densité d'états d'interface dans le gap du silicium, la charge surfacique  $Q_{int}$  (C.cm<sup>-2</sup>) des états d'interface supposés amphotères dépend de  $V_s$  et peut s'écrire :

$$Q_{int}(V_s) = -q \int_{\phi_F}^{V_s} D_{int}(V) dV = Q_{int0} + Q_{int}^*(V_s) \tag{II.17}$$

$$\text{Avec : } Q_{into} = -q \int_{\Phi_F}^0 D_{int}(V) dV \quad \text{et} \quad Q_{int}^* = -q \int_0^{V_s} D_{int}(V) dV \quad [\text{II.18}]$$

$\Phi_F$  est le potentiel de Fermi dans le substrat,  $Q_{into}$  est la charge piégée dans les états d'interface dans les conditions de bandes plates ( $V_s = 0$ ) et  $Q_{int}^*$  est la charge des mêmes états dépendant de  $V_s$ .

En appliquant de nouveau le théorème de Gauss à l'interface Si-SiO<sub>2</sub>, la relation [II.8] devient :

$$|\varepsilon_{si} E_s - \varepsilon_{ox} E_{ox}| = Q_{int}(V_s) + Q_{ox} \quad [\text{II.19}]$$

Dans notre cas, on ne s'intéresse qu'aux charges d'interface, on néglige alors les charges dans l'oxyde (*fixes, mobile et piégées*), l'équation [II.19] devient alors:

$$|\varepsilon_{si} E_s - \varepsilon_{ox} E_{ox}| = Q_{int}(V_s) \quad [\text{II.20}]$$

A l'aide des équations [II.8] et [II.9] on peut alors exprimer le potentiel aux bornes de l'oxyde  $V_{ox}$  par :

$$V_{ox} = \frac{(\varepsilon_{si} E_s - Q_{int}) T_{ox}}{\varepsilon_{ox}} \quad [\text{II.21}]$$

$$V_{ox} = - \frac{Q_{sc} + Q_{int}(V_s)}{C_{ox}} \quad [\text{II.22}]$$



Soit d'après l'équation [II.6] :

$$V_g = \Phi_{MS} - \frac{Q_{sc} + Q_{int}(V_s)}{C_{ox}} + V_s \quad [\text{II.23}]$$

L'équivalent électrique de la capacité MOS en présence des états d'interface

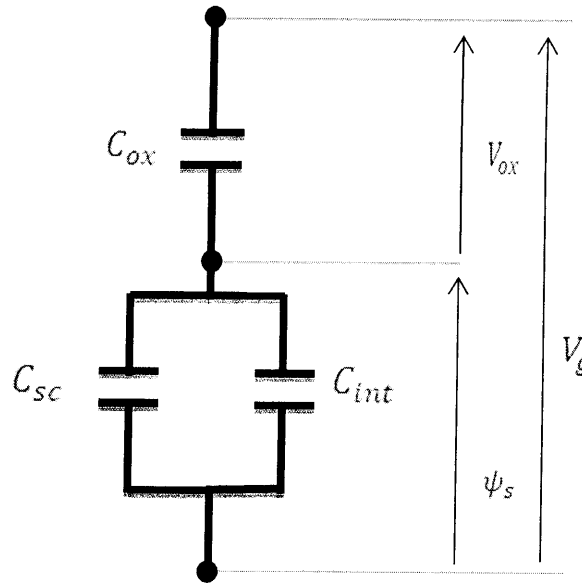


Figure.II.12 : Schéma équivalent de la capacité MOS réel

$$\frac{1}{C_{MOS}} = \frac{1}{C_{ox}} + \frac{1}{C_{sc} + C_{int}} \tag{II.24}$$

$$C_{MOS} = \frac{C_{ox}}{C_{ox} + C_{sc} + C_{int}} (C_{sc} + C_{int}) \tag{II.25}$$

Avec :

$$C_{int}(V_s) = - \frac{dQ_{int}(V_s)}{dV_s}$$

**II.5.2. Equations considérées :**

**II.5.2.1. Equation de Poisson:**

$$\frac{d^2V(x,y)}{dx^2} + \frac{d^2V(x,y)}{dy^2} = \frac{-\rho(x,y)}{\epsilon_0\epsilon_r} \tag{II.26}$$

Ou :

$V(x, y)$  : Le potentiel électrostatique.

$\rho(x, y)$  : La densité de charge.

$\epsilon_0$  : La permittivité du vide.

$\epsilon_r$  : La permittivité diélectrique du milieu.

On pose que  $\epsilon = \epsilon_0 \epsilon_r$  permittivité du matériau et qui est égale à  $\epsilon = 1.04 * 10^{-12} Fcm^{-1}$  Pour le silicium.

La densité de charge total d'un semi-conducteur et donnée par :

$$\rho(x, y) = -q[p(x, y) - n(x, y) + N_D^+(x, y) - N_A^-(x, y)] \quad [II.27]$$

Où

$N_A^-(x, y)$  et  $N_D^+(x, y)$  sont les concentrations des dopants accepteurs et donneurs,  $n(x, y)$  et  $p(x, y)$  sont les densités d'électrons et de trous.

### II.5.2.2. Equation de Schrödinger :

La résolution de l'équation de Schrödinger nous permet d'obtenir les niveaux d'énergie et les fonctions d'ondes dans la direction du confinement quantique.

On considère une particule de masse effective  $m^*$ , dans un puits de potentiel à une dimension  $V(x)$ . On 'oublie' les autres directions. Ce sera donc une résolution que l'on fera. Donc l'équation de Schrödinger à résoudre est donnée par :

$$\frac{\hbar^2}{2m^*} \frac{\partial^2}{\partial y^2} \psi(y) + qV(y)\psi(y) = E\psi(y) \quad [II.28]$$

Ou :

$h$  : Constante de Planck.

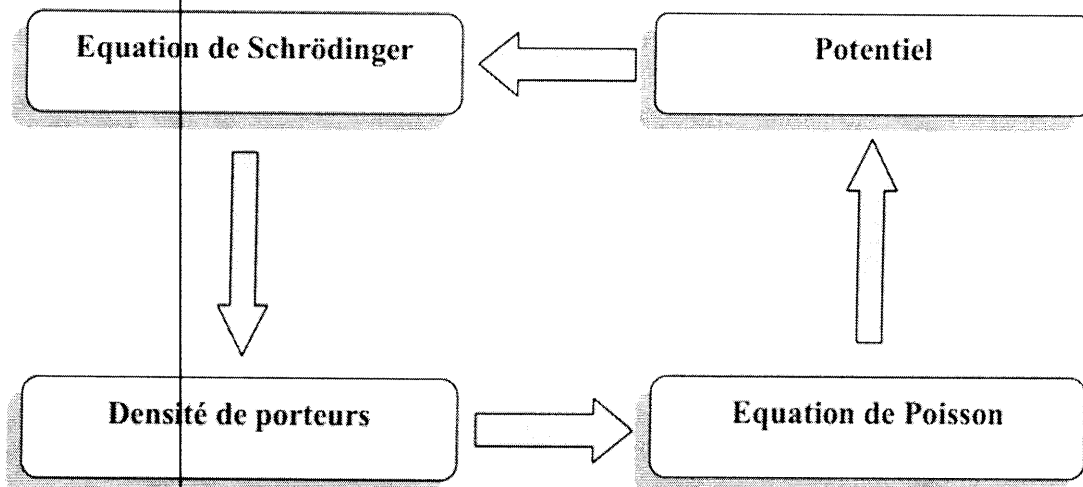
$\psi(y)$  : Fonction d'onde.

$E$  : Énergie quantifiée.

$V(y)$  : Potentiel électrostatique.

Les fonctions d'ondes sont égales à zéro à l'interface oxyde / Si dans le cas où, les pénétrations des électrons dans l'oxyde est négligeable.

Une description physique exacte des effets quantiques nécessite forcément de résoudre l'équation de Schrödinger. En parallèle, il est nécessaire de résoudre l'équation de Poisson, il s'agit donc d'effectuer un calcul Schrödinger-Poisson couplé ou auto-cohérent .[10]



*Figure.II.13 : Organigramme général de la Méthode de couplage Poisson -Schrödinger*

## II.6.Modélisation des caractéristiques capacitive et de la structure étudiée :

L'occupation des états d'interface varie avec la tension  $V_g$  appliquée ce qui déforme la courbe  $C(V_g)$ . Afin d'étudier de près cette déformation, nous comparons la courbure des bandes de deux capacités avec et sans états d'interface

Pour cette raison on est amené à simuler la caractéristique  $C(V_g)$  pour le but de voir plus près l'influence de ces états. L'expression de la capacité totale de la structure est donnée par l'équation suivant :

$$C_{MOS} = \frac{\Delta Q}{\Delta V_g} \quad [II .29]$$

Le calcul de  $\Delta Q$  nécessite le calcul préalable des grandeurs  $n(x, y)$ ,  $p(x, y)$  et  $V$  par la résolution du système couplé « poisson et Schrödinger ».

L'équation de Schrödinger a pour but de prendre en considération les phénomènes quantiques qui se manifestent sous l'oxyde à cause de la faible épaisseur de l'oxyde utilisé.

## II.7. Conclusion :

Nous avons présenté dans ce chapitre la modélisation des états les états d'interface ainsi que les phénomènes quantiques présents sous l'oxyde ultra mince. Nous avons montré que les phénomènes quantiques sont modélisés par l'équation de « Schrödinger » tandis que les états d'interface touchent le modèle de la tension aux bornes de l'oxyde  $V_{ox}$  et celui de la tension de grille  $V_g$  et par conséquent, la valeur de la capacité de la structure est à son tour modifiée.



---

## **Chapitre III:**

Mise on œuvre informatique



### **III.1.Introduction :**

Ce chapitre est consacré à la description de la mise en œuvre informatique permettant la résolution auto-cohérente des équations de « *Schrödinger* » et de « *Poisson* ».

Nous présentons également le traitement nécessaire pour préparer leur résolution ainsi que la méthode de calcul utilisée.

Le code de simulation utilisé permet de décrire le fonctionnement de la capacité MOS et prend en considération les phénomènes liés aux variations des paramètres clefs de la structure.

### **III.2. Intérêt de la simulation des caractéristiques C(V) d'une capacité :**

Dans le domaine de la caractérisation électrique des composants MOS, l'exploitation des caractéristiques capacité-tension C(V) ou courant-tension I(V), constitue le principal outil pour réaliser l'extraction des paramètres électriques les plus déterminants dans le fonctionnement des dispositifs élaborés.[2]

La caractérisation C(V) reste la plus répandue pour caractériser rapidement les structures MOS, cependant les paramètres de mesures restent délicats à déterminer et dépendent grandement de la structure étudiée (Oxyde natif d'épaisseur trop faible ne peut pas se caractériser avec une C(V)) [6]

La simulation numérique est devenue de ce fait, une activité primordiale pour développer les différentes technologies, elle facilite le choix de nouveaux matériaux et des nouvelles architectures et permet aussi de comprendre plusieurs phénomènes qui prennent place dans les composants micro et nanoélectroniques.

### **III.3.le principe de résolution du système couplé «Poisson-Schrödinger» :**

A l'équilibre thermodynamique, les concentrations des porteurs de charges « électron et trous » d'un semi-conducteur obéissent à la statistique de Boltzmann donc le calcul de leurs

densités ainsi que le potentiel électrostatique s'obtient par la résolution de l'équation de « *Poisson* » uniquement, et ce en chaque point de la structure considérée.

A partir de 10nm d'épaisseur d'oxyde, les effets quantiques deviennent inévitables. Dans ce cas, le calcul classique des concentrations des porteurs (utilisant l'équation de « *poisson* » seule) n'est plus valable.

Il est donc nécessaire de faire appel au calcul quantique caractérisé par le couplage de l'équation de « *Schrödinger* » à celle de « *Poisson* ».

### III.4. Présentation du système couplé « Poisson-Schrödinger » :

Pour simuler les caractéristiques C(V) de la capacité MOS étudiée, nous avons donc besoin de résoudre le système couplé « Poisson-Schrödinger » défini par :

$$\begin{cases} \frac{d}{dx} \left( \frac{d}{dx} \right) V(x) = -q[p(x) - n(x) + N_s] \\ -\frac{\hbar^2}{2} \frac{d}{dx} \left( \frac{1}{m_e(x)} \frac{d\psi_i(x)}{dx} \right) + q \cdot V(x)\psi_i(x) = E_i\psi_i(x) \end{cases} \quad \text{[III.1]}$$

$V(x)$  : Le potentiel électrostatique

$N_s$  : concentration des dopants

La résolution de ce système nécessite la prise en considération des conditions aux limites qui sont principalement de deux types :

#### III.4.1. Condition aux contacts « Dirichlet » :

Les conditions de Dirichlet sont appliquées sur les contacts pris du type ohmique et à l'interface Oxyde /Semi-conducteur.

Elle portant sur le potentiel électrique et les densités de porteurs libres comme suit [16]:

Sur le potentiel :

Le potentiel électrostatique dans le semi-conducteur est relié à la polarisation extérieure  $V_g$  selon l'expression suivant :

$$\begin{cases} V = V_g + \text{Ln}(N) \rightarrow \text{Pour une région dopée N} \\ V = V_g + \text{Ln}(P) \rightarrow \text{Pour une région dopée P} \end{cases} \quad [\text{III.2}]$$

Où N et P sont les densités de porteurs normalistes par rapport à la concentration intrinsèque  $n_i$ .

Sur les densités des porteurs :

Puisque les contacts sont considérés du type ohmique, ils satisfont donc à la fois la condition de neutralité électrique et celle de l'équilibre thermodynamique, les densités des porteurs obéissant de ce fait au système d'équations suivant :

$$\begin{cases} P_0 - N_0 - N_S = 0 \\ P_0 * N_0 = n_i^2 \end{cases} \quad [\text{III.3}]$$

Par conséquent, les densités de porteurs à l'équilibre thermodynamique sont décrites par les expressions suivantes :

$$\begin{cases} N_0 = \frac{N_S + \sqrt{N_S^2 + 4n_i^2}}{2} \\ P_0 = \frac{n_i^2}{N_0} \end{cases} \quad [\text{III.4}]$$

#### III.4.2. Condition d'interface oxyde /semi-conducteur :

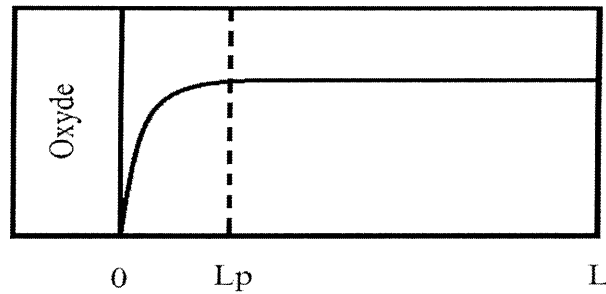
A l'interface : oxyde –semi-conducteur, nous considérons que la condition de continuité de vecteur de déplacement est vérifiée, elle est exprimée par [II.8]:

$$\varepsilon_{Si} E_S = \varepsilon_{Ox} E_{Ox}$$

Nous considérons la condition portant sur la fonction d'onde suivante :

$$\psi(0) = \psi(L_p) = 0 \quad [\text{III.5}]$$

( $L_p$ ) Étant la largeur du puits quantique.



*Fig.III.1: Représentation de l'extension du puits sur la distance  $L_p$  à partir de l'interface : oxyde/semi-conducteur*

Cette dernière condition considérée qu'il n'y a pas de pénétration de la fonction d'onde dans la couche d'oxyde, elle reste plutôt enfermée dans le puits.

### III.5. Discrétisation du système couplé :

Pour résoudre le système d'équations que nous venons d'établir, plusieurs méthodes de discrétisation sont disponibles.

Les plus utilisées restent : Les différences finies, les boîtes finies et les éléments finis. Historiquement, la méthode des différences finies fut appliquée à un domaine unidimensionnel dans les travaux de Scharfetter et Gummel et qui sont considérés comme des pionniers dans la simulation des composants.

Cette méthode fut ensuite étendue au cas bidimensionnel. Elle consiste à diviser la structure en lignes parallèles généralement non espacées régulièrement et ceci dans la direction  $x$  si l'étude est unidimensionnelle ou bien dans les deux directions  $x, y$  si celle-ci est bidimensionnelle.

La méthode utilisée dans notre cas est celle des différences finies qui permet l'obtention de solutions approchées des problèmes aux dérivées partielles (Equations aux dérivées partielles avec conditions aux limites), en chaque nœud du maillage appelés : Points discrets [16].



### III.5.2. Discrétisation de l'équation de Schrödinger :

Nous rappelons que l'équation de « SCHRODINGER » indépendante du temps, s'écrit dans la direction perpendiculaire à l'interface : oxyde/semi-conducteur, comme suit :

$$-\frac{\hbar^2}{2} \frac{d}{dx} \left( \frac{1}{m_e(x)} \frac{d\psi_i(x)}{dx} \right) + q \cdot V(x) \psi_i(x) = E_i \psi_i(x) \quad [\text{III.9}]$$

En utilisant également, la méthode des différences finies au point de discrétisation ( $x_i$ ), avec un pas ( $\Delta x$ ) constant, et en suivant la même démarche adoptée pour le discrétisation de l'équation de «Poisson», l'équation discrète de «Schrödinger» peut se mettre alors sous la forme :

$$\beta_{i-1} \psi_{i-1} + \alpha_i \psi_i + \beta_{i+1} \psi_{i+1} = E_i \psi_i \quad [\text{III.10}]$$

Les coefficients  $\beta_{i-1}$ ,  $\alpha_i$ ,  $\beta_{i+1}$  sont donnés respectivement par les expressions suivantes :

$$\beta_{i-1} = \beta_{i+1} = -\frac{\hbar^2}{2 \cdot m_e \cdot (\Delta x)^2} \quad [\text{III.11}]$$

$$\alpha_i = \left[ \frac{-\hbar^2}{m_e \cdot (\Delta x)^2} \right] + q \cdot V_i \quad [\text{III.12}]$$

Pour l'ensemble des ( $n$ ) points de discrétisation, nous obtenons un système linéaire, homogène qui peut s'écrire sous la forme matricielle suivante :

$$[H] * \Psi_i = E_i * \Psi_i \quad [\text{III.13}]$$

Ou :  $H$  est l'Hamiltonien du système, chacun de ses termes est défini par la somme des deux Energies cinétique et potentielle du porteur dans point déterminé ( $x_i$ ).

La matrice  $H$  est tri diagonale et symétrique dont les valeurs sont les coefficients de l'équation discrétisée soit :

$$H = \begin{bmatrix} \alpha_1 & \beta_2 & 0 & 0 & 0 \\ \beta_1 & \alpha_2 & \beta_3 & 0 & 0 \\ 0 & \beta_2 & \alpha_3 & \ddots & \\ & & \ddots & \ddots & \beta_n \\ & & & \beta_{n-1} & \alpha_n \end{bmatrix} \quad [\text{III.14}]$$

### III.6. Résolution de l'équation de « Poisson » par calcul itératif :

Dans le cas de l'équation de «Poisson», nous avons à résoudre un système de (n) équations dont les inconnues sont les valeurs du potentiel électrostatique et les densités de porteurs en chaque point du maillage.

Par conséquent, plus le maillage est dense ( $n \gg$ ), plus la capacité de stockage et le temps de calcul sont importants.

Il va de soi que la résolution d'un tel système ne peut être que numérique nécessitant évidemment un calcul itératif qui est très utile pour ce genre d'applications.

Les méthodes itératives sont le plus souvent utilisée pour résoudre les systèmes contenant un grand nombre de variables, où les méthodes directes seraient trop coûteuses où même inapplicables.

Il existe une multitude de méthodes itératives, chacune d'entre elles à ses propres propriétés qui la distinguent des autres en particulier : la rapidité, la convergence...

Le principe du calcul itératif en analyse numérique repose sur l'utilisation d'une valeur initiale, puis la raffiner par une succession d'approximations qui lui permettent de se rapprocher graduellement de la solution finale, le choix de cette valeur initiale décide donc de l'exactitude de la solution finale.

Dans notre cas, nous avons opté pour la méthode itérative de « Newton-Raphson », celle-ci était plus rapide et dépend moins du potentiel de départ et aussi de la taille de la matrice considérée.

La résolution itérative de l'équation de poisson par La méthode de « Newton-Raphson » donne facilement une solution du gradient de potentiel électrostatique A dans toute la structure à chaque itération, de sorte que le potentiel ( $V_i$ ), solution de l'équation de «Poisson », s'écrive sous la forme :

$$V_i = V_i + \Delta V_i \quad \text{[III.15]}$$

Lorsqu'il y a une convergence, la quantité  $\Delta V_i$  tend à diminuer d'une itération à l'autre, le critère d'arrêt choisi est tel que :

$$\text{Max}(\Delta V_i) < \textit{eps} \quad \text{[III.16]}$$

(*eps*) est la précision fixée par l'utilisateur, elle est de dans notre cas.  $10^{-12}$

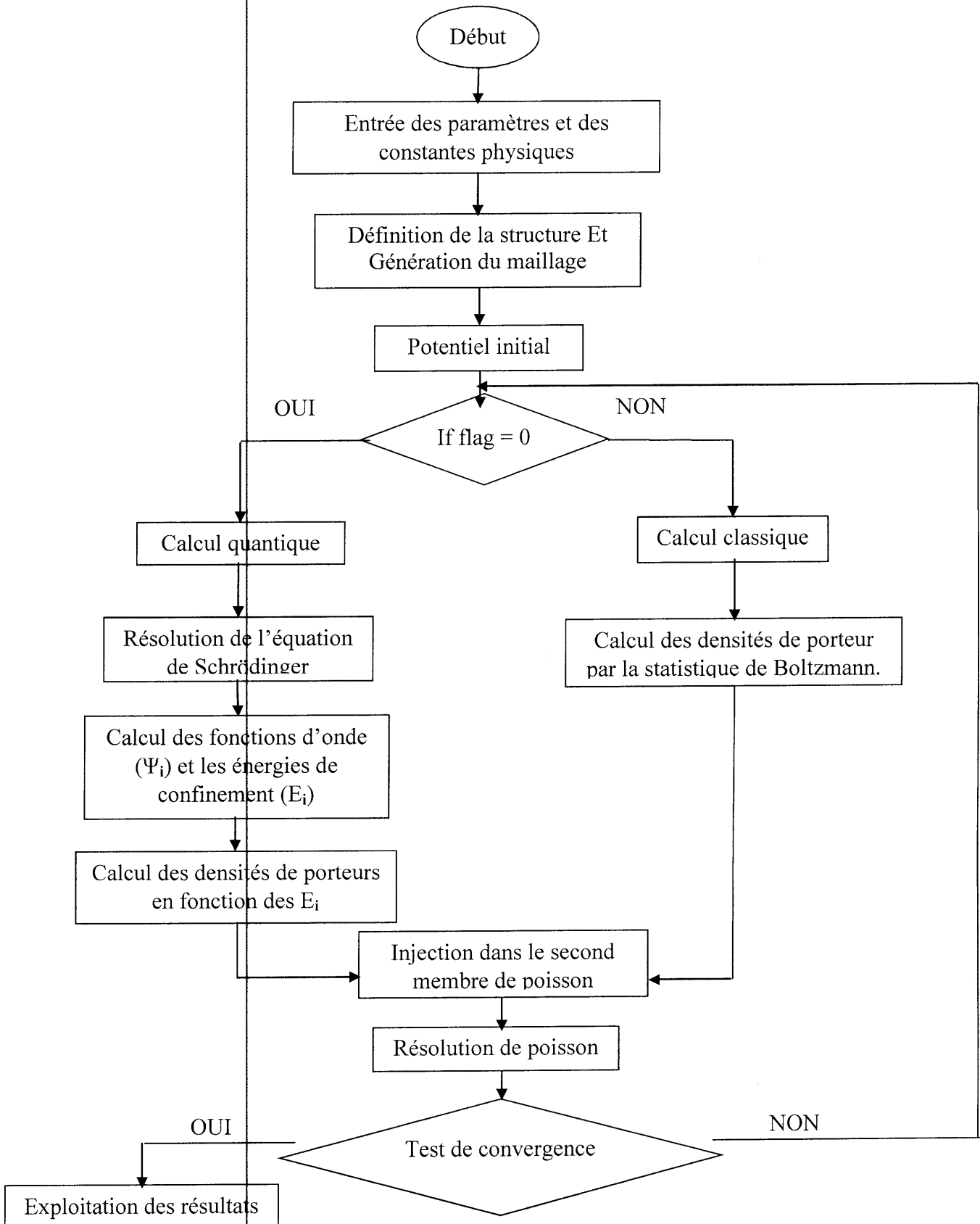
### III.7. Résolution de l'équation de Schrödinger :

La résolution de l'équation de Schrödinger se ramène donc à la détermination des valeurs  $E_i$  et vecteurs propres  $\psi_i$  de la matrice  $H$ . Elle se réalise avec la fonction `EIG` de MATLAB qui prend en compte les conditions initiales qui nous avons posé, c'est-à-dire que la fonction d'onde s'annule en  $x=0$  et  $x=L_p$  [2]:

### III.8. Organigramme de résolution du système considéré :

La résolution des équations couplées « Poisson-Schrödinger » résumée selon l'organigramme global suivant, qui explique quand et comment le couplage des équations est –il assuré ?





**Fig. III.2 :** Organigramme de résolution des équations de Poisson et de Schrödinger dans les deux cas : classique et quantique.

1-Introduction des constantes physiques nécessaires telles que :  $T_{OX}$ ,  $N_S$ ,  $K_B$ , , ,  $h$ ,  $T$ ,  $N_C$ ,  $N_V$ ,  $m_0$ ,  $m_1$ ,  $n_i$ , .....ainsi que les paramètres de la structure essentiels pour la simulation tels que :profil de dopage , polarisation extérieure ,dimensions, maillage .....

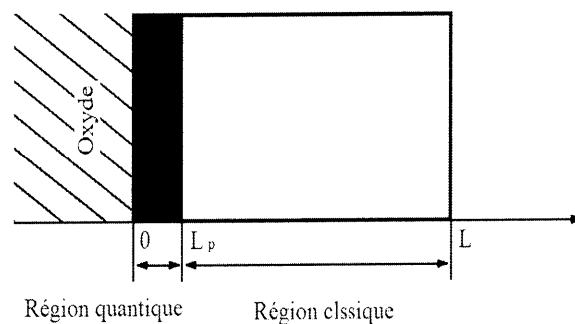
2-Nous allons considérer deux régions déférents : classique et quantique dans la structure considérée.

✓ **Une région quantique :**

Cette zone est très étroite et s'étend sur quelques  $80 \text{ \AA}$  sous l'oxyde. Elle est la seule concernée par la résolution couplée des équations de « Poisson » et « Schrödinger » car elle est le siège des phénomènes quantiques étudiés.

✓ **Une région classique :**

Elle est plus large que la région quantique, sa largeur est d'environ  $1 \mu\text{m}$  et constitue le volume du semi- conducteur. Dans cette région, nous ne résolvons que l'équation de « Poisson » pour obtenir le potentiel électrostatique.



*Fig.III.3 : Schématisation des différentes zones de calcul*

3- Calcul des concentrations des porteurs « électron et trou » à l'équilibre thermodynamique et la tension de bande plates  $V_{FB}$ .

4- Introduction de la gamme de tensions  $V_s$  appliquées à la surface du substrat.

5- Calcul des coefficients de la matrice A.

Si l'épaisseur de l'oxyde utilisée est faible (<10nm), nous devons prendre en compte les effets quantiques qui en résultent en adoptant un calcul quantique nécessitant la résolution de l'équation de « Schrödinger » alors que si l'oxyde est relativement épais (>10nm), le calcul classique suffira pour remonter au potentiel électrostatique par la seule résolution de l'équation de « Poisson ».

**a) Calcul classique :**

1- calcul des concentrations des porteurs majoritaires (trou dans le cas substrat de type p), selon la statistique de Boltzmann soit :

$$P(x) = P_0 * \exp(-\beta * V_0) \quad [\text{III.17}]$$

Avec :

$P_0$  et  $V_0$  sont respectivement le vecteur des concentrations à l'équilibre et le vecteur de potentiels initiaux.

2- calcul la concentration des porteurs minoritaires (électrons dans notre cas) en appliquant la loi d'action de masse, soit :

$$n(x) = \frac{n_i^2}{P(x)} \quad [\text{III.18}]$$

3- Evaluation de la densité de charge formant le second membre de l'équation de Poisson en utilisant les deux grandeurs précédentes.

4- calcul de la variation du potentiel notée :  $\Delta V_0$ , et celui de la nouvelle valeur du potentiel :

$$V_0 = V_0 + \Delta V_0 \quad [\text{III.19}]$$

5- Test de convergence : nous arrêtons le calcul lorsque l'erreur maximale sera inférieure à  $10^{-12}$ , sinon le processus itératif est relancé.

**b) calcul quantique :**

Le calcul quantique est distingué du calcul classique par la procédure de remontre aux concentrations des porteurs libers. En effet les étapes sont suivies :

1- Entrée des données.

2- Calcul de potentiel V dans la région quantique.

3- Calcul les coefficients de l'opérateur Hamiltonien (H).

4- Le calcul des valeurs et vecteurs propres de (H) les valeurs propres correspondent aux niveaux d'énergie discrets alors que les vecteurs propres correspondent aux fonctions d'ondes équivalentes.

5- Le calcul des concentrations des électrons à partir des valeurs des énergies de confinement ( $E_i$ ).

6. En ayant les concentrations des porteurs libers, on continuera le calcul en adoptant la même démarche que celle du calcul classique.

La partie restante correspond à une région classique et donc on n'y résous que l'équation de « Poisson ».

Nous voyons bien que la relation de ces équations, aussi bien l'équation de « Poisson » dans le domaine classique que la relation couplée de « Poisson et Schrödinger » dans le domaine quantique, s'avère particulièrement délicate d'où la nécessites de disposer d'un outil informatique puissant, stable et performant pour accomplir cette tâche.

**III.9) Calcul de la capacité de la structure :**

La capacité de la structure est calculée à partir des variations de la charge totale du semi-conducteur divisée par les variations des tensions appliquées à la structure selon l'expression :

[19]

$$C = \frac{\Delta Q_s}{\Delta V_g}$$

[III.20]

La tension globale ( $V_g$ ) appliquée sur la grille de la capacité MOS est calculée analytiquement, nécessitant le calcul préalable du potentiel aux bornes de l'oxyde noté :  $V_{ox}$ . En effet, la tension totale est la somme des tensions calculées précédemment selon l'expression [II.6] :

$$V_g = \Phi_{MS} + V_{ox}(V) + V_s$$

Le substrat et la grille étant tous les deux constitués de (Si), à l'équilibre thermodynamique, leurs travaux de sortie sont égaux et la tension de bandes plates est par conséquent prise égale à zéro.

### **III.10) Conclusion:**

Dans ce chapitre, nous avons essayé de donner un aperçu clair sur les équations utilisées dans le programme de simulation. Celui-ci est basé sur la résolution auto-cohérente des équations de «Poisson et Schrödinger» discrétisées par la méthode des différences finies.

Le couplage de l'équation de «Schrödinger» est nécessaire lorsque l'épaisseur de l'oxyde est de plus en plus mince car elle permet de prendre en considération les phénomènes quantiques qui se manifestent à cette échelle.

Le système à résoudre est donc constitué d'équations différentielles, couplées, avec conditions aux limites, dont la résolution sous cet aspect différentiel n'est pas évidente. Il est donc nécessaire de les traiter pour changer leur aspect d'équations différentielles à des équations aux différences. Nous avons opté pour la méthode des différences finies pour accomplir ce changement d'aspect appelé : Discrétisation.

En considérant ces équations en tout point du maillage, on obtient système matriciel de grande taille qui ne peut être résolu que numériquement.

Nous avons opté pour la méthode itérative « Newton-Raphson » caractérisée par sa rapidité, sa bonne convergence et son indépendance de la valeur initiale, elle est basée sur le calcul de l'erreur effectuée sur le potentiel à chaque itération.

Le code de simulation utilisé nous a permis de remonter aux résultats recherchés et que nous exposerons dans le chapitre suivant.

# **Chapitre IV:**

Interprétation des résultats

### IV.1. Introduction :

Dans ce chapitre, nous allons présenter et interpréter les résultats obtenus lors de la simulation des caractéristiques  $C(V)$  de la capacité *MOS* étudiée, dans le but de voir l'influence des états d'interface cités plus haut, tout en prenant en considération les phénomènes quantiques causée par la faible épaisseur d'oxyde.

Ces résultats ont été obtenus suite à la résolution du système couplé « Poisson » et « Schrödinger » assurée par le logiciel présenté dans le chapitre précédent. Dans ce qui suit, nous allons étudier en particulier l'influence des états d'interface, le dopage .....

### IV.2. Rappel de la structure étudiée :

Avant d'interpréter les résultats obtenus lors de la simulation, il est nécessaire de faire un petit rappel des paramètres de la structure étudiée. En effet ; nous avons fixé l'épaisseur de l'oxyde à  $T_{ox} = 2 \text{ nm}$ , la température à  $T = 300 \text{ K}$ , le travail de sortie du métal à  $\Phi_M = 4.05$

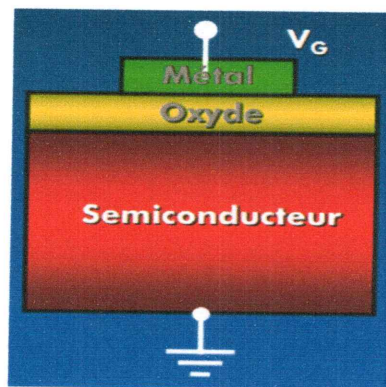
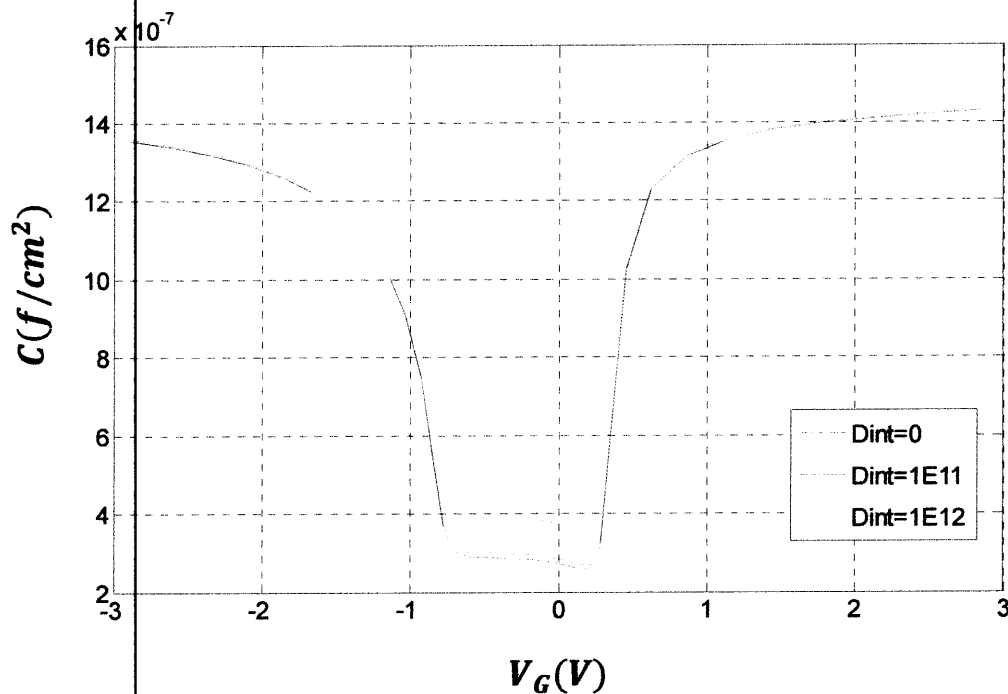


Figure IV.1. Structure de la capacité *MOS* [8]

### IV.3. Influence des états d'interface sur la valeur de la capacité :

On va tracer les courbes  $C(V)$  de la structure étudiée, A la température ambiante  $T = 300 K$ , On fixe le dopage de substrat à  $N_s = 8 * 10^{17} cm^{-3}$  et On trace la courbe sans et avec différentes valeurs d'états d'interface :  $D_{int} = 10^{11} (eV^{-1} cm^{-2})$ ,  $D_{int} = 10^{12} (eV^{-1} cm^{-2})$ , dans le but de voir leur influence dans les cas où :

#### IV.3.1. La charge correspondant aux états est positive $Q_{int} > 0$ :



**Fig.IV.2.** Caractéristiques  $C(V)$  pour différentes densités d'états d'interface chargés positivement

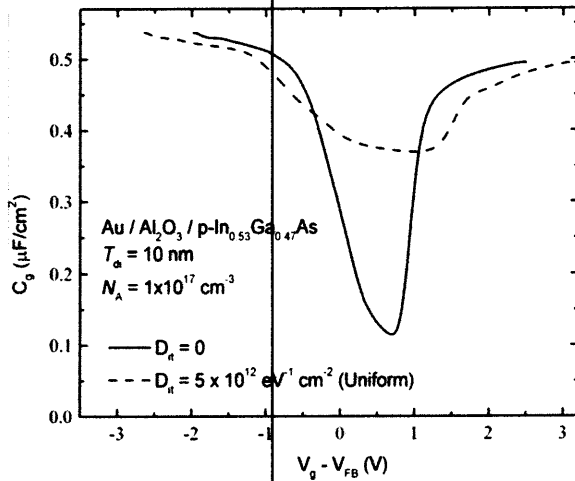
La (Fig.IV.2) montre clairement que les états d'interface interviennent en régime de déplétion et introduisent une augmentation de la valeur de la capacité de la structure (*qui n'est autre que la capacité du semi-conducteur*).

En effet, en régime de déplétion, la charge en surface du substrat est négative ( $Na^+$  accepteur ionisés car ces ions dopent thermiquement, or les charges d'interface chargées positivement ont tendance à repousser davantage les trous, elles créent par conséquent d'autres ions négatifs

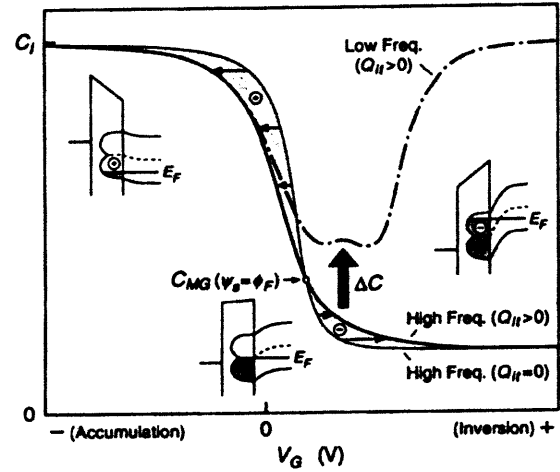


qui se rajoutent à ceux de la zone désertée. De ce fait, la charge négative en surface du semi-conducteur augment et entraine l'augmentation de la capacité de la structure.

La figue.IV.3 et IV.4 issues des références [21 ; 22] confirment ceux qu'on a obtenu et montre une augmentation de la capacité en déplétion lorsque les états d'interface sont du type donneur.



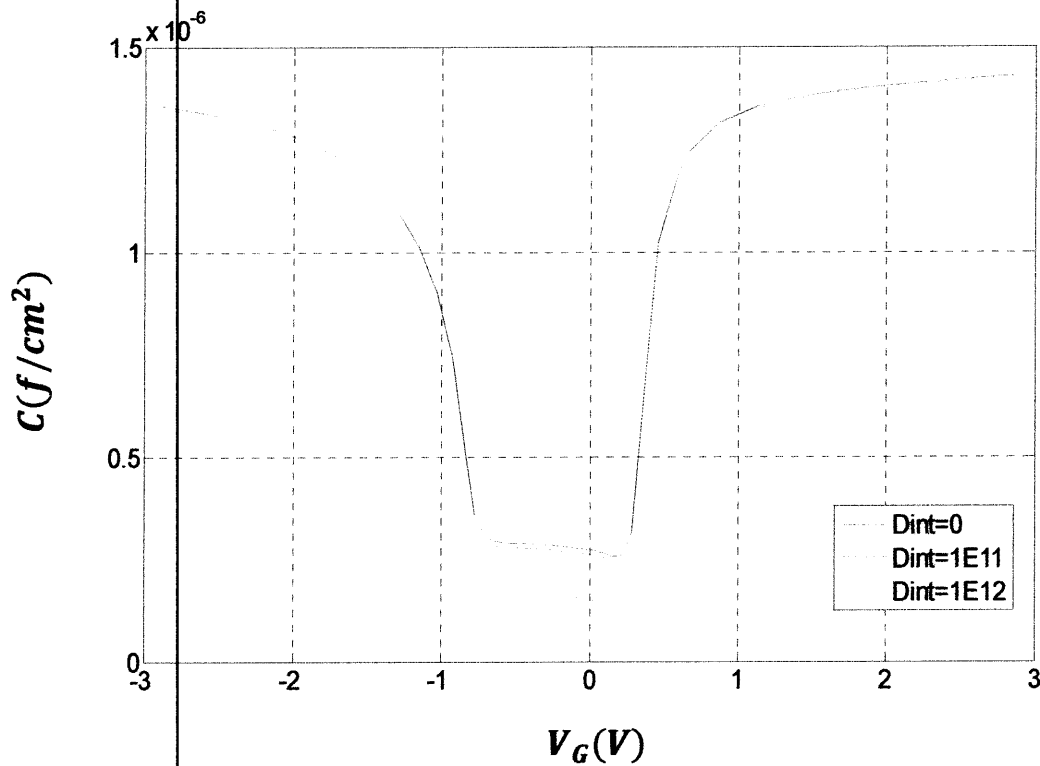
**Fig.IV.4.** Caractéristiques  $C(V)$  d'une structure  $Au/Al_2O_3/p\text{-In GaAs}$  avec états d'interface chargés positivement [22]



**Fig.IV.3.** Caractéristiques  $C(V)$  d'une capacité MOS avec états d'interface chargés positivement [21]

On rappelle que l'interface  $\text{Si} / \text{SiO}_2$  est généralement le siège de charges d'interface de type donneur, c'est-à-dire une charge fixe positive.

### IV.3.2. La charge correspondent à ses états est négative $Q_{int} < 0$



**Fig.IV.5.** Caractéristiques  $C(V)$  pour différentes densités d'états d'interface chargés négativement

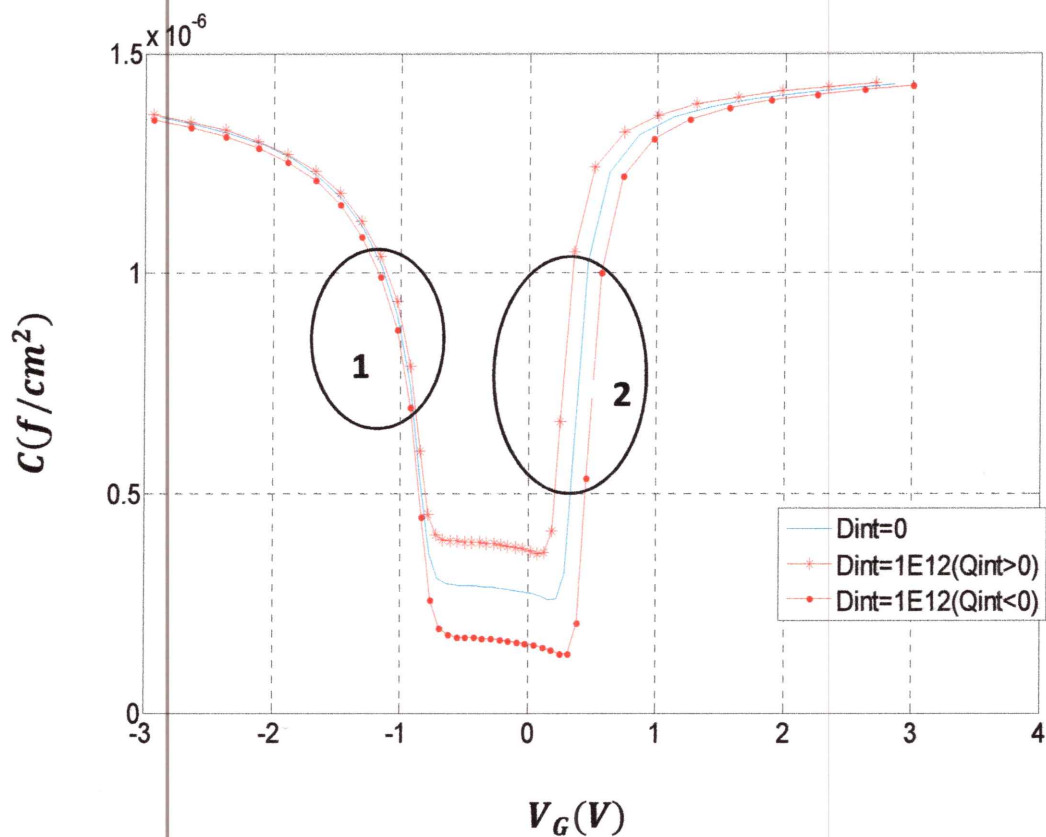
La Fig.IV.5 montre une diminution de la valeur de la capacité en régime de déplétion en présence des états d'interface chargés négativement. Ceci est dû au fait que cette charge ( $Q_{int}$ ) négative a plutôt tendance à recombinaison certains trous avec leurs ions à nouveau, la charge négative dans la zone désertée, est donc diminuée et par conséquent, la capacité totale de la structure diminue à son tour.

#### IV.4.Effets des états d'interface sur la tension de seuil $V_T$ et la tension de bandes plates $V_{FB}$ :

Pour une valeur fixe de dopage  $N_s = 8 * 10^{17} cm^{-3}$  et une valeur de la densité d'états d'interface égal à  $10^{12} eV^{-1}cm^{-2}$ , on superpose les courbes obtenus avec et sans états d'interface .

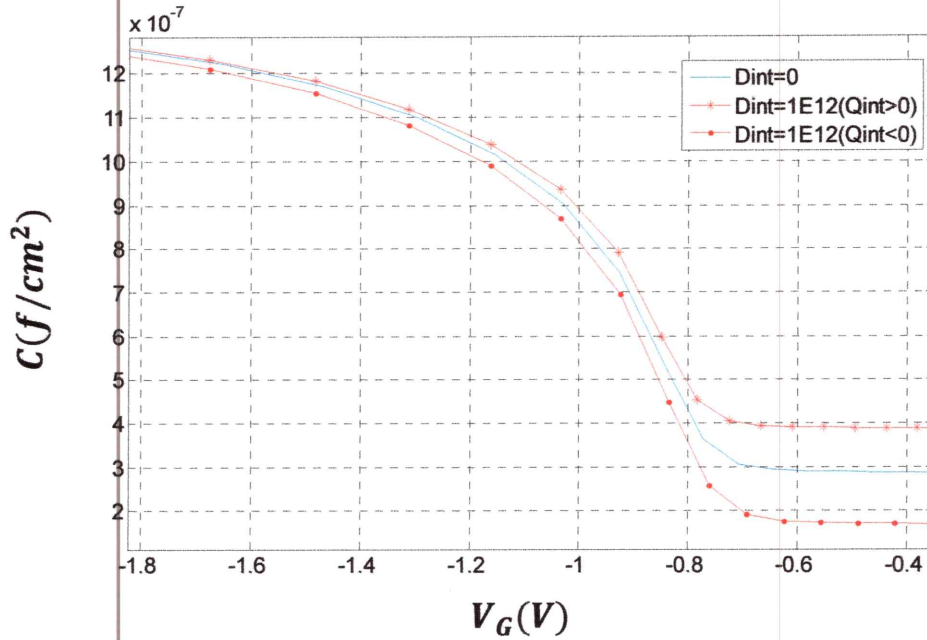
Dans le but d'établir une simulation plus exacte des états d'interface, nous avons pris en considération leur influence sur la tension  $V_g$  également selon l'expression suivante :

$$V_g = V_{ox}(V) + V_s + \Phi_{MS} - \frac{Q_{int}}{C_{ox}} \quad [IV.1]$$



**Fig.IV.6.** Influence des états d'interface sur :1) la tension de bande plate, 2) la tension de seuil.

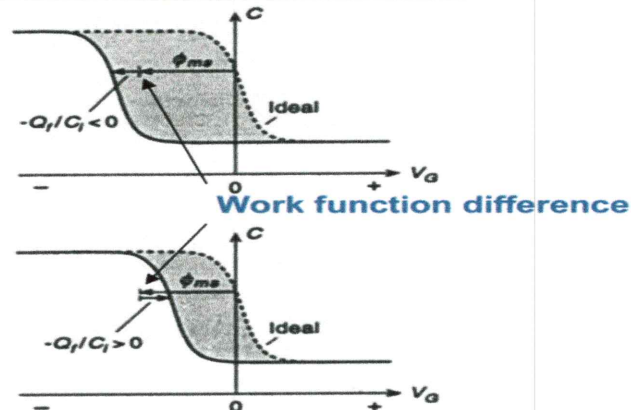
IV.4.1. Influence sur  $V_{FB}$  :



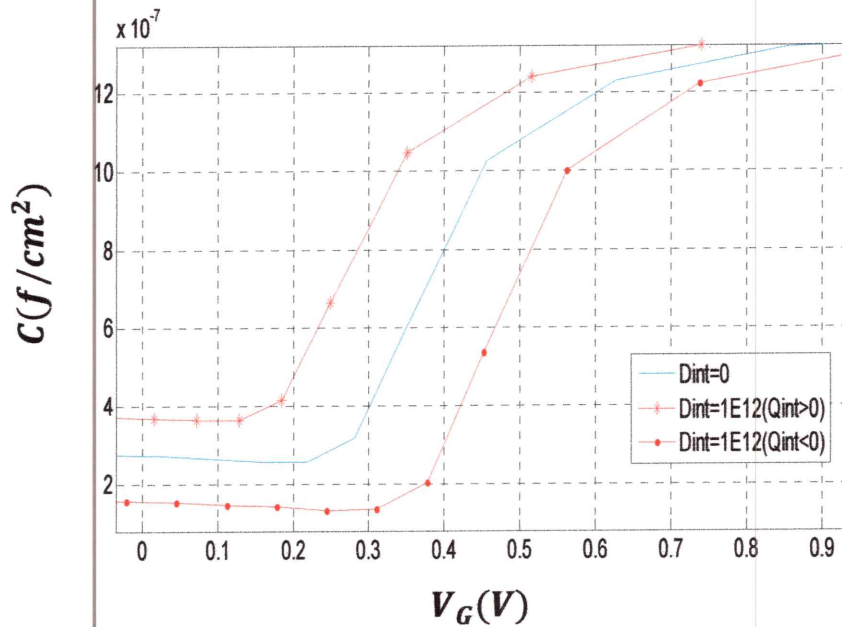
**Fig.IV.7.** Influence des états d'interface sur la tension de bande plate

La Fig.IV.7 montre un décalage négatif de la courbe  $V_g$  provenant du décalage de la tension de bandes plates

Les résultats que nous venons de présenter son en très bon accord avec les courbes présentées en littérature.



**Fig.IV.8.** Influence des états d'interface sur la tension de bande plate [21]

IV.4.2. Influence sur  $V_T$  :

**Fig.IV.9.** Influence des états d'interface sur la tension du seuil

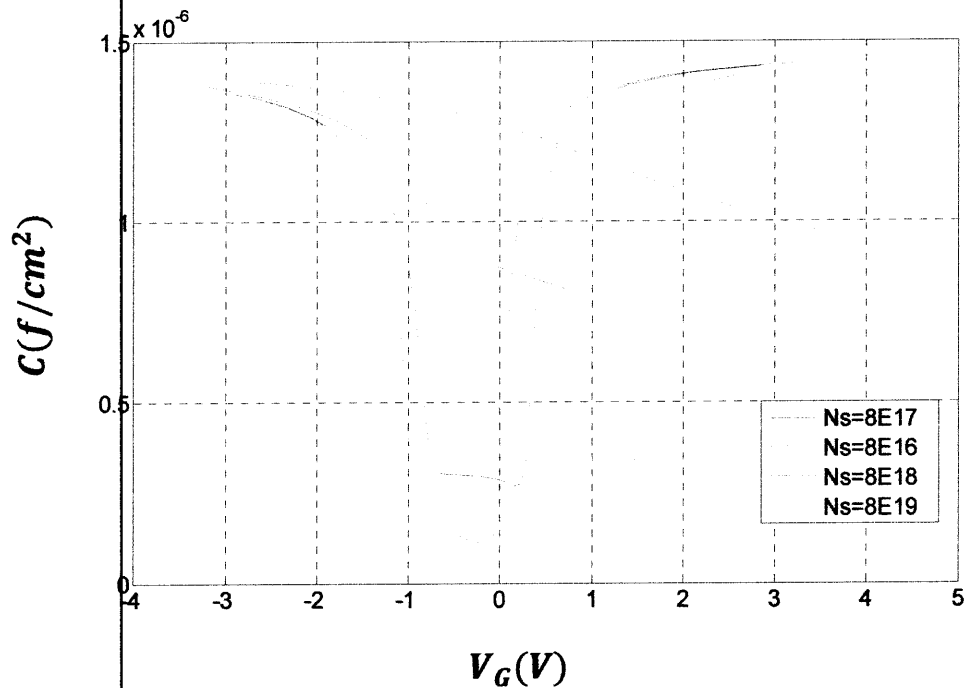
De même, nous remarquons ce même décalage sur la tension de seuil d'inversion. En effet, dans le cas de ( $Q_{int} > 0$ ), ces charges aident la polarisation  $V_g$  à attirer les électrons (porteurs minoritaires), et donc favoriser l'inversion du semi-conducteur ( $V_T$  (sans  $Q_{int}$ )  $\approx 0.2$  V alors que  $V_T$  (avec  $Q_{int}$ )  $\approx 0.1$  V) donc une tension de seuil plus petite.

Alors que ( $Q_{int} < 0$ ) retarde par contre l'inversion en augmentant  $V_T$  ( $\approx 0.35$  V).

Les résultats que nous venons de présenter sont en très bon accord avec les courbes présentées en littérature.

### IV.5.Effet du dopage du substrat :

Dans ce cas, on a fixé une concentration des états d'interface à  $10^{13} \text{ (eV}^{-1}\text{cm}^{-2}\text{)}$  et on a considéré différentes valeurs de dopage du substrat.



**Fig.IV.10.** Caractéristique  $C(V)$  pour différentes valeurs de dopage

La Figure.IV.10 montre que plus le dopage est grand, plus l'effet des états d'interface n'apparaît plus car le régime de déplétion lui-même ne se manifeste plus.

Donc augmenter le dopage du substrat peut être un bon moyen pour atténuer l'effet des charges d'interface.

**IV.6.Conclusion :**

Dans ce chapitre, nous avons présenté les différents résultats obtenus lors de nos simulations des caractéristiques  $C(V)$  de la structure étudiée.

Les résultats obtenus nous ont permis de confirmer de plus près l'influence des états d'interface sur la capacité totale de la structure étudiée. En effet ; la présence de cette charge d'interface introduit un décalage clair de la capacité totale en régime de déplétion ; le sens de ce décalage ( augmentation ou diminution) dépend du signe de ces charges ( $Q_{int}$ ).

D'autre part, on remarque un autre décalage de la tension de bandes plates ainsi que celui de la tension de seuil. L'inversion est nettement favorisée par l'effet d'une charge d'interface positive puisque notre substrat est de type (P).

L'augmentation de la valeur du dopage du substrat, quant à elle, masque l'influence des charges d'interfaces puisque le régime de déplétion n'apparaît presque plus dans ce cas.

Nous rappelons que nos résultats simulés sont en parfait accord avec des résultats expérimentaux et d'autres issus de la littérature.

## Conclusion générale

L'industrie microélectronique a connu un développement spectaculaire depuis ces dernières décennies suite à l'intégration à grande échelle des composants miniaturisés selon le célèbre loi de « Moore ». Conséquences : petite taille, faible coût, faible consommation .....

Le travail que nous avons effectué rentre dans le cadre de la modélisation des composants micro et nanoélectroniques dans le but de pouvoir simuler leur comportement et prendre en considération certains phénomènes qui y prennent place.

Dans notre cas, nous nous sommes focalisés sur la brique de tous les composants de technologie « MOS », C'est la capacité MOS qui n'est autre qu'un simple empilement d'un substrat en (Si) dopé (P), d'un oxyde très fin en SiO<sub>2</sub> et d'un métal servant de grille.

L'interface Si / SiO<sub>2</sub> a été notre piste d'étude, on a étudié l'influence des charges d'interface qui s'y trouvent et qui sont le plus souvent de type positif dans cette interface.

Cette étude a nécessité l'obtention des caractéristiques C(V) de la structure étudiée puisque elles nous renseignent sur son comportement capacitif, il nous a fallu le calcul des concentrations des porteurs libres (Electrons et Trous) et le potentiel électrostatique en tout point de la structure.

Ceci a été possible suite à la résolution numérique des équations couplées de « Poisson » et « Schrödinger » par la méthode itérative de « Newton Raphson » après les avoir discrétisé par la méthode des différences finies.

Les caractéristiques C(V) obtenues montrent un décalage net vers la droite ou vers la gauche selon le type de la charge  $Q_{int}$ , il se traduit par un shift dans la valeur de la tension de bandes plates et aussi de la tension de seuil d'inversion. En effet, la tension  $V_T$  est nettement diminuée à cause de des ( $Q_{int}$ ) positives puisque elles aident les porteurs minoritaires (*Electrons*) à s'accumuler.

En régime de déplétion, la courbe est aussi modifiée par l'augmentation ou la diminution de capacité totale en ce régime. Cette capacité augmente en présence d'états donneurs et diminue en présence d'états accepteurs, ceci étant dû à la variation de la charge en surface du substrat (*charge de déplétion*) qui entraîne la même variation de la capacité totale en ce régime.

Les résultats que nous avons obtenus sont en assez bon accord avec d'autres résultats théoriques et expérimentaux, ceci confirme d'une manière ou d'une autre l'exactitude de nos résultats et la fiabilité de la modélisation établie pour ces états d'interface.



## *Références bibliographiques*

[1] Ghiad Halima « l'effet de l'épaisseur d'oxyde sur la fiabilité de la technologie MOS » thème de Master option microélectronique, Université de Jijel , promotion 2013 .

[2] « Etude du phénomène de déplétion de la grille en poly(Si).Analyse des caractéristiques C(V) » thème de Master option microélectronique . Université de Jijel , promotion 2014 .

[3] Philippe Matherat « Une histoire de la microélectronique ».Ecole d'ingénieur. Ecole nationale supérieure des télécommunications, depuis 1998, 2007, pp.32. <cel-00157199>

[4] <https://tpeminiaturisation.wikispaces.com/La+Loi+de+Moore>

[5] <https://tpeminiaturisation.wikispaces.com/Pourquoi+miniaturiser+.htm>

[6] Olivier Fruchier. « Etude du comportement de la charge d'espace dans les structures MOS. Vers une analyse du champs électrique interne par la méthode de l'onde thermique». Micro and nanotechnologies/Microelectronics. Université de Montpellier II - Sciences et Techniques du Languedoc, 2006. French. <tel-00140084>

[7] Carole Plossu « caractérisation et fiabilité des oxydes minces SiO<sub>2</sub> dans les dispositifs MOS» l'institut national des sciences appliquées de Lyon INSA et l'université Claude bernard-lyon1.habilitation à diriger des recherches .2000.

[8] Gérémie Grisolia «physique des dispositif a semi-conducteurs » département de génie physique . INSA-135 Avenue de rangueil f-31077 toulouse .

[9] Mr. BELLA MOURAD. «Influence des effets quantiques sur les caractéristiques de transistors DGMOS nanométrique»...mémoire de magister

option microélectronique université mentouri Constantine faculté des science de l'ingénieur

[10] Rechem Djamil . «Contribution à l'étude de transistor MOS à oxyde de grille très mince. Thèse de doctorat. Spécialité» : microélectronique université mentouri - Constantine science de l'ingénieur/2010

[11] Catharina SCHYBERG. «Caractérisation électrique de structures Si/SiO<sub>2</sub> nues et greffées de molécules organiques et biologiques en vue de l'élaboration d'un immunocapteur».thèse de doctorat. L'institut national des sciences appliquées de lyon.1996

[12] Mohamed Saleh Benlatreche. « Caractérisation des dispositifs électroniques dans les technologies MOS avancées».thèses de doctorat .option semi-conducteur .université m'hamed bougurra boumerdes département de physique .2013

[13] Rabia Benabderrahmane. « Etude des mécanismes de transport dans les diodes tunnels de type MIS associant ferromagnétiques et silicium». Condensed Matter. Université Joseph-Fourier -Grenoble I, 2009. French. <tel-00544391>

[14] Dominique VUIL LAUME. « Caractérisation de défauts a l'interface silicium-oxyde de silicium dans les structures MOS par des méthodes spectroscopiques». Thèse de doctorat. L'Université des Sciences et Techniques de Lille.1984.

[15] Sandrine BERNARDINI. «Modélisation des structures Métal-Oxyde-Semi-conducteur (MOS) Applications aux dispositifs mémoires. Micro and nanotechnologies» Microelectronics. Université de Provence - Aix-Marseille I, 2004. French. <tel-00007764>

[16] A. Merzougui, « Etude des courants de fuite de type SILC dans les cellules EEPROM », Thèse de doctorat, Université Mentouri, Constantine, Algérie, 2010.

---

[17] Jean COIGNUS. « Etude de la conduction électrique dans les diélectriques forte permittivité utilisés en microélectronique ». Thèse de doctorat .spécialité micro et nano electronique. Université de Grenoble /2010.

[18] E.JORDANA, « Conception, réalisation et caractérisation de grilles en silicium poly cristallin déposé amorphe à basse température et dopé bore in situ», thèse de doctorat, Université Paul Sabatier de Toulouse, 2005.

[19] Eric M. Vogel, Curt A. Richter, Brian G. Rennex, «A capacitance–voltage model for polysilicon-gated MOS devices including substrate quantization effects based on modification of the total semiconductor charge», Solid-State Electronics, Vol. 47, P.1589–1596, 2003.

[20] Miniaturization — Wikipédia.htm

[21] Thomas Schröder, «Physics of Metal-Oxide-Semiconductor Structures (PartII) » IHP – Microelectronics Im Technologie park 25 15236 Frankfurt (Oder) Germany.2005.

[22] Md. Mahbub Satter<sup>a,1</sup>, Ahmad Ehteshamul Islam<sup>b</sup>, Dhanoop Varghese<sup>b</sup>, Muhammad Ashraful Alam<sup>b</sup>,Anisul Haque<sup>c</sup>, «A self-consistent algorithm to extract interface trap states of MOS devices on alternative high-mobility substrates » . Solid-State Electronics 56(2011) 141\_147.