

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE  
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA  
RECHERCHE SCIENTIFIQUE



UNIVERSITE MOHAMED SEDDIK BEN YAHIA - JIJEL  
FACULTE DES SCIENCES ET DE LA TECHNOLOGIE  
DEPARTEMENT D'ELECTRONIQUE

Mémoire présenté pour l'obtention du diplôme de  
Master II en Electronique

**Option :**  
**Microélectronique**

# Thème

*Etude et modélisation compacte d'un  
transistor MOSFET canal long*

Encadré par :  
**Mr. Chemseddine ZIGHA**

Réalisé par :  
**Nadjib BOUHEZILA**

ANNEE UNIVERSITAIRE 2021/2022

# Résumé/Abstract

## RÉSUMÉ

Dans ce travail, nous décrivons une approche de modèle développée pour les simulations de circuits, appliquée au transistor idéal MOS à canal long. Le modèle décrit toutes les caractéristiques du transistor en fonction des potentiels de surface. Dans l'approche classique, ceux-ci sont calculés de manière itérative à chaque tension appliquée. L'idée de ce développement est d'étudier le modèle Charge sheet basé sur une approximation analytique de l'équation implicite du potentiel de surface. Différentes approximations du potentiel de surface peuvent être faites dans les différentes régions de fonctionnement du transistor, ce modèle basé sur une seule équation valable du sous-seuil à la saturation, fait intervenir les courants de conduction et de diffusion, séparément.

**Mots clés :** MOSFET, modèle Charge sheet, MOS à canal long.

### نبذة مختصرة :

في هذا العمل ، نصف نهجاً نموذجياً تم تطويره لمحاكاة الدوائر ، مطبقاً على ترانزستور MOS طويل القناة المثالي. يصف النموذج جميع خصائص الترانزستور كدالة لإمكانيات السطح. في النهج الكلاسيكي ، يتم حساب هذه بشكل تكراري عند كل جهد مطبق. تتمثل فكرة هذا التطور في دراسة نموذج ورقة الشحن بناءً على تقريب تحليلي لمعادلة إمكانات السطح الضمنية. يمكن إجراء تقريبات مختلفة لإمكانيات السطح في مناطق التشغيل المختلفة للترانزستور ، وهذا النموذج يعتمد على معادلة واحدة صالحة من العتبة الفرعية إلى التشبع ، ويتضمن تيارات التوصيل والانتشار ، بشكل منفصل.

الكلمات الرئيسية : ، نموذج ورقة الشحن MOSFETs ، قناة MOS طويلة.

## ABSTRACT

In this paper, we describe a model approach developed for circuit simulations, applied to the ideal long-channel MOS transistor. The model describes all the characteristics of the transistor as a function of the surface potentials. In the classical approach, these are calculated iteratively at each applied voltage. The idea of this development is to study the Charge sheet model based on an analytical approximation of the implicit surface potential equation. Different approximations of the surface potential can be made in the different regions of operation of the transistor, this model based on a single equation valid from subthreshold to saturation, involves the conduction and diffusion currents, separately.

**Keywords:** MOSFET, Charge sheet model, long channel MOS.

# *Remerciements*

*Nous remercions Dieu le tout puissant qui nous a donné la force  
et le courage pour accomplir ce modeste travail.*

*Nous tenons à formuler notre profonde reconnaissance à notre  
promoteur Mr. Zigha Chemseddine pour ses orientations, ses  
conseils et ses aides.*

*Nos remerciements aux membres de jury qui ont acceptés de juger  
notre travail.*

*Enfin nous exprimons notre profonde Reconnaissance à tous les  
enseignants de La faculté des sciences de l'ingénieur qui ont  
contribué à notre formation.*

# *Dédicaces*

*De mon cœur, je dédie ce modeste travail :*

*A la Source qui donne toujours, ma mère*

*A mon père pour son sacrifice d'hier et d'aujourd'hui*

*A mes frères et mes sœurs*

*A tous ceux qui me sont chers*

## ***Table des matières***

<b>Chapitre 1. Présentation de la structure MOS</b> .....	<b>4</b>
1.1 Introduction .....	4
1.2 Description du MOS .....	4
1.3 Structure MOS idéale .....	5
1.3.1 Diagramme énergétique.....	5
1.3.2 Charge d'espace .....	6
1.3.3 Les différents régimes de polarisation.....	7
1.3.4 Calcul des charges .....	9
1.4 Structure MOS réelle .....	11
1.4.1 La tension de seuil.....	11
1.4.2 La tension de Bande Plate .....	11
1.4.3 Influence des charges d'isolant .....	11
1.5 Conclusion.....	12
<b>Chapitre 2. Principe de Fonctionnement du MOSFET Bulk</b> .....	<b>14</b>
2.1 Introduction .....	14
2.2 Etude statique du transistor MOS .....	15
2.2.1 Structure du transistor MOS.....	15
2.2.2 Principe de fonctionnement du E-MOS .....	17
2.2.3 L'expression du courant $I_D$ :.....	18
2.2.4 Différents modes de fonctionnement du transistor MOS .....	21
2.2.5 Caractéristiques statiques .....	26
2.3 Conclusion.....	26
<b>Chapitre 3. Simulation et modélisation compacte du MOSFET</b> .....	<b>27</b>
3.1 Introduction .....	27
3.2 Notion de modèle compact.....	27
3.2.1 Différent type de modèles .....	28
3.3 Description du modèle de potentiel de surface.....	29
3.3.1 Courant de drain .....	30
3.3.2 Approximation CHARGE SHEET.....	31
3.4 Illustration graphique :.....	33
3.5 Conclusion :.....	43
<b>Conclusion générale</b> .....	<b>44</b>
<b>Références bibliographiques</b> .....	<b>45</b>

# Liste des Figures

## CHAPITRE 1. PRESENTATION DE LA STRUCTURE MOS

FIGURE 1. 1 : STRUCTURE MOS .....	4
FIGURE 1. 2 : STRUCTURE MIS IDEALE A L'EQUILIBRE THERMODYNAMIQUE SC DE TYPE P. ....	6
FIGURE 1. 3 : VU EN COUP DE LA CAPACITE MOS .....	7
FIGURE 1. 4 : BANDES D'ENERGIES DU SYSTEME MOS .....	11
FIGURE 1. 5 : DENSITE DE CHARGE –CHAMP ELECTRIQUE –POTENTIEL .....	12

## CHAPITRE 2. PRINCIPE DE FONCTIONNEMENT DU MOSFET BULK

FIGURE 2. 1 : LE PREMIER TRANSISTOR MOSFET, CONÇU PAR MM ATALLA, D. KAHNG .....	14
FIGURE 2. 2: LA LOI DE MOORE POUR LA GRADUATION DU NOMBRE DE TRANSISTORS SUR UN CHIP .....	15
FIGURE 2. 3 : REPRESENTATION SCHEMATIQUE D'UN TRANSISTOR MOS BULK. ....	16
FIGURE 2. 4 : STRUCTURE DU MOS A APPAUVRISSEMENT CANAL N .....	17
FIGURE 2. 5 : STRUCTURE DU MOS A ENRICHISSEMENT CANAL N .....	17
FIGURE 2. 6: TMOS ELEMENTS GEOMETRIQUES ET TENSIONS .....	18
FIGURE 2. 7 : GRILLE OXYDE ET CANAL .....	19
FIGURE 2. 8 : CHARGE EFFET TENSION DRAIN .....	20
FIGURE 2. 9 : LE COURANT ET LES TENSIONS DU TMOS CANAL N .....	20
FIGURE 2. 10 : DIAGRAMMES DES BANDES LES DIFFERENTS MODES DE FONCTIONNEMENT D'UN TRANSISTOR NMOS ..	22
FIGURE 2. 11 : TRANSISTOR N-MOS AVEC UNE ZONE DE DEPLETION .....	23
FIGURE 2. 12 : TRANSISTOR N-MOS AVEC UN CANAL D'INVERSION .....	23
FIGURE 2. 13 : TRANSISTOR NMOS EN MODE RESISTIF .....	24
FIGURE 2. 14 : TRANSISTOR NMOS EN MODE SATURE .....	24
FIGURE 2. 15 : MODULATION DE LA RESISTIVITE DU CANAL PAR POLARISATION DU DRAIN A TROIS REGIMES. A) LINEAIRE, B) TRANSITION C) SATURATION .....	25
FIGURE 2. 16 : CARACTERISTIQUES $I_D-V_D$ .....	26
FIGURE 2. 17 : CARACTERISTIQUES $I_D-V_G$ .....	26

## CHAPITRE 3. SIMULATION ET MODELISATION COMPACTE DU MOSFET

FIGURE 3. 1: HISTORIQUE RECENT DES MODELES COMPACTS DES TRANSISTORS MOSFET. ....	27
FIGURE 3. 2 : LE POTENTIEL DE SURFACE SIMULE EN FONCTION DE LA POLARISATION DE LA GRILLE $V_{GB}$ DANS TOUTES LES REGIONS POUR $N_A= 2E23M^{-3}$ ET $V = 0V$ .....	34
FIGURE 3. 3 : LE POTENTIEL DE SURFACE SIMULE EN FONCTION DE LA POLARISATION DE LA GRILLE $V_{GB}$ DANS TOUTES LES REGIONS POUR $N_A= 1E17CM^{-3}$ ET $V = 0V$ .....	34
FIGURE 3. 4: LE POTENTIEL DE SURFACE SIMULE DU COTE DE LA SOURCE ( $\Psi_{s0}$ ) ET DU DRAIN ( $\Psi_{sL}$ ), $V_{DB} = 1V, V_{SB} = 0V$ ET $N_A= 1E17M^{-3}$ .....	35
FIGURE 3. 5: LE POTENTIEL DE SURFACE SIMULE DU COTE DE LA SOURCE ( $\Psi_{s0}$ ) ET DU DRAIN ( $\Psi_{sL}$ ), $V_{DB} = 1V, V_{SB} = 0V$ ET $N_A= 2E23M^{-3}$ .....	35
FIGURE 3. 6 : LE POTENTIEL DE SURFACE SIMULE DU COTE DE LA SOURCE ( $\Psi_{s0}$ ) ET DU DRAIN ( $\Psi_{sL}$ ), $V_{DB} = 100 MV, V_{SB} = 0V$ ET $N_A= 1E17M^{-3}$ .....	36

FIGURE 3. 7 : LE POTENTIEL DE SURFACE SIMULE DU COTE DE LA SOURCE ( $\Psi_{s0}$ ) ET DU DRAIN ( $\Psi_{sl}$ ), $V_{DB} = 100 \text{ mV}$ , $V_{SB} = 0\text{V}$ ET $N_A = 2\text{E}23\text{M}^{-3}$ .....	36
FIGURE 3. 8 : LE COURANT DE CANAL $I_{DS}$ , SES COMPOSANTES $I_{DRIFT}$ , ET $I_{DIFF}$ EN FONCTION DE LA POLARISATION EFFECTIVE DE LA GRILLE, $V_{DB} = 1\text{V}$ , $V_{SB} = 0\text{V}$ ET $N_A = 1\text{E}17\text{M}^{-3}$ .....	37
FIGURE 3. 9: LE COURANT DE CANAL $I_{DS}$ , SES COMPOSANTES $I_{DRIFT}$ , ET $I_{DIFF}$ EN FONCTION DE LA POLARISATION EFFECTIVE DE LA GRILLE, $V_{DB} = 100 \text{ mV}$ , $V_{SB} = 0\text{V}$ ET $N_A = 1\text{E}17\text{M}^{-3}$ .....	38
FIGURE 3. 10: LE COURANT DE CANAL $I_{DS}$ , SES COMPOSANTES $I_{DRIFT}$ , ET $I_{DIFF}$ EN FONCTION DE LA POLARISATION EFFECTIVE DE LA GRILLE, $V_{DB} = 1\text{V}$ , $V_{SB} = 0\text{V}$ ET $N_A = 2\text{E}23\text{M}^{-3}$ .....	39
FIGURE 3. 11: LE COURANT DE CANAL $I_{DS}$ , SES COMPOSANTES $I_{DRIFT}$ , ET $I_{DIFF}$ EN FONCTION DE LA POLARISATION EFFECTIVE DE LA GRILLE, $V_{DB} = 100 \text{ mV}$ , $V_{SB} = 0\text{V}$ ET $N_A = 2\text{E}23\text{M}^{-3}$ .....	40
FIGURE 3. 12: LE COURANT DE CANAL $I_{DS}$ CALCULE POUR $V_{DS} = 100\text{mV}$ (LIGNE PLEINE) ET $V_{DS} = 1\text{V}$ (LIGNES POINTILLEES), EN FONCTION DE LA POLARISATION EFFECTIVE DE LA GRILLE, AVEC $N_A = 1\text{E}17\text{M}^{-3}$ .....	41
FIGURE 3. 13: LE COURANT DE CANAL $I_{DS}$ CALCULE POUR $V_{DS} = 1\text{V}$ (LIGNE PLEINE) ET $V_{DS} = 100 \text{ mV}$ (LIGNES POINTILLEES), EN FONCTION DE LA POLARISATION EFFECTIVE DE LA GRILLE, AVEC $N_A = 2\text{E}23\text{M}^{-3}$ .....	42

## TABLE DES NOTATIONS

SYMBOLE	UNITE	DEFINITION
$C_I, C'_{OX}$	$F \cdot M^{-2}$	LA CAPACITE DE L'OXYDE PAR UNITE DE SURFACE
$C_{OX}$	F	LA CAPACITE DE L'OXYDE
$C_{INV}$	F	LA CAPACITE EN REGIME D'INVERSION
$E$	M	L'EPaisseur DE LA COUCHE D'INVERSION
$E_I, X_I, T_{OX}, E_{OX}$	M	L'EPaisseur DE L'ISOLANT (L'OXYDE)
$E$	V/M	LE CHAMP ELECTRIQUE
$E_0$	E.V	L'ENERGIE MINIMALE D'UN ELECTRON DANS LE VIDE
$E_C$	E.V	LE NIVEAU D'ENERGIE DANS LA BANDE DE CONDUCTION
$E_{CI}$	E.V	L'ENERGIE DE NIVEAU LE PLUS BAS DE LA BANDE DE CONDUCTION DE L'OXYDE
$E_{VI}$	E.V	L'ENERGIE DE NIVEAU LE PLUS BAS DE LA BANDE DE VALENCE DE L'OXYDE
$E_F$	E.V	LE NIVEAU DE FERMI
$E_{FI}$	E.V	LE NIVEAU DE FERMI INTRINSEQUE
$E_{FS}$	E.V	L'ENERGIE DU NIVEAU DE FERMI DANS LE SEMI-CONDUCTEUR
$E_S$	V/M	LE CHAMP ELECTRIQUE SURFACIQUE
$E_V$	E.V	LE NIVEAU D'ENERGIE DANS LA BANDE DE VALENCE
$J_D$	$A/M^2$	LA DENSITE DU COURANT DE DRAIN
$I$	A	LE COURANT
$I_B$	A	LE COURANT DU SUBSTRAT
$I_D$	A	LE COURANT DRAIN SOURCE
$I_{DIFF}$	A	LE COURANT DE DIFFUSION
$I_{DRIFT}$	A	LE COURANT DE CONDUCTION
$I_{DS}$	A	LE COURANT ENTRE LE DRAIN ET LA SOURCE
$I_G$	A	LE COURANT DE LA GRILLE
$I_S$	A	LE COURANT DE LA SOURCE
$K_B$	E.V/K	CONSTANTE DE BOLTZMANN ( $K_B=1.38E23J.K^{-1}$ )
$L$	M	LONGUEUR DE CANAL DESSINEE
$L'$	M	LA DISTANCE ENTRE LA SOURCE ET LE POINT DE PINCEMENT
$L_D$	M	LA LONGUEUR DE DEBYE DU SEMICONDUCTEUR
$L_G$	M	LA LONGUEUR DE LA GRILLE
$L_{MAX}$	M	LA LONGUEUR MAXIMALE DU CANAL
$N_0$	$M^{-3}$	DENSITES DES ELECTRONS DANS LA REGION NEUTRE DU SEMICONDUCTEUR
$N_A, N_A$	$M^{-3}$	CONCENTRATION EN ATOMES ACCEPTEURS
$N_D$	$M^{-3}$	CONCENTRATION EN ATOMES DONNEURS
$N_{DRAIN}$	$M^{-3}$	LA CONCENTRATION DES ELECTRONS COTE DRAIN
$N_I$	$M^{-3}$	CONCENTRATION INTRINSEQUE
$N_S$	$M^{-3}$	LA DENSITE DES ELECTRONS A L'INTERFACE
$N_{SOURCE}$	$M^{-3}$	LA CONCENTRATION DES ELECTRONS COTE SOURCE
$Q$	C	VALEUR ABSOLUE DE LA CHARGE DE L'ELECTRON
$Q$	$C \cdot M^{-2}$	LA CHARGE PAR UNITE DE SURFACE
$Q_C$	$C \cdot M^{-2}$	LA CHARGE TOTALE PAR UNITE DE SURFACE DANS LE SEMICONDUCTEUR
$Q_I'$	$C \cdot M^{-2}$	LA CHARGE DE LA COUCHE D'INVERSION PAR UNITE DE SURFACE
$Q_{INV}, Q_I$	C	LA CHARGE DE LA COUCHE D'INVERSION
$Q_M$	$C \cdot M^{-2}$	CHARGE DU METAL PAR UNITE DE SURFACE



$Q_S$	$C.M^{-2}$	CHARGE DU SEMI-CONDUCTEUR PAR UNITE DE SURFACE
$Q_W, Q_{ZD}$	$C.M^{-2}$	LA CHARGE DE LA ZONE DESERTEE
$R$	$\Omega$	LA RESISTANCE DANS LE CANAL
$S_{DIFF}$	$M^2$	LA SURFACE DE DIFFUSION
$T$	$S$	LE TEMPS
$T$	$^{\circ}K$	LA TEMPERATURE
$V_I$	$V$	TENSION SUPPORTEE PAR L'ISOLANT
$V_D$	$V$	LA TENSION DE DRAIN
$V_{DB}$	$V$	DIFFERENCE DE POTENTIEL DRAIN-SUBSTRAT
$V_{DS}$	$V$	DIFFERENCE DE POTENTIEL SOURCE-DRAIN
$V_{DSAT}$	$V$	DIFFERENCE DE POTENTIEL SOURCE-DRAIN DANS LA REGION DE SATURATION
$V_{FB}$	$V$	LA TENSION DE BANDE PLATE
$V_{FB1}$	$V$	LA TENSION DE BANDE PLATE A L'ABSENCE DES CHARGES DE L'ISOLANT
$V_{FB2}$	$V$	LA TENSION DE BANDE PLATE A LA PRESENCE DES CHARGES DE L'ISOLANT
$V_G$	$V$	TENSION DE GRILLE
$V_{GB}$	$V$	DIFFERENCE DE POTENTIEL GRILLE-SUBSTRAT
$V_{GB}^*$	$V$	LE POTENTIEL DE LA GRILLE EFFECTIF
$V_{GS}$	$V$	DIFFERENCE DE POTENTIEL GRILLE-SOURCE
$V_S$	$V$	LA TENSION DE LA SOURCE
$V_{SB}$	$V$	DIFFERENCE DE POTENTIEL SOURCE-SUBSTRAT
$V_{TH}, V_T$	$V$	LA TENSION DE SEUIL
$W$	$M$	LARGEUR DU CANAL
$Q\phi_F$	$E.V$	LA DISTANCE DU NIVEAU DE FERMI INTRINSEQUE AU NIVEAU DE FERMI
$Q\phi_M$	$E.V$	LE TRAVAIL DE SORTIE DU METAL
$Q\phi_S$	$E.V$	LE TRAVAIL DE SORTIE DU SEMI-CONDUCTEUR
$QX_I$	$E.V$	L'AFFINITE ELECTRONIQUE DE L'ISOLANT
$QX_S$	$E.V$	L'AFFINITE ELECTRONIQUE DU SEMI-CONDUCTEUR
$\Delta L$	$M$	PARAMETRE DE MODULATION DE LA LONGUEUR DU CANAL
$\epsilon_0$	$F.M^{-1}$	PERMITTIVITE DU VIDE
$\epsilon_I, \epsilon_{OX}$	$F.M^{-1}$	CONSTANTE DIELECTRIQUE DE L'OXYDE
$\epsilon_S$	$F.M^{-1}$	CONSTANTE DIELECTRIQUE DU S/C
$\epsilon_{SI}$	$F.M^{-1}$	CONSTANTE DIELECTRIQUE DU SILICIUM
$\rho_I$	$C.M^{-3}$	DENSITE DE CHARGE DE L'ISOLANT
$\mu_N$	$A.M^{-2}.V^{-1}$	LA MOBILITE DES ELECTRONS
$\phi_B$	$V$	LE POTENTIEL DE SUBSTRAT
$\phi_F, \phi_F$	$V$	LE POTENTIEL DE FERMI
$\phi_M$	$V$	LE POTENTIEL DU METAL
$\phi_T$	$V$	LE POTENTIEL THERMIQUE
$\psi_B$	$V$	LE POTENTIEL DE JONCTION
$\psi_{BC.CANAL}$	$V$	LA BARRIERE DE POTENTIEL DE LA BANDE DE CONDUCTION DU CANAL
$\psi_{BC.SOURCE}$	$V$	LA BARRIERE DE POTENTIEL DE LA BANDE DE CONDUCTION DE LA SOURCE
$\psi_{BC.SUBSTRAT}$	$V$	LA BARRIERE DE POTENTIEL DE LA BANDE DE CONDUCTION DU SUBSTRAT
$\psi_S$	$V$	LE POTENTIEL DE SURFACE
$\psi_{S0}$	$V$	LE POTENTIEL DE SURFACE DE LA SOURCE
$\psi_{SA}$	$V$	LE POTENTIEL DE SURFACE EN FAIBLE INVERSION
$\psi_{SL}$	$V$	LE POTENTIEL DE SURFACE DU DRAIN

## *LEXIQUE*

<b>BC</b>	<b>Bande de Conduction</b>
<b>BV</b>	<b>Bande de Valence</b>
<b>BI</b>	<b>Bande Interdite</b>
<b>D MOSFET</b>	<b>Depletion MOSFET</b>
<b>E MOSFET</b>	<b>Enhancement MOSFET</b>
<b>FET</b>	<b>Field Effect Transistor</b>
<b>MIS</b>	<b>Metal Isolant Semiconducteur</b>
<b>MOS</b>	<b>Metal Oxyde Semiconductor</b>
<b>MOSFET</b>	<b>Metal Oxyde Semiconductor Field Effect Transistor</b>
<b>Nmos</b>	<b>MOS canal n</b>
<b>Pmos</b>	<b>MOS canal p</b>
<b>SC</b>	<b>Semi-Conducteur</b>
<b>TMOS</b>	<b>Transistor MOS</b>
<b>ZCE</b>	<b>Zone de Charge d'Espace</b>

# Introduction générale

Depuis plus d'un siècle, l'industrie électronique reste surprenante, tant dans le domaine technique qu'économique. Sa croissance repose sur l'apparition incessante de nouveaux marchés, basés sur des produits de plus en plus sophistiqués (télévision, magnéto-scope, caméscope, DVD...), et sur la pénétration de bien d'autres secteurs d'activité tels que l'automobile ou le bâtiment. A l'origine et au cœur de cette prodigieuse percée se situe la microélectronique et la nanoélectronique. Celle-ci n'a jamais cessé de répondre à l'exigence de la rapidité et de l'intégration des composants avec leur miniaturisation, tout en recherchant le maintien de leur fiabilité et la réduction des coûts de production. Ainsi, petit à petit, notre quotidien s'est enrichi de nombreux dispositifs issus de l'industrie microélectronique, tels que les téléphones mobiles, les ordinateurs, les appareils photos numériques ou encore les agendas électroniques de poche (PALM). Tous ces produits de service ont en commun la présence de composants, eux même constitués d'éléments électroniques de base : la résistance, le condensateur et le transistor, qui est l'élément de base. Par conséquent, une parfaite connaissance et maîtrise des phénomènes physiques intervenant dans le fonctionnement de ces composants élémentaires, qui se miniaturisent de jour en jour, sont nécessaires pour concevoir avec le moins d'empirisme possible les composants de demain. [7]

Alors que **Lilienfeld** développe le concept du transistor à effet de champ en **1926**, c'est le transistor bipolaire en germanium qui fut le premier créé (**1947**), par les physiciens **Bardeen** et **Brattain** il faut ensuite attendre **1960**, pour que **Kahng** et **Atalla** reprennent les travaux de **Lilienfeld** et aient l'idée du transistor **MOS (Métal Oxyde Semiconductor Field Effect Transistor)**. De nos jours, celui-ci joue un rôle central dans la technologie silicium: en effet les circuits à logique **CMOS**, à base de **NMOSFETS** (conduction assurée par les électrons) et **PMOSFETS** (conduction assurée par les trous) constituent la part la plus importante du chiffre d'affaire mondial des circuits intégrés. Bien que la longueur caractéristique des technologies **MOS** ait été fortement réduite entre le début des années **1970(L-10 $\mu$ m)**, la structure du **MOSFET** sur silicium et son principe de fonctionnement n'ont pas changé. Cependant, de nouveaux phénomènes physiques sont apparus avec la réduction des dimensions et l'utilisation de nouveaux procédés de fabrication. Ces derniers dégradent les caractéristiques électriques des transistors et nuisent à leur fiabilité. Actuellement, la modélisation et la simulation électrique s'avèrent être deux outils parfaitement adaptés et peu coûteux pour étudier ces phénomènes et tenter, en les comprenant, de les minimiser au maximum. [10]

Le transistor **MOS** est, de loin, le plus répandu dans la production actuelle de composants semi-conducteurs, car il est le composant de base de la technologie **CMOS** (**Complementary MOS**), qui, à elle seule, englobe **70 %** de la production mondiale de circuits intégrés. [12]

En effet, la croissance rapide de l'industrie de l'électronique s'est basée sur l'évolution de la technologie des circuits intégrés en termes de performances (fréquence d'horloge notamment) et de coût par fonction. [13]

Par conséquent, la réduction des longueurs de canaux et des épaisseurs d'oxyde de grille des **MOSFETs** implique la présence de champs électriques importants dans les dispositifs **MOSFET** microniques et submicroniques. Cela rend primordiaux les aspects de fiabilité dégradation. Là aussi, les défauts à l'interface **Si- SiO<sub>2</sub>** et dans l'oxyde sont responsables de ces problèmes. [14]

L'objectif de ce travail, est de modéliser le courant de drain du transistor **MOS** basé sur le champ de surface, à l'aide de l'approximation **charge sheet (modèle en feuillet)** pour un transistor **MOSFET** canal long.

Dans le premier chapitre de ce manuscrit, nous représentons brièvement les principales caractéristiques électriques de la structure **MOS**.

Le but du deuxième chapitre est de faire un rappel sur le transistor **MOS**, ainsi que les équations qui régissent son fonctionnement.

Le troisième chapitre représente, une description du model charge sheet, les équations du champ de surface et du courant de drain concernant, ainsi que des résultats des simulations **MATLAB**.

Une conclusion générale permet de faire la synthèse des résultats obtenus et de décrire les perspectives de ce travail.

---

# CHAPITRE

---

## PRESENTATION DE LA STRUCTURE MOS

1

## Chapitre 1.

## Présentation de la structure MOS

### 1.1 Introduction

L'empilement de trois couches métallique, isolante ( $\text{SiO}_2$ ) et semi-conductrice (substrat) constitue une structure MOS. La structure métal-isolant-semiconducteur est l'une des plus importantes puisqu'elle a conduit en particulier aux transistors dits MOSFET (Metal Oxide Semi-conductor Field Effect Transistor).

Cette structure ressemble fortement à celle d'une capacité plane, dont l'une des armatures métalliques serait remplacée par un semiconducteur. [1]

Une polarisation appliquée entre ses armatures peut modifier son comportement électrostatique, c'est l'effet qui conditionnera le fonctionnement du transistor MOS.

### 1.2 Description du MOS

Dans la structure MIS (Métal Isolant Semiconducteur) l'intervalle entre le métal et le semiconducteur est rempli par un isolant. En technologie silicium cet isolant est l'oxyde de silicium ( $\text{SiO}_2$ ), d'où le nom le plus communément utilisé de structure MOS (Métal Oxyde Semiconducteur) [2], (figure 1.1). La nature de ces trois matériaux influe sur les propriétés électriques de la structure MOS [3], elle est formée par :

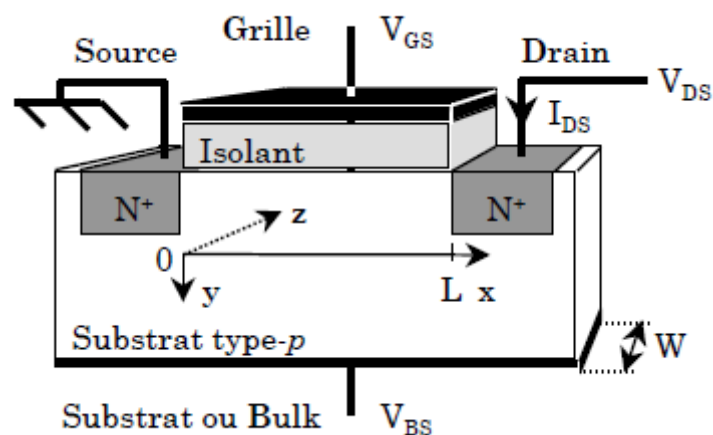


Figure 1. 1 : structure MOS

- **Le substrat** : c'est du silicium (monocristallin) de type N ou de type P et l'impureté désignée le type du semi-conducteur.

- **La couche de l'isolant** : dans ce cas est la silice ( $\text{SiO}_2$ ) qui doit être assez épaisse pour interdire toute circulation à travers le diélectrique (effet tunnel négligeable). Toute fois l'isolant doit être assez mince pour qu'une polarisation de quelques volts appliquée entre la grille et le substrat puisse courber les bandes du semi-conducteur dans la région interfaciale.
- **La grille (gate)** : elle peut être constitué d'une couche métallique en Or ou en aluminium (c'est le plus usuel), ou d'une couche poly silicium, qui après dopage, acquiert une conduction métallique. [3]
- **Le contact ohmique** : il est déposé sur **le substrat** afin de le polariser par rapport à la grille. Même si on applique une polarisation entre la grille et le contact ohmique, le semiconducteur reste toujours en équilibre. [4]

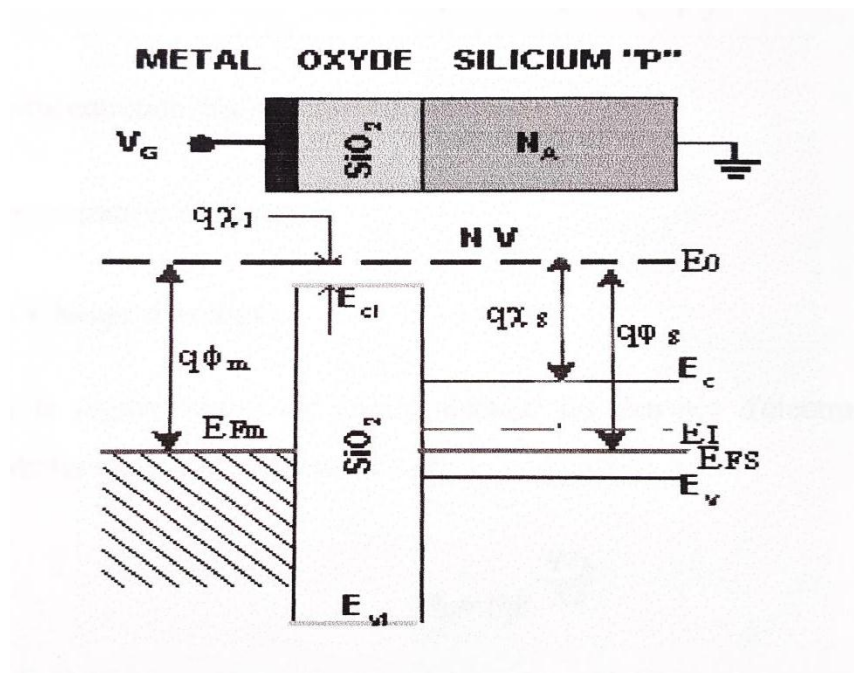
### 1.3 Structure MOS idéale

Nous définirons la structure **MOS** idéale par les conditions suivantes : [5]

- Le dopage du semi-conducteur (P ou N) est tel que les travaux de sortie du métal et du semi-conducteur sont identiques :  $q\Phi_m = q\Phi_s$ . On est en régime de "bandes plates (**flat band**)".
- Le dopage du semi-conducteur ( $N_A$  pour sc P ou  $N_D$  pour sc N) est uniforme.
- Il n'y a pas d'états d'interface entre l'oxyde et le semi-conducteur.
- Il n'y a pas de charges dans l'oxyde.
- L'isolant est parfait.
- La structure MOS est polarisée par une tension appliquée entre le métal et le semiconducteur. Par convention  $V_G$  est positive lorsque le contact métallique est à un potentiel supérieur par rapport au contact sur le semiconducteur.

#### 1.3.1 Diagramme énergétique

Le diagramme de bandes de la structure **MIS** idéale en conditions de **bandes plates (flat band)** ( $q\Phi_m = q\Phi_s$ , avec polarisation nulle  $V_G = 0$ ) est donné sur la (figure I.2) pour un substrat dopé P, car c'est la situation la plus fréquente. Les notations des différents paramètres physiques utilisées pour caractériser la structure MOS sont les suivantes :



**Figure 1. 2 :** Structure MIS idéale à l'équilibre thermodynamique SC de type P. [5]

$E_c$ ,  $E_v$  et  $E_i$  sont respectivement le niveau d'énergie de conduction, valence et intrinsèque.

- Travail de sortie du métal (l'aluminium):  $q\Phi_m$
- Affinité électronique de l'isolant ( $SiO_2$ ):  $q\chi_i$
- Hauteur de la BI du semiconducteur (Si):  $E_c - E_v$ .
- Affinité électronique du semiconducteur (Si):  $q\chi_s$
- Hauteur de la BI de l'isolant ( $SiO_2$ ):  $E_{ci} - E_{vi}$
- Travail de sortie du semiconducteur (Si):  $q\Phi_s$ .
- NV (niveau vide) : qui correspond à l'énergie minimale d'un électron dans le vide ( $E_0$ ).

Le travail de sortie du semiconducteur est donne par :

$$q\Phi = q\chi_s + \frac{E_g}{2} + q\Psi_b \tag{I.1}$$

$$\Psi_b = \frac{E_i - E_{FS}}{q} = \frac{KT}{q} * \ln(Na * n_i) \tag{I.2}$$

$N_a$  : concentration des impuretés du substrat

$n_i$  : concentration intrinsèque

### 1.3.2 Charge d'espace

Dans la région neutre du semi-conducteur les densités d'électrons et des trous sont donnees par les expressions suivantes :



$$n_0 = n_i e^{\left(\frac{-q\phi_b}{KT}\right)} \quad (I.3)$$

$$p_0 = n_i e^{\left(\frac{q\phi_b}{KT}\right)} \quad (I.4)$$

L'origine du potentiel étant dans la région neutre du semiconducteur en un point d'abscisse  $x$  ou le potentiel est  $V(x)$ , les densités des porteurs sont données par :

$$n(x) = n_0 e^{\frac{qV(x)}{KT}} = n_i e^{\frac{q(V(x)-\phi_b)}{KT}} \quad (I.5)$$

$$p(x) = p_0 e^{-\frac{qV(x)}{KT}} = n_i e^{\frac{-q(V(x)-\phi_b)}{KT}} \quad (I.6)$$

En particulier les porteurs en surface sont donnés par :

$$n_s = n_0 e^{\frac{q\phi_s}{KT}} = n_i e^{\frac{q(\phi_s-\phi_b)}{KT}} \quad (I.7)$$

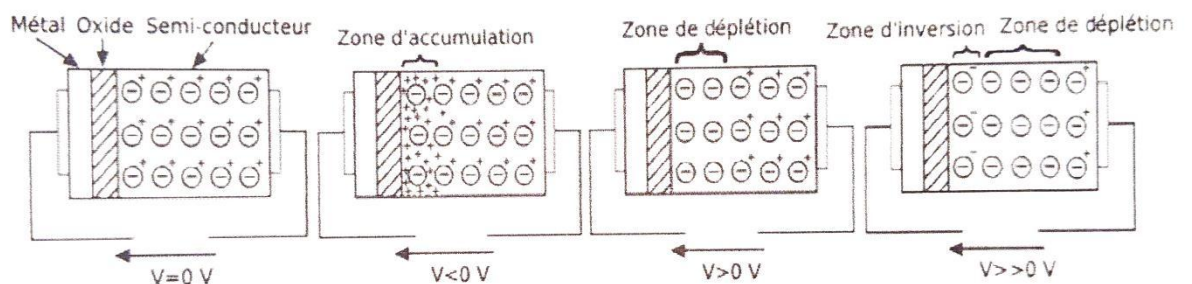
$$p_s = p_0 e^{-\frac{q\phi_s}{KT}} = n_i e^{\frac{-q(\phi_s-\phi_b)}{KT}} \quad (I.8)$$

$\Psi_s$  : le potentiel de la surface définit comme étant la différence de potentiel entre le volume et la surface du semi-conducteur [6]

### 1.3.3 Les différents régimes de polarisation

Quand on applique une tension  $V_G$  sur la grille de la structure définie précédemment, on va obtenir trois modes très différents de fonctionnement :

- L'accumulation
- La désertion (**déplétion**)
- L'inversion



**Figure 1.3** : vu en coup de la capacité MOS

Quand on applique une tension  $V_G$  sur la grille, elle se décompose en une différence de potentiel  $V_i$  supportée par l'isolant et un potentiel de surface  $\Psi_s$  à l'interface isolant

semiconducteur. On a toujours :

$$V_G = V_i + \Psi_s \quad (I.9)$$

Il apparaît dans le métal une charge par unité de surface  $Q_m$  et dans le semiconducteur une charge par unité de surface  $Q_s$  et on a :

$$Q_m = -Q_s \quad (I.10)$$

#### a. La structure MOS en régime d'accumulation :

Considérons la structure **métal-SiO<sub>2</sub>-Si 'P'** précédente.

L'application d'une tension négative ( $V_G < 0$ ) sur l'électrode métallique génère l'apparition d'une charge négative surfacique dans le métal ( $Q_m < 0$ ) à l'interface avec l'isolant.

- Par effet d'influence, les trous sont attirés vers l'interface isolant semiconducteur (Si SiO<sub>2</sub>). Ces trous sont stockés au voisinage de l'interface, pour former la charge positive :

$$Q_s = -Q_m > 0$$

Il se forme une **accumulation** de porteurs majoritaires à l'interface isolant semiconducteur. C'est le **régime d'accumulation**.

La conductivité au voisinage de l'interface isolant-semiconducteur est augmentée (il y a plus de porteurs libres).

- Le champ électrique dans l'isolant (dépourvu de charges piégées) est constant :

$$E = \frac{Q_s}{\epsilon_i}$$

- La charge d'accumulation peut être considérée comme uniquement surfacique.
- On peut considérer que le potentiel de surface, est très légèrement négatif, la charge d'accumulation est donnée par :

$$Q_s = -Q_m$$

- La charge et la tension sont reliées par la relation suivante :

$$V_G = V_i = \frac{Q_m}{C_i} \quad (I.11)$$

Avec :  $C_i = \epsilon_i / X_i$ : capacité par unité de surface de l'isolant (pF/cm<sup>2</sup>)

$\epsilon_i$  : permittivité de l'isolant =  $3.45 \cdot 10^{11}$  F/m pour SiO<sub>2</sub>.

$X_i$  : épaisseur de l'isolant.

#### b. La structure MOS en régime de désertion (déplétion) :

La structure métal-SiO<sub>2</sub>-Si'P' est la même toujours.

- L'application d'une tension légèrement positive ( $V_G > 0$ ) sur l'électrode métallique génère l'apparition d'une charge positive surfacique dans le métal. ( $Q_m > 0$ ) à l'interface avec l'isolant.

- Par effet d'influence les trous sont repoussés de l'interface isolant-semiconducteur (Si SiO<sub>2</sub>), il se crée une charge négative due à la **ZCE (Zone de Charge d'Espace)** d'épaisseur **W** telle que (hypothèse de **SHOCKLEY**):

$$Q_m = -Q_s = qN_A W \quad (\text{I.12})$$

$N_A$  : Concentration des impuretés.

Il se forme une **désertion (déplétion)** des porteurs majoritaires à l'interface isolant-semiconducteur (Si-SiO<sub>2</sub>). C'est le **régime de désertion (déplétion)**.

- Un calcul identique à celui effectué dans la **jonction PN** donne la valeur du potentiel de surface :

$$\Psi_s = \frac{(qN_A w^2)}{2\epsilon_s} \quad (\text{I.13})$$

Et le potentiel dans le semi-conducteur évolue de la façon suivante :

$$V(x) = \Psi_s \left(1 - \frac{x}{w}\right)^2 \quad (\text{I.14})$$

- Toute variation de la charge sur l'électrode métallique sera compensée par une variation de l'épaisseur **W** de la zone désertée dans le semiconducteur.

### c. La structure MOS en régime d'inversion :

- La tension  $V_G$  devient de plus en plus positive : ( $V_G \gg 0$ )
- Les trous sont de plus en plus repoussés de l'interface isolant-semiconducteur pendant que les électrons sont de plus en plus attirés.
- La courbure des bandes d'énergie s'accroît, et pour une certaine tension, le niveau de FERMİ intrinsèque ( $E_{Fi}$ ) passe sous le niveau de FERMİ  $E_F$ .
- Le Niveau de **FERMİ** est plus proche de la **BC** que de la **BV**, le semi-conducteur est devenu de type "N". Les électrons minoritaires dans le semiconducteur (type "P") sont majoritaires à l'interface isolant-semiconducteur. Il y a eu le **phénomène d'inversion**.
- Il y a apparition d'une **couche d'inversion séparée par une zone désertée de la région neutre du semiconducteur**
- La charge de cette couche d'inversion  $Q_{inv}$  s'ajoute à la charge de la zone désertée  $Q_w$  telle que :
 
$$Q_m = - (Q_w + Q_{inv}) \quad (\text{I.15})$$
- La condition de forte inversion a été définie arbitrairement quand la densité des porteurs négatifs à l'interface isolant-semiconducteur est égale à celle des porteurs positifs dans le semiconducteur ( $N_A$ )

### 1.3.4 Calcul des charges

Afin de décrire l'évolution des charges d'accumulation, de déplétion et d'inversion pour différentes tensions de grille, il est bon de noter [2]

$$F(\varphi_S) = \sqrt{e^{-\frac{q\varphi_S}{KT}} + \frac{q\varphi_S}{KT} - 1 - \frac{n_0}{p_0} \left( e^{\frac{q\varphi_S}{KT}} - \frac{q\varphi_S}{KT} - 1 \right)} \quad (\text{I.16})$$

La charge développée à la surface du métal est donnée par la même expression des charges développées à la surface du semiconducteur changée de signe  $Q_m = -Q_i$

En explicitant le rapport  $n_0/p_0$  dans l'équation (I.16)

$$F(\varphi_S) = \sqrt{e^{-\frac{q\varphi_S}{KT}} + \frac{q\varphi_S}{KT} + e^{\frac{q(\varphi_S - 2\varphi_b)}{KT}} - 1 - \frac{n_0}{p_0} \left( \frac{q\varphi_S}{KT} + 1 \right)} \quad (\text{I.17})$$

L'évolution de la charge d'espace dans les différents régimes de fonctionnement peut être obtenue à partir d'une étude simple de la fonction  $F(W)$  entrant dans l'expression  $Q_S$ .

$$Q_S = -\text{sign}(\varphi_S) \frac{\varepsilon_S \varepsilon_0 K T}{q L_D} F(\varphi_S) \quad (\text{I.18})$$

Avec :

$$L_D = \sqrt{\frac{\varepsilon_S \varepsilon_0 K T}{2 q^2 p_0}} \quad (\text{I.19})$$

$$\text{sign}(\varphi_S) = \frac{|\varphi_S|}{\varphi_S} \quad (\text{I.20})$$

$L_D$  : la longueur de debye du semiconducteur. <sup>(\*)</sup>

#### a. Régime d'accumulation :

$\Psi_s$  étant négative et la charge sur la surface est positive ( $Q_s > 0$ ), dans (I.17) l'exponentielle négative est le terme prépondérant de sorte que :

$$F(\varphi_S) \approx e^{-\frac{q\varphi_S}{2KT}} \quad \text{et} \quad Q_S = \frac{\varepsilon_S \varepsilon_0 K T}{q L_D} e^{-\frac{q\varphi_S}{2KT}} \quad (\text{I.21})$$

La charge d'espace est positive et augmente exponentiellement avec la tension de polarisation

#### b. Régime de déplétion (désertion) :

**Pour**  $0 < \Psi_s < 2\Psi_b$ ,  $Q_s$  est négative, cette gamme de polarisation correspond au régime de déplétion puis de faible inversion, L'expression (I.17) montre que la fonction  $F(\Psi_s)$  se réduit à :

$$F(\varphi_S) \approx \sqrt{\frac{q\varphi_S}{KT}} \quad \text{et} \quad Q_S \approx -\frac{\varepsilon_S \varepsilon_0 K T}{q L_D} \sqrt{\frac{q\varphi_S}{KT}} \quad (\text{I.22})$$

**Pour**  $\Psi_s > 2\Psi_b$  la structure est en régime de forte inversion, l'exponentielle positive devient le terme prépondérant dans l'expression (I.17) :

$$F(\varphi_S) = e^{\frac{q(\varphi_S - 2\varphi_b)}{2KT}} \quad \text{et} \quad Q_S = -\frac{\varepsilon_S \varepsilon_0 K T}{2 q^2 p_0} e^{\frac{q(\varphi_S - 2\varphi_b)}{2KT}} \quad (\text{I.23})$$

(\*) Le debye est une unité de moment dipolaire. Cette unité appartient au système d'unités CGS et ne fait pas partie du système d'unités SI. Dans les unités SI,  $1 \text{ D} = 3,335 \ 64 \times 10^{-30} \text{ C m}$ . Son nom vient du physicien et chimiste Peter J. W. Debye qui effectua des recherches sur les molécules polaires

## 1.4 Structure MOS réelle

### 1.4.1 La tension de seuil

La tension appliquée sur les structures : [5]

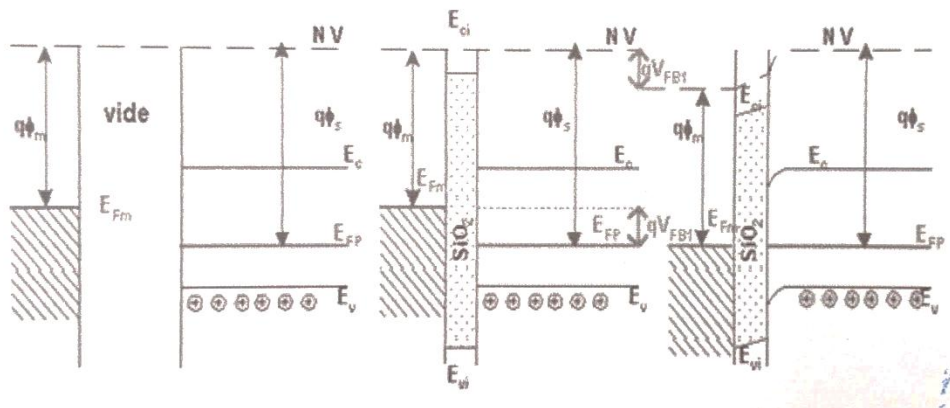
$$V_G = \Psi_S + \frac{Q_m}{C_i} \text{ (le silicium P est relié à la masse)}$$

Dans le cas où l'on a la forte inversion :

$V_{G-2\Phi} + Q_m/C_i$  Cette valeur particulière de la tension appliquée est appelée la tension de seuil (threshold voltage) :

$$V_{TH} = 2\Phi_F + \sqrt{\frac{4q\epsilon_i N_A \Phi_F \phi}{C_i}} \quad (I.24)$$

### 1.4.2 La tension de Bande Plate



**Figure 1.4 :** bandes d'énergies du système MOS

- Il est rare que  $q\Phi_m$  soit strictement égal à  $q\Phi_s$ . Il en résulte une courbure des bandes d'énergie pour que l'alignement du niveau de FERMI soit respecté lorsque la structure est au même potentiel.
- Pour rétablir la situation de bande plate, il faut appliquer sur la structure une tension appelée **tension de bande plate** (flat band voltage)

### 1.4.3 Influence des charges d'isolant

- Les isolants (oxydes de silicium) contiennent des charges (généralement des ions  $Na^+$  ou  $Ca^+$ ) fixes ou se déplaçant très lentement en fonction de la tension appliquée sur l'électrode métallique. Définissons  $P_t(x)$  la densité de ces charges d'oxyde.
- Prenons le cas d'une charge  $Q_i$  située à l'abscisse  $x$ . Cette charge, par influence, va attirer des électrons à la surface du métal et du silicium. Pour faire disparaître ces charges induites il faut appliquer une tension obtenue en intégrant l'équation de **POISSON** :

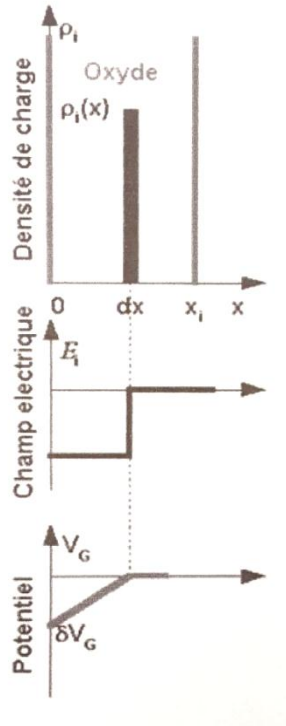
$$V_{FB2} = Q_i / \epsilon_i = Q^* x / C_i^* x_i \quad (1.25)$$

$x_i$  et  $C_i$ : épaisseur et capacité de l'oxyde.

- Plus la charge est profonde, plus la tension de compensation est importante.
- En utilisant la distribution des charges  $\rho_i(x)$ :

$$V_{FB2} = -\int_0^{x_i} \frac{\rho_i(x) dx}{\epsilon_i} = -\frac{1}{C_i} \int_0^{x_i} \frac{\rho_i(x) dx}{x_i} \quad (I.26)$$

$$V_{FB2} = -\frac{Q_i}{C_i} \quad (I.27)$$



**Figure 1. 5 :** Densité de charge –champ électrique –Potentiel

- Cette tension de bande plate doit être rajoutée à la tension de seuil précédente

$$V_{TH} = -\frac{Q_i}{C_i} + V_{FB1} + 2\phi_F + \sqrt{\frac{4q\epsilon_i N_A \phi_F}{C_i}} \quad (I.28)$$

## 1.5 Conclusion

Dans ce chapitre nous avons rappelés d'une manière abrégée les notions fondamentales relatives à la physique de la structure **MOS**. Nous avons commencé par l'étude de la structure **MOS** idéale à cause de simplifier l'étude, ensuite les régimes de polarisation et les équations qui régissent cette structure.

Enfin, nous avons décrit la structure **MOS** réelle à tenir compte l'influence des charges d'isolant et des états de surface, ce qui conduit à une modification de tension de seuil.

# CHAPITRE

---

## PRINCIPE DE FONCTIONNEMENT DU MOSFET BULK

2

## Chapitre 2. Principe de Fonctionnement du MOSFET Bulk

### 2.1 Introduction

Le principe de fonctionnement du transistor MOSFET (**Métal Oxyde Semiconducteur à Effet de champ**) a été décrit pour la première fois par **Lilienfield** en **1930**, [8]

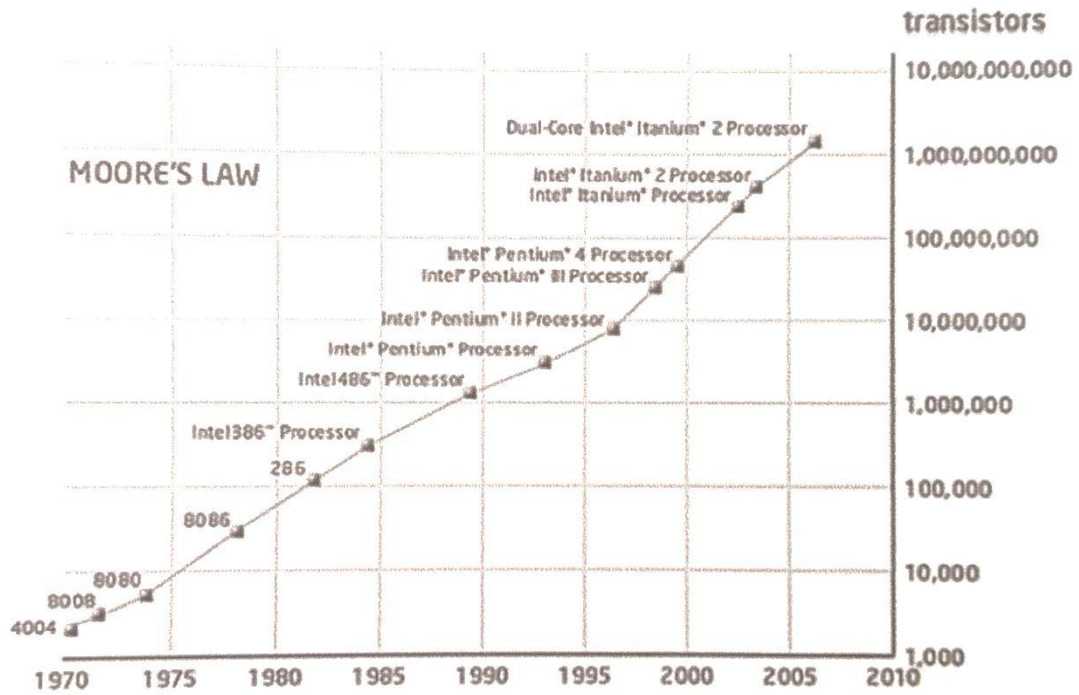
En décembre **1947**, **John Bardeen** et **Walter H. Brattain** réalisaient le premier transistor en germanium. Avec **William B. Shockley** le transistor à jonction et la théorie associée sont développées aux **Bell Laboratoires** en **1951**. En **1958**, **Jack Kilby** invente le circuit intégré en fabriquant cinq composants sur le même substrat. C'est en **1960** que **Kahng** et **Attala** ont présenté le premier transistor **MOS** (figure 2.1) sur Silicium qui reste aujourd'hui le semiconducteur généralement le plus utilisé, vu la qualité inégalée de l'interface créée par le silicium et l'oxyde de silicium (**SiO<sub>2</sub>**), qui sert d'isolant

Les années **1970** verront premier microprocesseur d'Intel (**2250 transistors**) et les. Premières mémoires La complexité des circuits intégrés ne cessera de croître exponentiellement depuis (double tous les deux-trois ans, selon la "**loi de Moore**") (Figure 2.2) grâce à la miniaturisation des transistors.



**Figure 2. 1** : Le premier transistor MOSFET, conçu par MM Attala, D. Kahng





**Figure 2. 2:** La loi de Moore pour la graduation du nombre de transistors sur un chip

Le **MOSFET** exploite les propriétés des structures **MOS**, il se caractérise par le fait que la grille, par l'effet de champ électrique, contrôle à travers l'oxyde de grille la densité de porteurs dans le canal du dispositif et ainsi l'intensité du courant dans le canal. Le canal est relié de part et d'autre à deux régions dopées entre lesquelles est appliquée une tension donnant lieu à la circulation du courant [8]

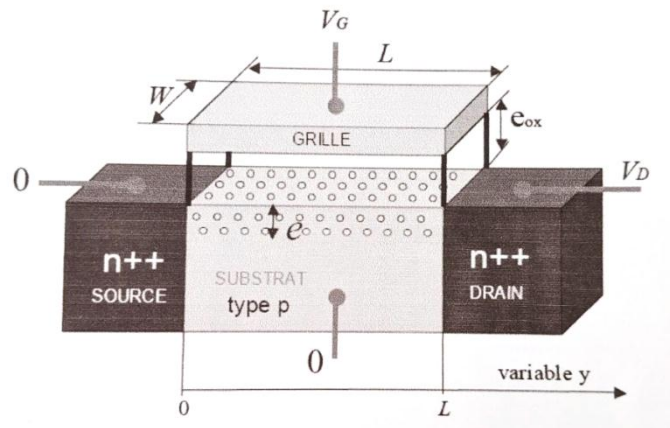
Ce transistor n'est qu'un élément d'une famille plus vaste de composants dits **FET** utilisant l'effet de champ pour moduler l'intensité du courant dans un canal, [12]

## 2.2 Etude statique du transistor MOS

### 2.2.1 Structure du transistor MOS

Le transistor **MOS bulk** (ou standard) est constitué d'un substrat semi-conducteur sur lequel repose une fine couche d'oxyde isolant ( $S_iO_2$ ) d'épaisseur  $t_{ox}$ , Une couche conductrice (métal ou polysilicium fortement dopé), appelée électrode de grille, et aussi déposée sur l'oxyde.

Enfin, deux régions fortement dopées de profondeur  $X_i$ , appelées source et drain, sont formées dans le substrat de part et d'autre de la grille. La structure basique d'un transistor **nMOS** est représentée sur la Figure 2.3 En raison du procédé de fabrication, la grille de longueur  $L_g$  recouvre légèrement les régions de source et de drain. La région entre les jonctions de source et de drain est appelée la région du canal et est définie par sa longueur  $L$  et sa largeur  $W$ . Nous nous limiterons pour l'instant à cette description succincte du dispositif **MOSFET bulk**



**Figure 2. 3** : représentation schématique d'un transistor MOS bulk.

La zone active du transistor **MOS** est la région semiconductrice (substrat) située entre la source et le drain près de l'interface oxyde-semiconducteur. La tension appliquée entre la grille et le substrat  $V_{GB}$  génère un champ électrique dans le substrat, et pour une tension  $V_{GB}$  suffisante, un canal de conduction est créé à l'interface oxyde-semiconducteur

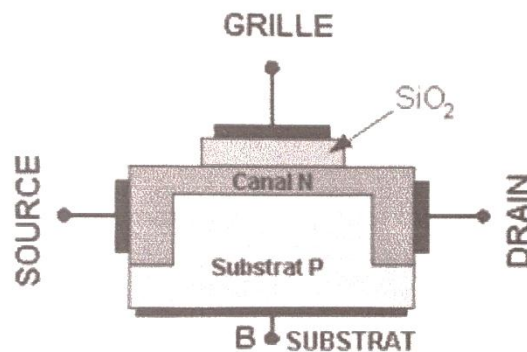
Lorsque nous polarisons le transistor **MOS** par une tension  $V_{DS}$ . Un courant de porteurs minoritaires circule dans le canal entre la source et le drain. Nous parlons de transistor **nMOS** lorsque le substrat est dopé avec des atomes de type accepteur et que les porteurs minoritaires sont les électrons. Dans ce cas, les régions de source et de drain sont fortement dopées avec des atomes de type donneur (une conduction assurée par des électrons). Le transistor **pMOS** possède un substrat dopé avec des de type donneur et les porteurs minoritaires sont les trous. Dans tout le manuscrit, lorsque le type du substrat n'est pas précisé, nous parlons d'un transistor **nMOS** ou les porteurs minoritaires sont les électrons.

Le **MOSFET**, acronyme anglais de **Metal Oxide Semiconductor Field Effect Transistor**, en français **Transistor à Effet de Champ**. Comme tous les transistors ou même les tubes à vide, le **MOSFET** module le courant qui le traverse à l'aide d'un signal appliqué à son électrode d'entrée ou grille. La structure du transistor MOSFET comprend un isolant (silice  $\text{SiO}_2$ ), deux îlots, de type opposé à celui du substrat, la source et le drain, délimitent la région active du dispositif qui se situe précisément sous l'électrode de grille. La source est la plus souvent reliée au substrat. L'intensité du courant circulant entre la source et le drain est commandée par la tension entre la grille et le substrat. Très souvent les électrodes de source et de substrat sont électriquement reliées.

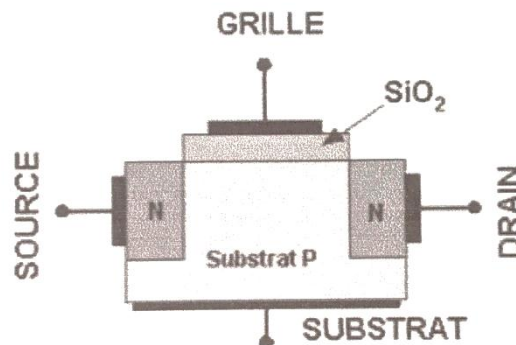
Les deux types fondamentaux du **MOSFET** sont les **MOSFETs** à appauvrissement **D-MOSFET** (Figure 2.4), et les **MOSFET** à enrichissement **E-MOSFET** (Figure 2.5) Dans

chaque type de **MOSFET**, on peut distinguer le **MOSFET** canal **N** (le courant provient du déplacement d'électrons) et le **MOSFET** canal **P** (le courant provient du déplacement des trous). Les transistors **MOS** à enrichissement sont bloqués sans tension de commande sur la grille (**NORMALLY OFF**), ils deviennent passants à partir d'une certaine tension de grille  $V_{TH}$ . Plus  $|V_{GS}| > |V_{TH}|$ , plus le **E-MOS** devient passant.

Les transistors **MOS** à appauvrissement sont passants sans tension de commande sur la grille (**NORMALLY ON**), ils deviennent de moins en moins conducteurs au fur et à mesure que la tension de commande augmente pour finalement se bloquer au-delà d'une tension  $V_{GSoff}$ .



**Figure 2. 4 :** Structure du MOS à appauvrissement canal N



**Figure 2. 5 :** Structure du MOS à enrichissement canal N

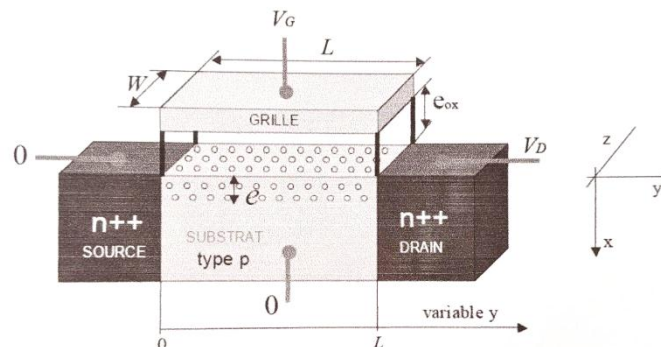
### 2.2.2 Principe de fonctionnement du E-MOS

Si  $V_{GS} = 0$ , aucun courant de drain ne passera, car le circuit source-drain est composé de deux jonctions PN, il y aura toujours une en inverse. [9]

Quand un potentiel positif est appliqué à la grille, un condensateur normal se forme, la grille s'appauvrit en électrons à sa surface interne et sa deuxième électrode s'enrichit des mêmes charges. Pour que les électrodes soient séparément équipotentielles, il faut d'ailleurs que les

charges en regard soient égales (et de signe opposé), C'est ce qui se passe ici. Pour un état de charge positif du condensateur Grille/substrat, une charge négative sera condensée centre l'isolant de la cote de ce substrat Or, cette deuxième électrode contient pour l'instant une recharge de porteurs libres essentiellement composés de trous (**substrat p**) compensés électrostatiquement par les impuretés fixes négatives. Dans un premier temps, cette modification de charge se traduira par un appauvrissement en trous surtout près de sa surface alors que la loi d'équilibre est toujours respectée ( $n.p = Cste$ ). Si l'on applique un potentiel régulièrement croissant à la grille, le substrat près de la surface va d'abord s'appauvrir en trous, puis lorsque le potentiel de grille sera suffisant, des charges libres négatives pourront apparaitre en excès. Il y a alors plus d'électrons que de trous contre l'isolant et tout se passe comme si l'on pouvait régler à volonté la densité de charges libres d'une couche pelliculaire (**canal n**) en fonction du potentiel  $V_{GS}$  appliqué entre la grille et le substrat. Il existe naturellement des dispositifs symétriques à canal p sur substrat n. On peut évaluer la résistance équivalente de cette couche conductrice prise entre son contact de Drain et de Source.

### 2.2.3 L'expression du courant $I_D$ :



**Figure 2. 6:** TMOS éléments géométriques et tensions

Nous allons établir la relation la plus élémentaire possible que nous compléterons ensuite, Le transistor peut se réduire à un condensateur dont l'isolant est un oxyde et dont la plaque inférieure ne possède comme porteurs libres que les électrons issus de la plaque supérieure. Une différence de potentiel est appliquée aux extrémités de la "plaque" inférieure, qui est donc parcourue par un courant.

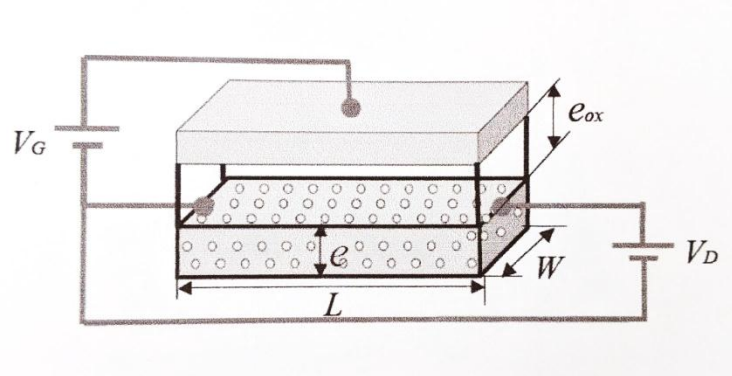
Les signes sont ignorés on se souviendra seulement que le courant conventionnel se déplace des potentiels élevés vers les potentiels plus faibles.

Cette plaque inférieure est soumise entre les deux faces distantes de L. à une différence de potentiel  $V_D$ . (Figure 2.7)

La loi d'ohm : 
$$I_D = \frac{V_D}{R} \quad (\text{II.1})$$

Avec : 
$$R = \rho \frac{L}{\text{surface}} = \frac{L}{We} \quad \text{et} \quad \rho = \frac{1}{q\mu_n n} \quad (\text{II.2})$$

On  $n$  le nombre de porteurs par unité de volume, suppose constant pour simplifier.



**Figure 2.7 :** Grille oxyde et canal

Ces trois relations rassemblées conduisent à :

$$I_D = \mu_n \frac{W}{L} V_D \quad (\text{II.3})$$

La Simplification d'une concentration volumique  $n$ -constante n'a donc aucune importance. C'est la charge par unité de surface qui compte, quelle que soit sa répartition Nous allons la calculer simplement.

Entre la grille et la couche conductrice du SC, la relation  $Q = C.V$

S'applique aussi, avec :

$$C = \epsilon_i \frac{LW}{ei} \quad (\text{II.4})$$

Donc :

$$Q = \epsilon_i \frac{LW}{ei} V_G \quad (\text{II.5})$$

Où  $qne$  représente la charge par unité de surface de la plaque considérée ( $C/m^2$ ).

La charge par unité de surface sécurit :

$$\frac{Q}{LW} = \frac{\epsilon_i}{ei} V_G \quad (\text{II.6})$$

$$qne = \frac{\epsilon_i}{ei} V_G \quad (\text{II.7})$$

En reportant cette charge surfacique dans l'expression du courant, il vient :

$$I_D = \mu_n \frac{W}{L} \frac{\epsilon_i}{ei} V_D V_G \quad (\text{II.8})$$

Cette relation contient déjà les propriétés essentielles du **TMOS**. En particulier, les effets de la

géométrie et de l'oxyde sont parfaitement pris en compte. On retrouve la particularité très intéressante du **TMOS**, qui n'est qu'une réduction simultanée de la longueur L et de la largeur W ne change pas le courant, car W/L reste constant, alors que sa surface W.L, donc la surface occupée dans les circuits diminue (divisée par quatre pour un facteur 2 sur L et W).

**a. Prise en compte de la tension de seuil :**

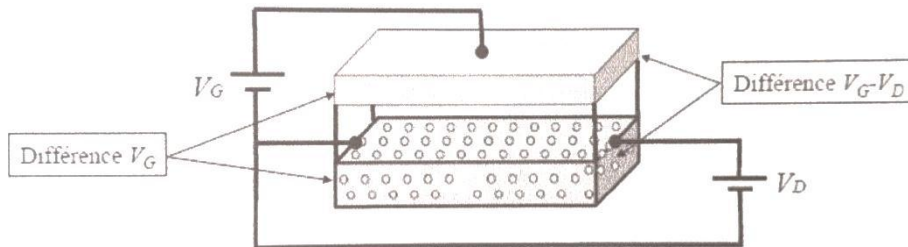
La charge par unité de surface de porteurs libres n'est pas :

$$\frac{\epsilon i}{e i} V_G \tag{II.9}$$

Mais : 
$$\frac{\epsilon i}{e i} (V_G - V_T) \tag{II.10}$$

Ou  $V_T$  prend compte de la charge de la zone désertée. Donc le courant doit s'écrire :

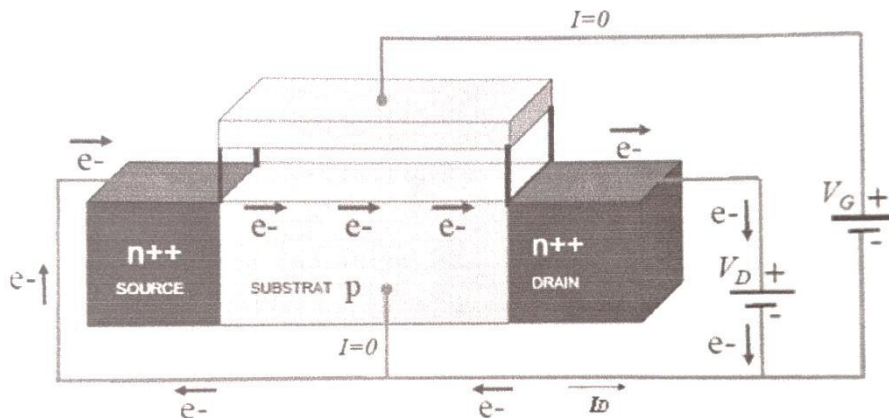
$$I_D = \mu_n \frac{W}{L} \frac{\epsilon_{ox}}{\epsilon_{ox}} (V_G - V_T) V_D \quad \text{Avec} \quad V_T = 2 \Psi_b \left( 1 + 2 \frac{\epsilon_r \epsilon_i}{\epsilon_i l_{max}} \right) \tag{II.11}$$



En moyenne la différence de tension aux bornes de cette capacité un peu particulière est:

$$V_G - V_D/2$$

**Figure 2. 8 :** Charge effet tension drain



**Figure 2. 9 :** le courant et les tensions du TMOS canal n

### b. Prise en compte de la tension drain dans la charge :

A gauche, cote source, la différence de tension aux bornes du condensateur (Figure 2.8) est :

$$V_G - 0 = V_G \quad (\text{II.12})$$

A droite elle est égale à  $V_G - V_D$  (II.13)

Il semble donc raisonnable de remplacer  $V_G$  par :

$$V_G - \frac{V_D}{2} : \text{tension moyenne aux bornes du condensateur}$$

Compte tenu de  $V_T$ , nous venons donc d'écrire que les charges surfacique sont exprimées par :

$$\frac{\epsilon_i}{e_i} (V_G - V_T) \quad \text{cote source} \quad (\text{II.14})$$

$$\frac{\epsilon_i}{e_i} (V_G - V_T - V_D) \quad \text{cote drain} \quad (\text{II.15})$$

Ceci sera important pour discuter le comportement du courant, plus loin le pincement et la saturation.

Pour terminer, nous mettrons un signe moins, car le courant conventionnel va du drain à la source, et le sens positive (y croissant) est généralement pris de la source vers le drain, sens de déplacement des porteurs

$$I_D = \mu_n \frac{W}{L} \frac{\epsilon_i}{e_i} \left( V_G - V_T - \frac{V_D}{2} \right) V_D \quad (\text{II.16})$$

Nous avons donc très simplement obtenu la relation la plus couramment employée pour les caractéristiques du **TMOS**

Le comportement  $I_D(V_D)$  est curieux, puisqu'il est parabolique. Nous verrons plus loin, lors de l'étude du pincement du canal, que seule une partie de la parabole à une réalité physique

Un substrat type p requerrait un signe + : toutes les tensions seraient négatives, et  $I_D$  positif

L'expression du courant se lit mieux en la réécrivant :

$$|I_D| = \left[ W \frac{\epsilon_i}{e_i} \left( V_G - V_T - \frac{V_D}{2} \right) \right] \left[ \mu_n \frac{V_D}{L} \right] \quad (\text{II.17})$$

Le premier terme est proportionnel à la charge transportée, et le second est simplement la vitesse du transport puisque  $V_D/L$  est le champ électrique moyen dans la direction du déplacement des porteur libres

Une autre expression, classique dans les études de transports consiste à l'écrire sous la forme :

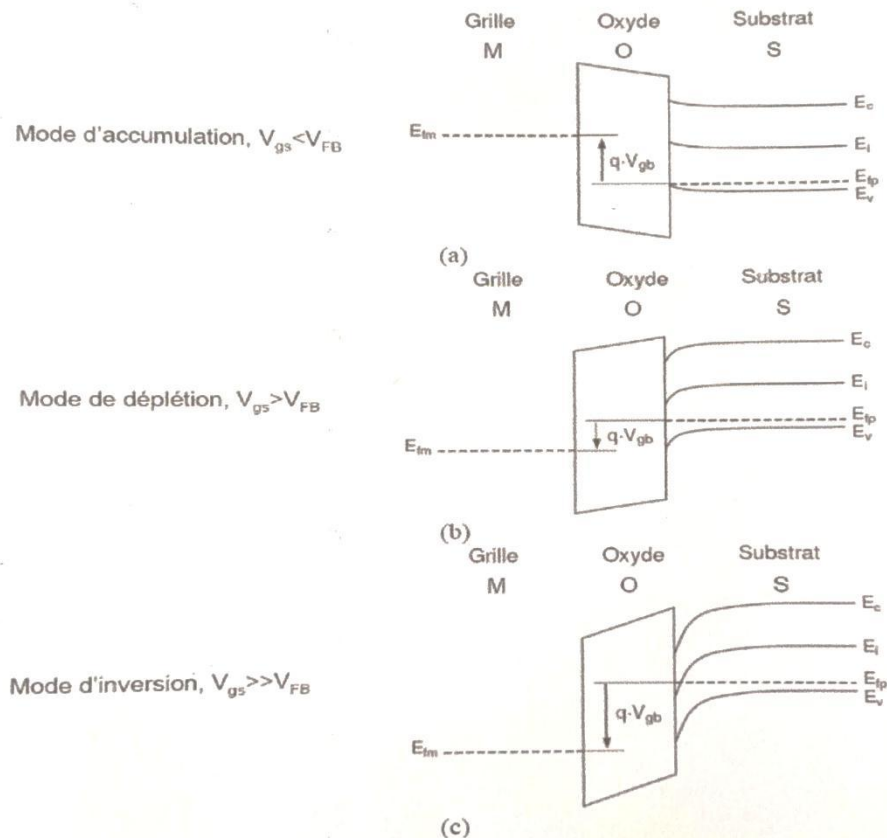
$$I = \frac{Q}{t} \quad (\text{II.18})$$

## 2.2.4 Différents modes de fonctionnement du transistor MOS

Les propriétés électroniques d'un semiconducteur étant contrôlées par la position du niveau de Fermi dans le gap, nous allons donc nous intéresser à la structure de bandes du **MOS** La plus simple des structures **MOS** est la capacité **MOS** qui consiste en un empilement substrat-diélectrique-grille Lorsqu'une tension  $V_{GB}$  est appliquée entre la grille et le substrat, la structure

de bande près de l'interface silicium-oxyde est modifiée. Les bandes d'énergie  $E_c$  et  $E_v$  représentent respectivement les niveaux d'énergie de la bande de conduction et de la bande de valence.  $E_i$  représente le niveau de Fermi intrinsèque. Le niveau de Fermi du métal est  $E_{FM}$  et celui du silicium dopé p est  $E_{FS}$ .  $V_{FB}$  correspond à la tension de bandes plates. [13]

Supposons tout d'abord que la source et le drain soient à la masse ( $V_{SB} = V_{DB} = 0V$ ), dans ce cas, trois situations peuvent être distinguées (dans la région du canal) l'accumulation, la déplétion et l'inversion. Les Figures 2.10 (a, b et c), représentent ces différentes régions de fonctionnement.



**Figure 2.10 :** Diagrammes des bandes des différents modes de fonctionnement d'un transistor nMOS

Lorsque la différence de potentiel entre la grille et le substrat est nulle il ne se passe rien. Au fur et à mesure de l'augmentation de cette différence de potentiel les charges libres dans le semiconducteur sont repoussées de la jonction semiconducteur/oxyde, créant différentes zones de fonctionnement : [8]

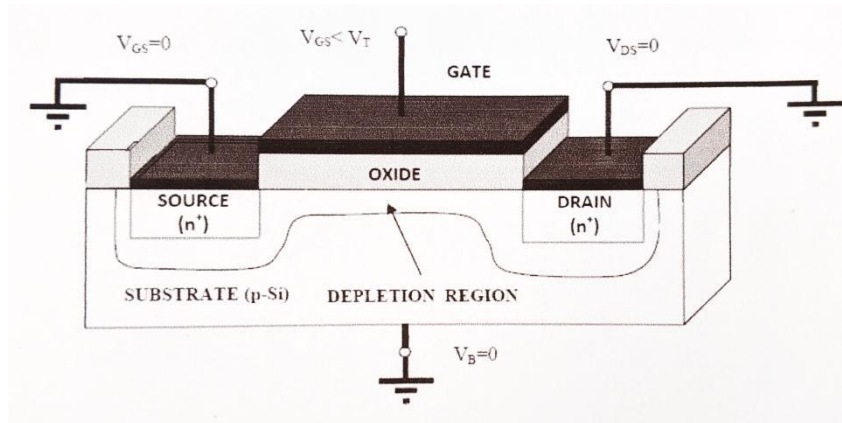
#### a. Zone bloquée :

Lorsque  $V_G \leq 0$ , la couche de type p proche de l'isolant est en régime d'enrichissement en trous (**porteurs majoritaires**), et le trajet Source-Drain est constitué de deux jonctions PN (**diodes**) tête bêche. Il est donc non conducteur et on dit alors que le transistor est bloqué



### b. Zone de déplétion :

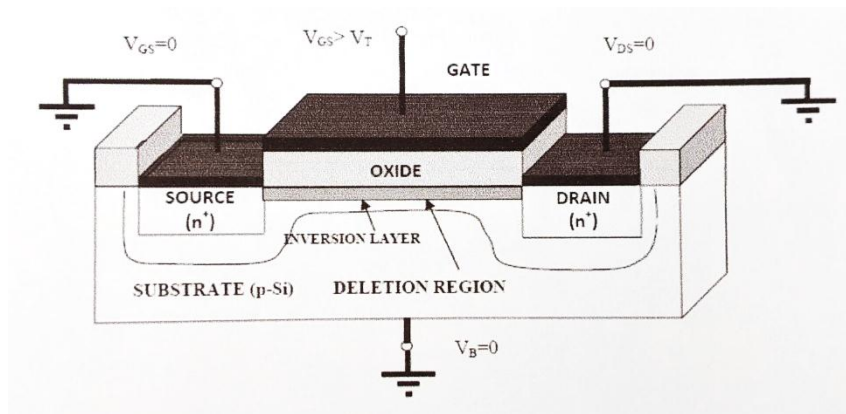
Pour  $0 \leq V_G < V_T$ , où  $V_T$  est une tension de seuil (positive pour un **nMOS**), et pour  $V_{DS}$  nul ou faible, la couche proche de l'isolant passe progressivement en mode de déplétion. Le trajet Source-Drain reste bloqué mais se rapproche de la conduction.



**Figure 2. 11 :** Transistor N-MOS avec une zone de déplétion

### c. Zone d'inversion :

Pour  $V_G > V_T$  et  $V_{DS}$  nul ou faible, la structure **MOS** est en régime d'inversion, un Canal de type n se forme au voisinage de l'interface avec l'isolant et constitue un circuit conducteur entre les deux zones n+. Un courant électronique peut alors circuler la Source vers le Drain. Le transistor est alors dit conducteur ou passant. Il faut noter que  $I_S = I_D$  puisque la Grille est isolée, et que le substrat est par hypothèse hors circuit. La valeur de ce courant commun à la Source et au Drain dépend des potentiels  $V_{GS}$  et  $V_{DS}$

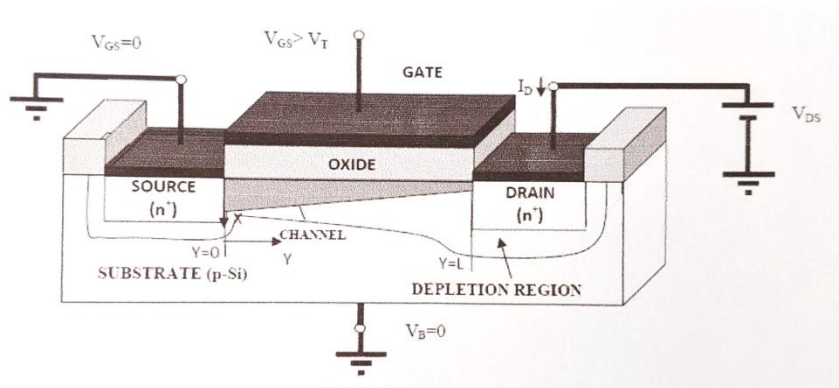


**Figure 2. 12 :** Transistor N-MOS avec un canal d'inversion

### d. Zone résistive (ohmique) :

Tant que  $V_{GS} > V_T$  et  $V_{GD} > V_T$  (et donc pour  $V_{DS} < V_{GS} - V_T$ ), le canal s'étend sur toute la longueur entre la Source et le Drain et se comporte comme une résistance ( $I_S = I_D = V_{DS}/R$ ) dont

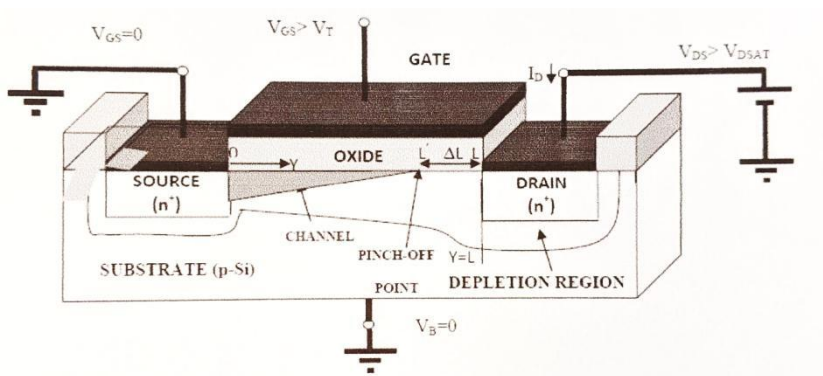
la valeur  $R$  est indépendante de  $V_{DS}$ . Mais varie avec tension de commande.  $V_{GS}$  La densité électronique dans le canal augmente lorsque la tension de grille augmente, donc la conductivité du canal augmente elle aussi. On dit que le transistor est en mode résistif.



**Figure 2. 13 :** Transistor nMOS en mode résistif

#### e. Zone de saturation :

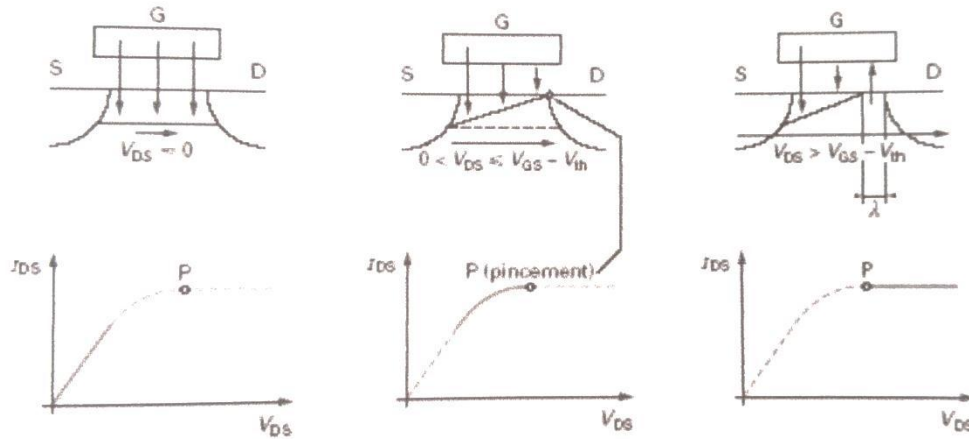
Pour de fortes valeurs de  $V_{DS}$  on maintient  $V_G$  ( $V_{GS} > V_T$ ) et on augmente  $V_D$  qui se rapproche de  $V_G$ . A partir d'un certain potentiel  $V_{DSAT}$  appelé tension de pincement, la condition  $V_{GD} > V_T$  ne sera plus satisfaite, il n'y aura plus d'inversion de population au voisinage du Drain, et l'épaisseur de canal sera localement réduite à zéro. Au-delà de cette tension de pincement, Le point de pincement se déplace vers la Source de sorte que la tension  $V_{DSAT}$  apparaît appliquée aux extrémités du canal dont la longueur est diminuée de  $\Delta L$ , l'excédent de tension ( $V_D - V_{DSAT}$ ) étant chuté dans une zone désertée (diode en inverse de forte résistivité) de longueur  $\Delta L$ .



**Figure 2. 14 :** Transistor nMOS en mode saturé

La présence de cette zone désertée en série avec le canal conducteur ne diminue pas le courant car les électrons qui parviennent au point de pincement sont aspirés par le fort champ électrique pour être injectés dans le Drain.

Dans la mesure où  $\Delta L \ll L$ , le courant  $I_D$  est principalement déterminé par la conductivité du canal et la différence de potentiel  $V_{sat}$ , et ce courant reste approximativement constant lorsque  $V_D$  excède  $V_{DSAT}$  Le transistor est en mode saturé



**Figure 2. 15 :** Modulation de la résistivité du canal par polarisation du drain à trois régimes.[12]  
a) linéaire, b) transition c) saturation

Lorsque la tension  $V_D$  croît, ou lorsque  $V_G$  décroît, il existe une valeur pour laquelle il n'existe plus de charge dans canal côté drain. C'est le classique pincement du canal, nous pouvons écrire à la prise en compte de la tension drain, l'expression de la charge du côté du canal qui est égale à :

$$\frac{\varepsilon_i}{e_i}(V_G - V_T - V_D) \quad (\text{II.19})$$

Elle est donc nulle lorsque  $V_D = V_G - V_T$  la tension  $V_D$  correspondante est dénommée  $V_{DSAT}$  donc :

$$V_{DSAT} = V_G - V_T \quad (\text{II.20})$$

Cette valeur a une signification particulière, lorsqu'on examine l'expression du courant  $|I|(V_G)$ . C'est une parabole tournée vers le bas, et la dérivée du courant est :

$$\frac{\partial |I_D|}{\partial V_D} = \mu_n \frac{W}{L} \frac{\varepsilon_i}{e_i} \left[ \left( V_G - V_T - \frac{V_D}{2} \right) - \frac{V_D}{2} \right] = \mu_n \frac{W}{L} \frac{\varepsilon_i}{e_i} [V_G - V_T - V_D] \quad (\text{II.21})$$

S'annule pour :

$$V_D = V_G - V_T \quad (\text{II.22})$$

Et le courant vaut alors :

$$|I_{DSAT}| = \frac{1}{2} \mu_n \frac{W}{L} \frac{\varepsilon_i}{e_i} (V_G - V_T)^2 \quad (\text{II.23})$$

Si on augmente encore la tension drain, le point de pincement, initialement à la limite du drain va se déplacer vers la source. Il faut alors distinguer deux zones

- De la source au point de pincement, nous avons à faire à un transistor ordinaire pincé
- Du point de pincement au drain, les électrons sont soumis à un champ accélérateur positif car  $V_D > V_{DSAT}$ , et ils sont collectés par le drain.

On retrouve entre la source et le point de saturation un transistor pincé, dont le courant est donné par l'expression ci-dessus, mais avec une longueur  $L'$  plus courte Le courant augmente donc un peu avec  $V_D$ . L'effet est d'autant plus sensible que le transistor est court. [11]

$$|I_{D>SAT}| = \frac{1}{2} \mu_n \frac{W}{L} \frac{\varepsilon_i}{e_i} (V_G - V_T)^2 \quad (\text{II.24})$$

### 2.2.5 Caractéristiques statiques

Les figures (2.16) et (2.17) résument le comportement du courant lors de l'application des tensions. On notera que la droite du régime ohmique coupe l'axe des tensions non pas en  $V_T$ , mais en :

$$V_T + \frac{V_D}{2} \tag{II.25}$$

Les conductances et transconductance proprement dites sont les dérivées de ces courbes.

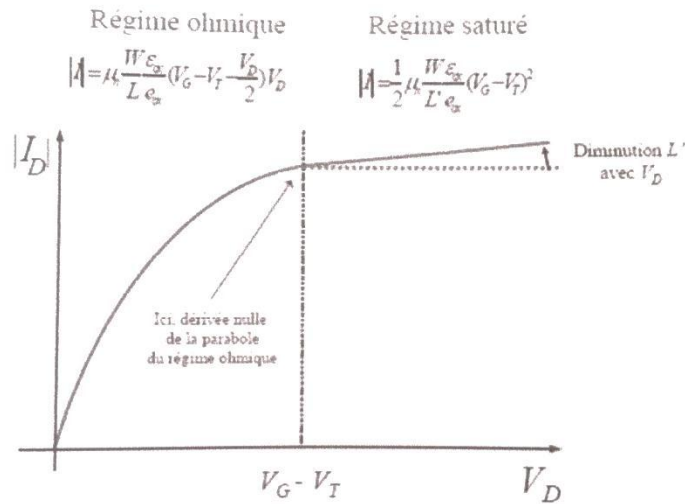


Figure 2. 16 : caractéristiques  $I_D$ - $V_D$

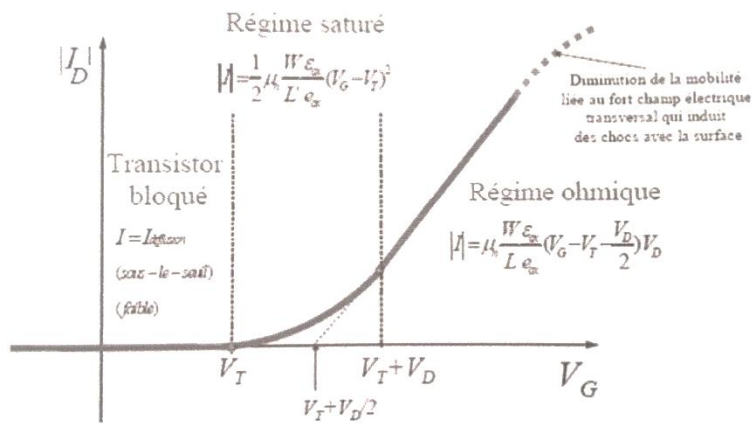


Figure 2. 17 : caractéristiques  $I_D$ - $V_G$

### 2.3 Conclusion

La première partie de ce chapitre a été consacrée à la représentation de la constitution du transistor MOS. En effectuant les simplifications nécessaires, des relations représentant le fonctionnement du transistor MOS ont été proposées.

Dans un second temps le principe de fonctionnement a été discuté en mettant en évidence l'état de conduction et de blocage du TMOS suivant les tensions appliquées sur la grille et le drain. Enfin, nous avons illustré les caractéristiques du courant de drain en fonction du champ de surface et on a déduit les équations du courant de drain correspondantes.

# CHAPITRE

---

## SIMULATION ET MODELISATION COMPACTE DU MOSFET

# 3

## Chapitre 3. Simulation et modélisation compacte du MOSFET

### 3.1 Introduction

En général, on définit les modèles compacts comme une description comportementale d'un composant isolé ou dans un circuit, qui sert de lien entre le procédé technologique et la conception des circuits. Au fil des années, la modélisation compacte est passée par plusieurs étapes suivant de près l'évolution des composants, notamment des transistors. De plus en plus faible, les modèles ont évolué pour inclure le plus grand nombre de paramètres possibles et de décrire au mieux les phénomènes physiques impliqués même si la complexité des modèles exige l'introduction de plusieurs hypothèses simplificatrices.

### 3.2 Notion de modèle compact

La modélisation des éléments d'un circuit intégré s'inscrit parmi les méthodologies permettant de réduire le temps de cycle et le coût d'un circuit. En effet, une des particularités des circuits intégrés est qu'une fois fabriqués ils ne peuvent être modifiés. Ainsi, lors de la conception du circuit, le comportement électrique de celui-ci doit être simulé pour vérifier qu'il fonctionne correctement pour être pertinente, cette simulation bien entendu doit être la plus proche possible de la réalité. Le but de la modélisation est donc d'élaborer, pour chaque dispositif, un équivalent mathématique, le modèle, qui permet d'en reproduire et d'en prédire le comportement électrique [16]. Les principales difficultés résident dans le fait que développer un modèle représente un très long travail de recherche.

Concernant la modélisation du transistor MOSFET, on peut regrouper les modèles compacts existants en trois grandes familles Figure 3.1 selon les hypothèses physiques et les approches mathématiques suivies dans leurs formulations analytiques [17].

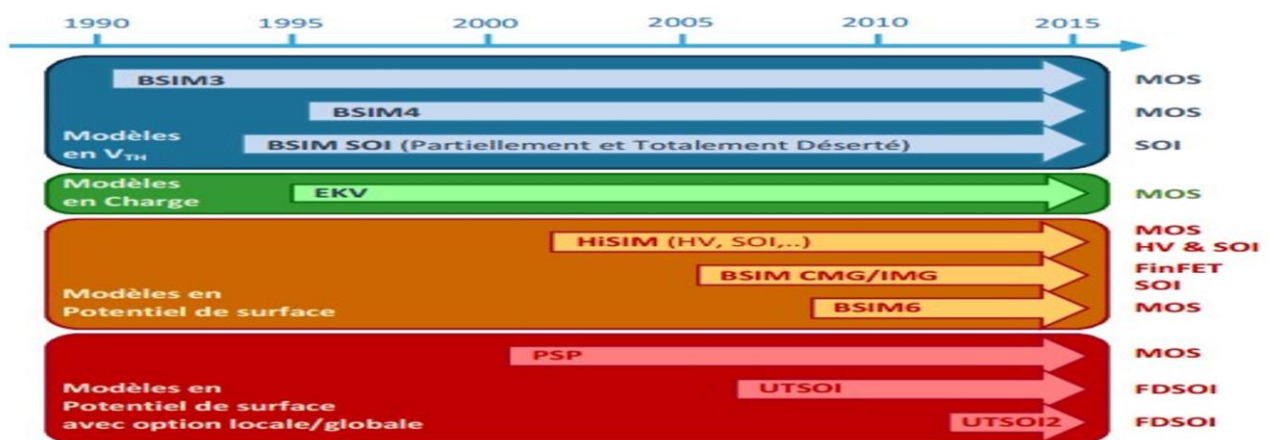


Figure 3. 1: Historique récent des modèles compacts des transistors MOSFET [17].

Ainsi on distingue sur la figure 3.1 les modèles basés sur l'expression de la tension de seuil, sur l'expression de la charge ou sur l'expression du potentiel de surface avec leur stratégie de modélisation associée. La colonne de droite donne les architectures pour lesquelles les modèles peuvent être utilisés.

▪ **Modèles mathématiques** : Les premiers modèles du type de BSIM [18] (proposé par l'université de Berkeley) sont basés sur l'expression de la tension de seuil  $V_{TH}$  qui permet de séparer les régimes sous le seuil (courant de diffusion) et au-dessus du seuil (courant de conduction). Les deux régimes sont raccordés entre eux par des fonctions de lissage qui sont plus des fonctions empiriques que physiques. Ce raccord nécessite un nombre important de paramètres pour atteindre une précision suffisante notamment dans la zone d'inversion modérée (près de 100 paramètres pour BSIM3). De plus, contrairement au comportement physique du MOS, la formulation du modèle n'est pas symétrique en  $V_{DS}$ , ce qui implique des dérivées non continues au voisinage de  $V_{DS}=0$ . Or cette propriété est importante pour la précision des simulations analogiques où l'évaluation des harmoniques générées par distorsion est un aspect clef de la mise au point des circuits RF [19]

▪ **Modèles en charge** : Les seconds modèles du type d'EKV sont des modèles basés sur le calcul de la charge d'inversion ( $Q_{inv}$ ) à partir d'expressions explicites et continues. Pour exemple dans le modèle EKV, celle-ci est calculée à partir des notions du « potentiel de canal  $\Psi_{CH}$  » et de son « point de pincement  $\Psi_P$  ». En référençant les tensions par rapport au substrat  $V_B$ , cette formulation permet de garantir la symétrie du modèle et la continuité des dérivées au premier ordre et aux ordres supérieurs. De manière générale, ces modèles de charge visent des domaines d'applications étendus par rapport aux modèles antécédents. Ils sont adaptés à la simulation et la conception de circuits numériques à basse consommation, analogiques ou mixtes en technologies CMOS avancées [20].

▪ **Modèles en potentiel de surface** : La troisième famille de modèles du type M11 et PSP [21] repose sur l'expression analytique du potentiel de surface  $\Psi$  son expression est implicite

### 3.2.1 Différent type de modèles

On peut généralement distinguer trois types de modélisation

#### a. La modélisation physique

Elle est basée sur la physique des composants semi-conducteurs. Tous les paramètres ont une signification physique directement liée à la géométrie du composant ( $W$ ,  $L_g$ ), au procédé technologique et à la physique du composant (dopages, potentiels de bandes plates...) [15].

Par définition, un modèle physique répond à la majorité des exigences. Ainsi, il est adapté à la

simulation statistique en rapport avec les paramètres technologiques, il peut prévoir le comportement du transistor à diverses températures et peut tenir compte de nombreux effets, de manière analytique.

#### **b. La modélisation phénoménologique (ou empirique)**

La modélisation phénoménologique est une approche purement empirique, c'est-à-dire qu'elle se base uniquement sur la représentation des effets observables et mesurables, indépendamment de leur nature.

Cette catégorie regroupe les modèles utilisant un circuit électrique équivalent qui comporte des éléments linéaires et non linéaires. Ces éléments non-linéaires sont décrits par des expressions mathématiques les plus simples possibles pour ne pas altérer la convergence et le temps de calcul des simulateurs. Les expressions mathématiques sont représentatives du fonctionnement global, elles peuvent avoir une signification physique ou non, on emploie alors le terme d'expression ou de modèle empirique. Ce type de modèle présuppose de réaliser des composants avant de les modéliser car les paramètres des expressions sont déterminés à partir de mesures électriques de ces mêmes composants [15]. Un modèle empirique peut n'en satisfaire qu'un nombre restreint

#### **c. La modélisation à base de données expérimentales (ou par tables)**

La modélisation à base de données expérimentales est très similaire à la modélisation phénoménologique. La différence majeure est que les éléments non linéaires ne sont pas décrits par des fonctions mathématiques, mais par des matrices de données de mesures paramétrées suivant plusieurs entrées ( $V_{GS}$ ,  $V_{DS}$ , température ...) [22]. Les points de mesures sont reliés entre eux par des fonctions d'interpolation. Ceci entraîne certains avantages et inconvénients [15]. Le modèle est valable uniquement dans la plage des mesures effectuées [23], car, au-delà, les fonctions d'interpolation ne peuvent nullement assurer le comportement du composant.

### **3.3 Description du modèle de potentiel de surface**

Est un modèle de transistor MOS adapté à la simulation des circuits se compose de deux parties principales : Modèle statique (grand signal transitoire) et Modèle dynamique (petit signal linéaire). Le modèle statique est lié à la détermination du courant de drain et des charges, tandis que le modèle dynamique est lié à la détermination de la capacité et des paramètres du petit signal [30] (transductances).



### 3.3.1 Courant de drain

Nous considérons un transistor n-MOS avec un substrat dopé Na, pour des raisons de simplicité ; nous supposons que le dispositif est long et large, de sorte que les effets des canaux courts et étroits peuvent être négligés. Les caractéristiques statiques et dynamiques sont alors décrites par trois ensembles d'équations [30].

- Les équations de Poisson pour le potentiel électrostatique.
- L'équation du courant pour les électrons.
- Les équations de continuité pour les électrons et les trous.

A priori, la résolution de ces équations devrait être faite en 3D, cependant, pour réduire la complexité du problème, nous pouvons traiter ce système comme un problème 2D, dans les directions x et y uniquement. Mais même en tant que problème 2D, les équations mentionnées ci-dessous sont assez complexes.

De nouvelles approximations doivent être faites. Cinq approximations majeures sont nécessaires [24], [15].

- Premièrement, nous supposons que la variation du champ électrique, dans la direction x (le long du canal) est beaucoup plus faible que la variation correspondante du champ dans la direction y, c'est ce qu'on appelle l'approximation du canal graduel.

- Les courants de trous peuvent être négligés, cela signifie que le calcul de la densité de courant (courants d'électrons) est suffisant pour déterminer le courant de drain.

- Les phénomènes de recombinaison et de génération sont négligés. Cela signifie que la densité du courant de drain est un courant d'électrons de divergence nulle, et donc que le courant de drain total est constant en tout point du canal.

- Le courant circule partout dans la direction x uniquement. Cela signifie que le potentiel de quasi Fermi des électrons est uniforme dans la direction y.

- La mobilité des électrons est supposée constante pour des raisons de simplification du calcul intégral.

En supposant que la mobilité  $\mu$  est indépendante de la polarisation et de la position, le courant du canal peut être écrit comme suit :  $W$  est la largeur du transistor,  $V$  est le potentiel du canal par rapport au substrat et  $Q_1'$  est la densité de charge d'inversion [25],[26] :

$$I_{DS} = -\mu Q_1' W \frac{\partial V}{\partial x} \quad (\text{III.1})$$

En intégrant (III.1) le long du canal, de la source au drain, nous avons :

$$I_{DS} = -\mu \frac{W}{L} \int_{V_s}^{V_p} Q_1' \partial V \quad (\text{III.2})$$

Où  $L$  est la longueur du canal,  $\phi_T$  est la tension thermique. L'expression (III.2) est très générale

tant pour le courant de conduction que de diffusion. Une expression analytique générale pour cette expression, peut être calculée au moyen d'un changement de variable. Une alternative est actuellement disponible, à savoir les modèles de potentiel de surface, basés sur les expressions suivantes (III.3) [15].

$$I_{DS} = I_{diff} + I_{drift} \quad (III.3)$$

$$I_{diff} = \frac{W}{L} \mu \phi_T \left( Q'_{I, drain} - Q'_{I, source} \right)$$

$$I_{drift} = \frac{W}{L} \int_{\psi_{s0}}^{\psi_{sL}} \mu (-Q'_I) d\psi_s$$

Ainsi, pour calculer le courant de drain, nous avons besoin de connaître la densité de charge de la couche d'inversion. C'est dans cet objectif que nous allons maintenant détailler le principe du modèle classique **charge sheet**.

### **N.B :**

Pour les simulations dans ce travail, le MOS à canal n est considéré, les paramètres suivants ont été utilisés : température = 27°C, épaisseur de l'oxyde = 3.2nm, concentration de dopage (Na= 2e23m-3 (2e17cm<sup>-3</sup>) et Na= 1e21m<sup>-3</sup> (1e15cm<sup>-3</sup>) m<sup>-3</sup>), Np (∞) où γ est le body facteur du polysilicium de la grille donné par (2qeSiNp)1/2/C'ox, L = 10µm, W = 10µm.

### **3.3.2 Approximation CHARGE SHEET**

L'analyse menée jusqu'à présent était très générale. Aucune hypothèse n'a encore été émise sur l'épaisseur de la couche d'inversion, ni sur la présence éventuelle de porteurs libres dans la région de déplétion. Supposons maintenant que la couche d'inversion ait une épaisseur nulle (juste une feuille de charge) de sorte qu'aucune chute de potentiel ne se produise à travers elle. La plupart d'entre nous supposent également que l'approximation de la déplétion totale est valide, ce qui signifie que la densité de charge mobile résulte uniquement du phénomène d'inversion. Dans cette approximation, la densité de charge d'inversion, pour un canal n, est exprimée comme suit [15],[27] :

$$Q'_I = \begin{cases} 0 & : V_{GB}^* \leq 0 \\ -C'_{ox} [V_{GB} - V_{FB} - \psi_s - \gamma \sqrt{\psi_s}] & : V_{GB}^* > 0 \end{cases} \quad (III.4)$$

Où  $C'_{ox}$  est la capacité d'oxyde par unité de surface donnée par  $\epsilon_{ox}/t_{ox}$ , γ est le Body facteur donné par  $(2qe_{Si}N_A)^{1/2}/C'_{ox}$ ,  $V_{GB}$  est la tension de grille et  $V_{FB}$  est la tension de la bande plate,  $V_{GB}^* = V_{GB} - V_{FB}$  est la polarisation de grille effective,  $V_{GBT} = V_{TH}$  est la tension de seuil,  $\phi_B$  le potentiel de surface au début de la forte inversion.

La charge de la couche d'inversion est infiniment mince (c'est l'approximation de la feuille de charge).

Le potentiel de surface  $\psi_s$  est alors déduit de la relation suivante :

$$\left(\frac{V_{GB} - V_{FB} - \psi_s}{\gamma}\right)^2 = \psi_s + \phi_T \left[ \exp\left(-\frac{\psi_s}{\phi_T}\right) - 1 \right] + \phi_T \exp\left(-\frac{V + \phi_B}{\phi_T}\right) \left[ \exp\left(\frac{\psi_s}{\phi_T}\right) - 1 \right] \quad (\text{III.5})$$

**Région d'accumulation :** L'accumulation se produit lorsque l'influence des trous est dominante. En d'autres termes, dans ce cas, en négligeant l'influence des électrons, la relation ci-dessus peut être approximée par :

$$V_{GB} - V_{FB} - \psi_s \approx -\gamma \sqrt{\psi_s + \phi_T \left[ \exp\left(-\frac{\psi_s}{\phi_T}\right) - 1 \right]} \quad (\text{III.6})$$

**Régions de faible et de forte inversion :** Dans ce modèle, on obtient une expression valable de la région faible inversion à la forte inversion, donc on a :

$$\left(\frac{V_{GB} - V_{FB} - \psi_s}{\gamma}\right)^2 = \psi_s + \phi_T \exp\left(\frac{\psi_s - V - \phi_B}{\phi_T}\right) \quad (\text{III.7})$$

Bien que  $I_{DS}$  soit constante, ses deux composantes sont fonction de la distance  $x$  le long du canal. Il faut également noter que  $I_{diff}$  et  $I_{drift}$  sont des équations différentielles couplées, ce qui signifie qu'elles ne peuvent pas être intégrées séparément, cependant, il est possible de contourner ce problème en supposant qu'une seule des deux composantes est présente. Ainsi, en considérant que la composante de conduction, nous pouvons intégrer la partie conduction avec les conditions aux limites, de même pour la partie diffusion.

En utilisant (III.4) dans (III.3), on obtient les composantes du courant de drain dues à la présence de la conduction et de la diffusion :

$$I_{drift} = \mu C'_{OX} \frac{W}{L} \left[ (V_{GB} - V_{FB})(\psi_{sL} - \psi_{s0}) - \frac{1}{2}(\psi_{sL}^2 - \psi_{s0}^2) - \frac{2}{3}\gamma \left( \psi_{sL}^{3/2} - \psi_{s0}^{3/2} \right) \right]$$

$$I_{diff} = \mu C'_{OX} \frac{W}{L} \left[ \phi_T (\psi_{sL} - \psi_{s0}) + \phi_T \gamma \left( \psi_{sL}^{1/2} - \psi_{s0}^{1/2} \right) \right]$$

Finalement, l'équation générale et précise du modèle charge sheet, valable dans toutes les régions de fonctionnement, est donné par [25] :

$$I_{DS} = \frac{W}{L} [f(\psi_{sL}) - f(\psi_{s0})] \quad (\text{III.8})$$

$$\text{Ou } f(\psi_s) = \mu C'_{OX} \left[ (V_{GB} - V_{FB} + \phi_t) \psi_s - \frac{1}{2} \psi_s^2 - \frac{2}{3} \gamma \psi_s^{3/2} + \phi_t \gamma \psi_s^{1/2} \right]$$

Le potentiel de surface de la source  $\psi_{s0}$  et le potentiel de surface du drain  $\psi_{sL}$  sont la solution de

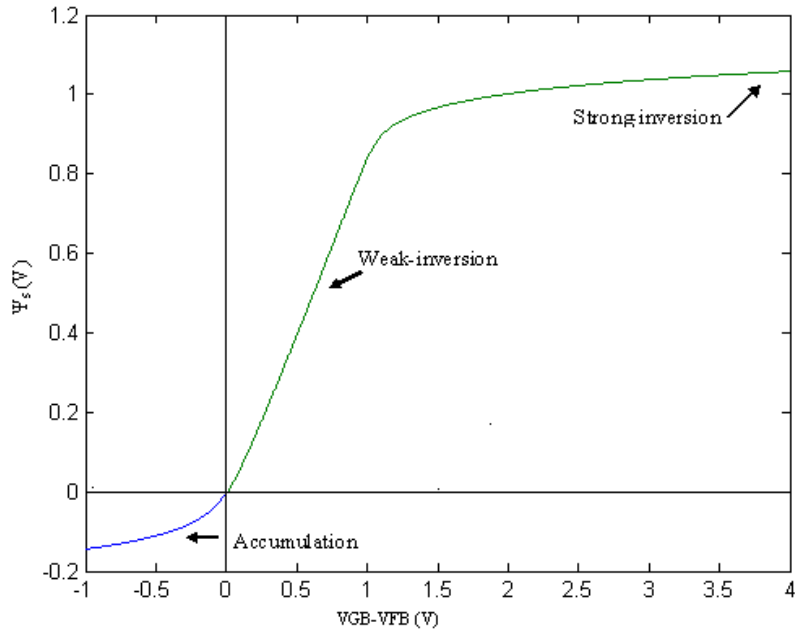
l'équation implicite résolue par itération (III.8) :

$$\psi_s = V_{GB} - V_{FB} - \gamma \sqrt{\psi_s - \phi_t e^{(\psi_s - 2\phi_F - V)/\phi_t}} \quad (\text{III.9})$$

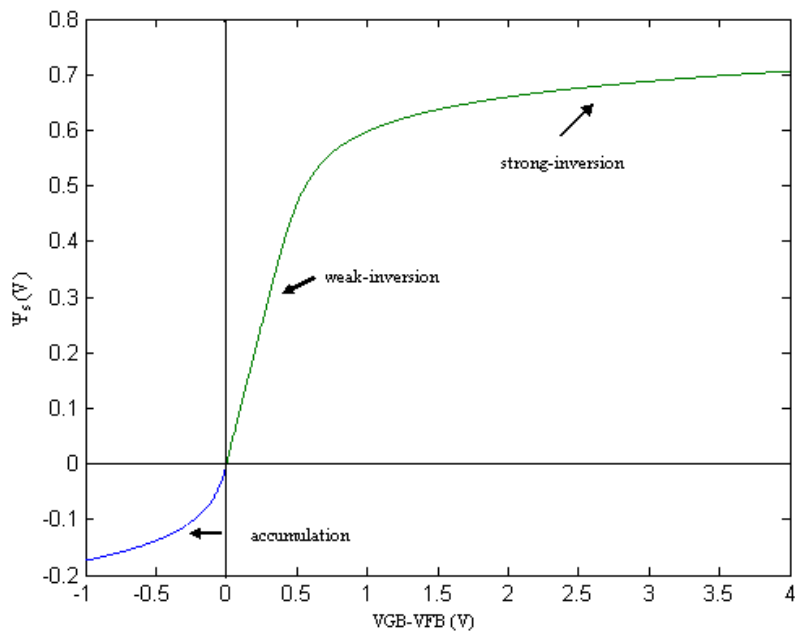
Où  $\phi_F$  est le potentiel de Fermi de la masse,  $V$  est égal à la polarisation de source  $V_{SB}$  ou à la polarisation de drain  $V_{DB}$ .

### 3.4 Illustration graphique :

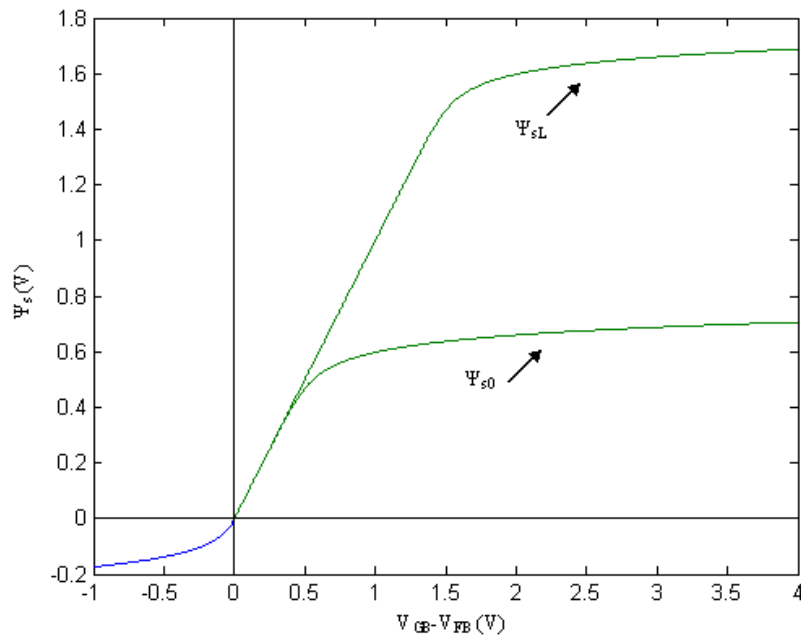
Le potentiel de surface  $\psi_s$  est défini comme le potentiel électrostatique à l'interface oxyde de grille/substrat par rapport au substrat neutre. Pour un MOSFET de type n avec un dopage de substrat uniforme  $N_A$  et une capacité d'oxyde  $C'_{ox}$ ,  $\psi_s$  peut être calculé à partir de la relation implicite (III.9). La relation implicite pour  $\psi_s$  peut être résolue de manière itérative en utilisant la méthode de Newton-Raphson [31]. En utilisant une estimation simple mais précise d'ordre zéro de  $\psi_s$  et en appliquant la méthode de Newton-Raphson du premier ordre à l'équation implicite pour le potentiel de surface, un grand nombre d'itérations est nécessaire pour atteindre une précision de  $10^{-10}\phi_T$ , où  $\phi_T$  est la tension thermique. Dans le but de réduire le nombre d'itérations nécessaires pour atteindre cette précision, Nous avons adopté la méthode de Newton-Raphson du second ordre [32].



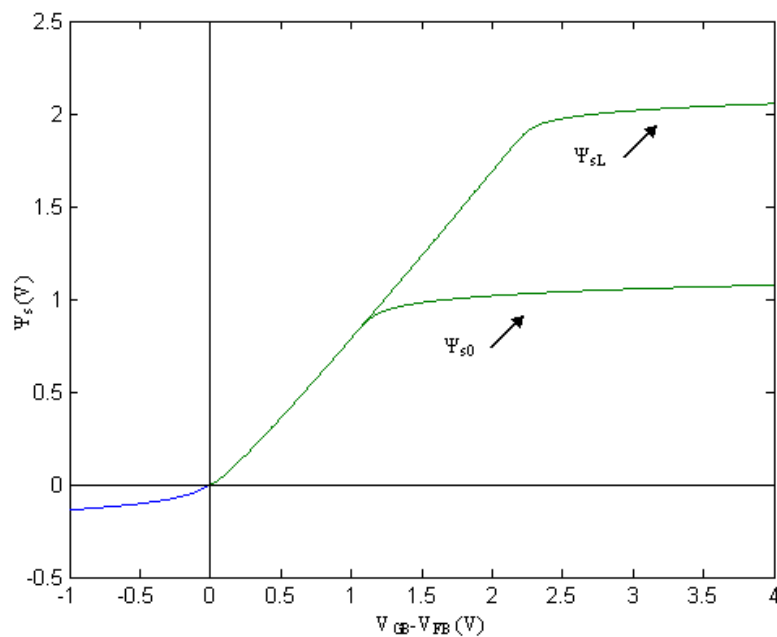
**Figure 3. 2 :** Le potentiel de surface simulé en fonction de la polarisation de la grille  $V_{GB}$  dans toutes les régions pour  $N_A = 2e23m^{-3}$  et  $V = 0V$ .



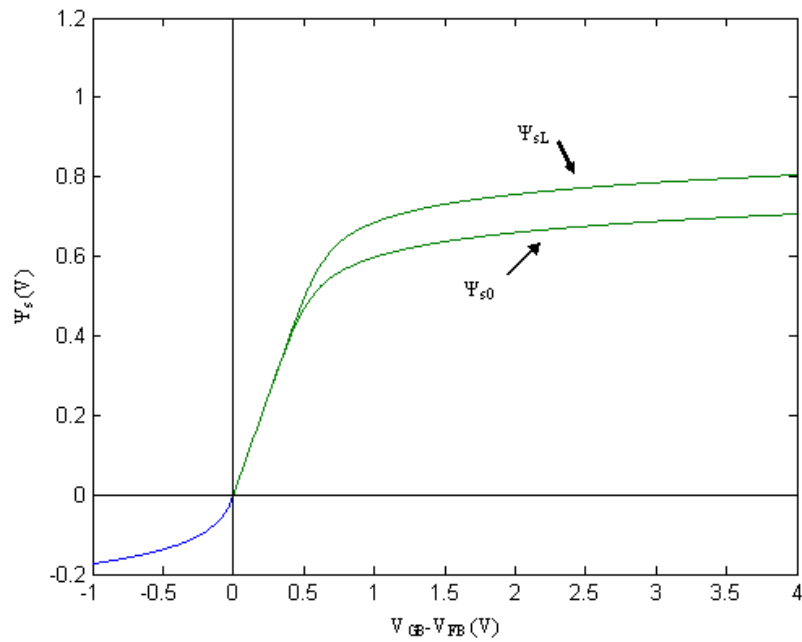
**Figure 3. 3 :** Le potentiel de surface simulé en fonction de la polarisation de la grille  $V_{GB}$  dans toutes les régions pour  $N_A = 1e17cm^{-3}$  et  $V = 0V$ .



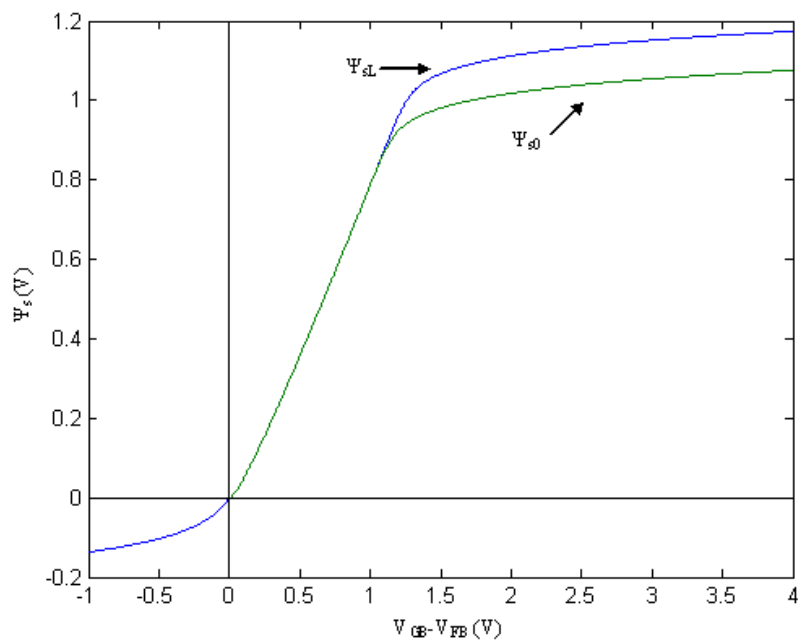
**Figure 3. 4:** Le potentiel de surface simulé du côté de la source ( $\psi_{s0}$ ) et du drain ( $\psi_{sL}$ ),  $V_{DB} = 1$ ,  $V_{SB} = 0V$  et  $N_A = 1e17m^{-3}$ .



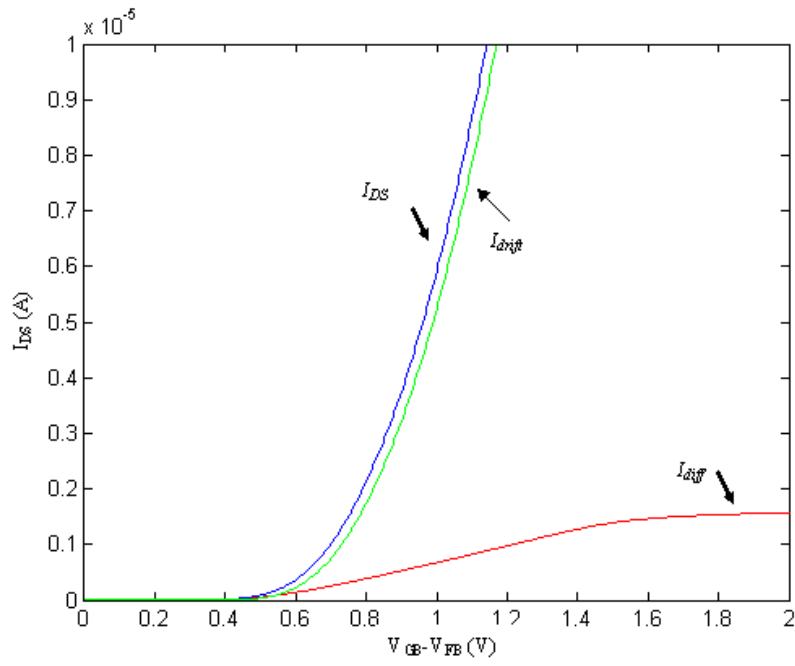
**Figure 3. 5:** Le potentiel de surface simulé du côté de la source ( $\psi_{s0}$ ) et du drain ( $\psi_{sL}$ ),  $V_{DB} = 1$ ,  $V_{SB} = 0V$  et  $N_A = N_d = 2e23m^{-3}$ .



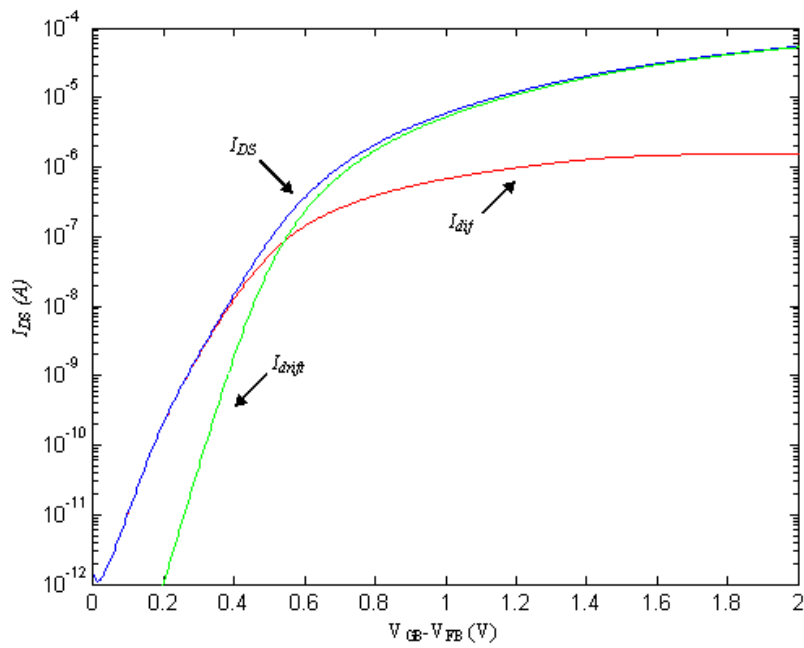
**Figure 3. 6 :** Le potentiel de surface simulé du côté de la source ( $\psi_{s0}$ ) et du drain ( $\psi_{sL}$ ),  $V_{DB} = 100\text{mV}$ ,  $V_{SB} = 0\text{V}$  et  $N_a = 1e17\text{m}^{-3}$ .



**Figure 3. 7 :** Le potentiel de surface simulé du côté de la source ( $\psi_{s0}$ ) et du drain ( $\psi_{sL}$ ),  $V_{DB} = 100\text{mV}$ ,  $V_{SB} = 0\text{V}$  et  $N_a = 2e23\text{m}^{-3}$ .



(a)

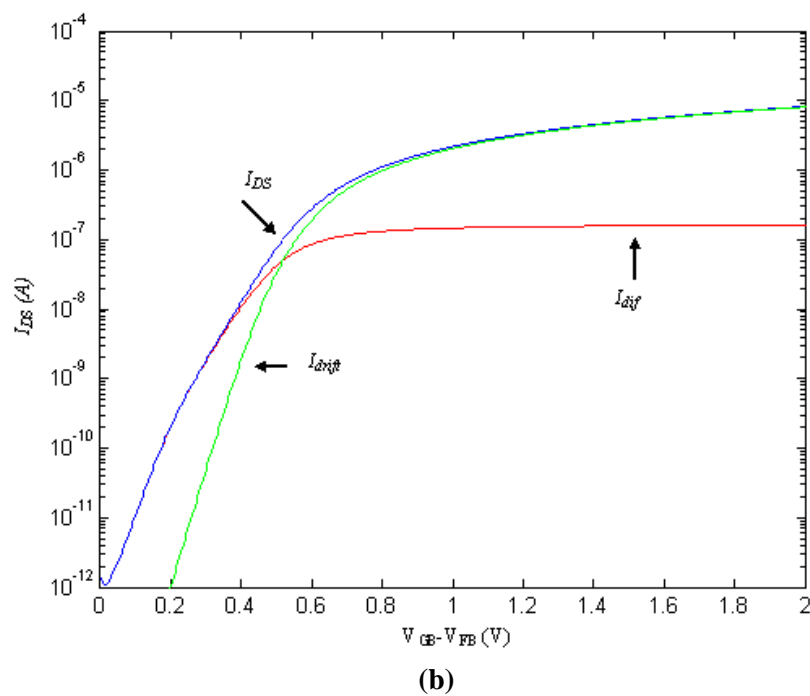
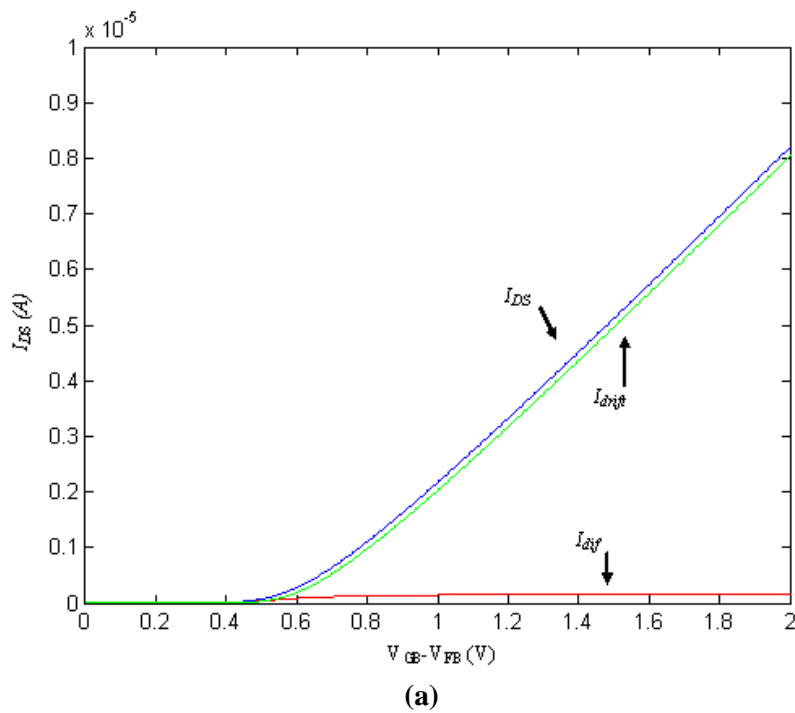


(b)

**Figure 3. 8 :** Le courant de canal  $I_{DS}$ , ses composantes  $I_{drift}$ , et  $I_{diff}$  en fonction de la polarisation effective de la grille,  $V_{DB} = 1V$ ,  $V_{SB} = 0V$  et  $N_A = 1e17m^{-3}$ .

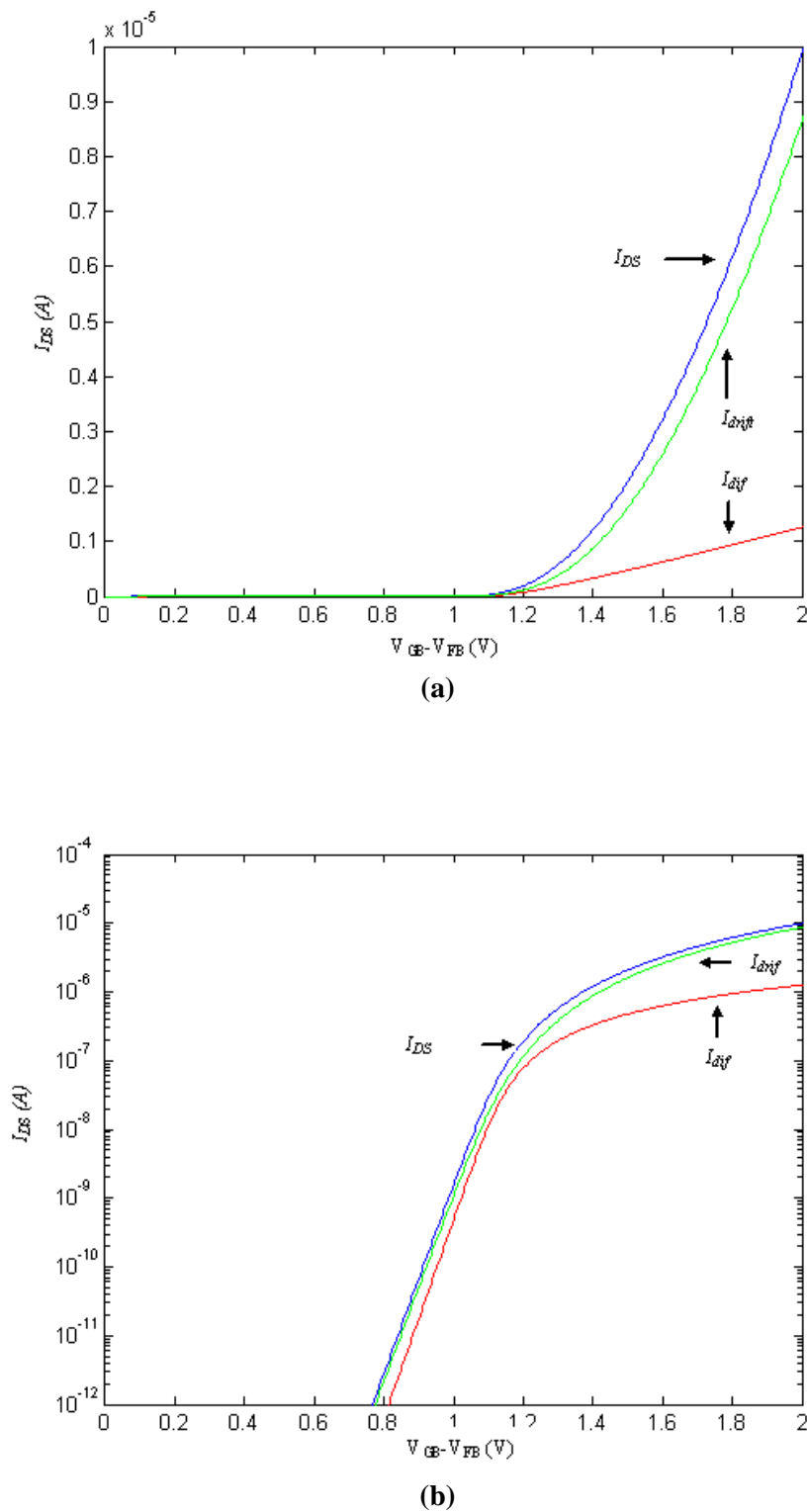
- (a) caractéristiques dans une échelle linéaire
- (b) caractéristiques en échelle logarithmique





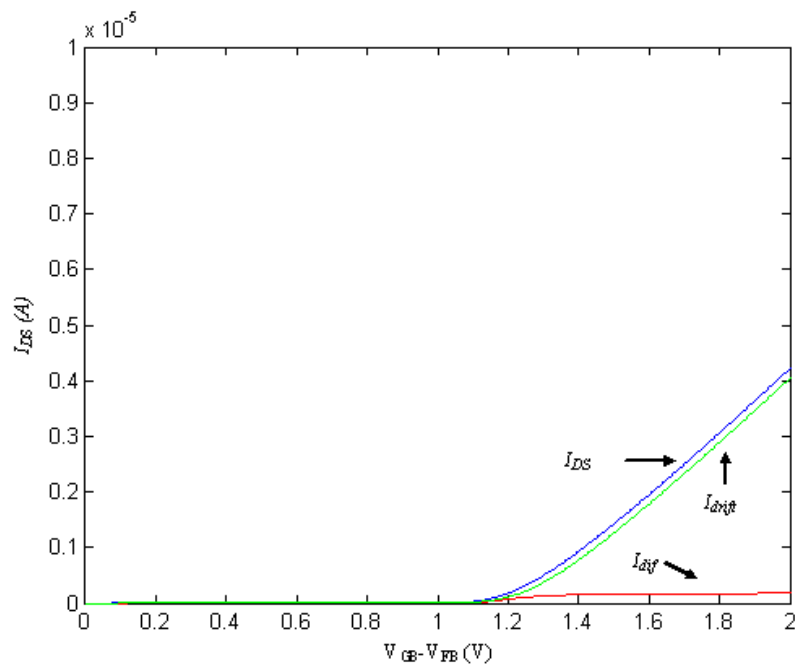
**Figure 3. 9:** Le courant de canal  $I_{DS}$ , ses composantes  $I_{drift}$ , et  $I_{diff}$  en fonction de la polarisation effective de la grille,  $V_{DB} = 100$  mV,  $V_{SB} = 0$ V et  $N_A = 1e17m^{-3}$ .

- (a) caractéristiques dans une échelle linéaire  
 (b) caractéristiques en échelle logarithmique

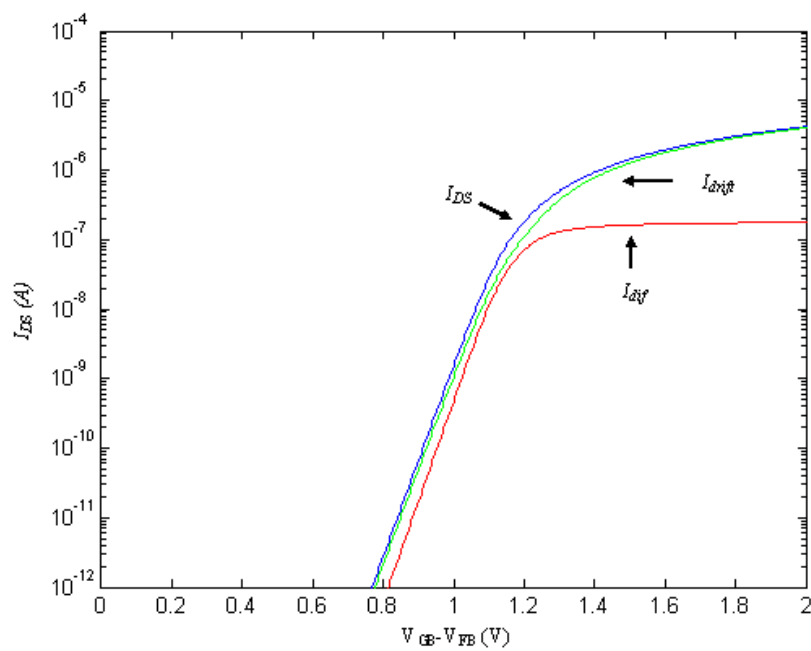


**Figure 3. 10:** Le courant de canal  $I_{DS}$ , ses composantes  $I_{drift}$ , et  $I_{diff}$  en fonction de la polarisation effective de la grille,  $V_{DB} = 1V$ ,  $V_{SB} = 0V$  et  $N_A = 2e23m^{-3}$ .

- (a) caractéristiques dans une échelle linéaire  
 (b) caractéristiques en échelle logarithmique



(a)

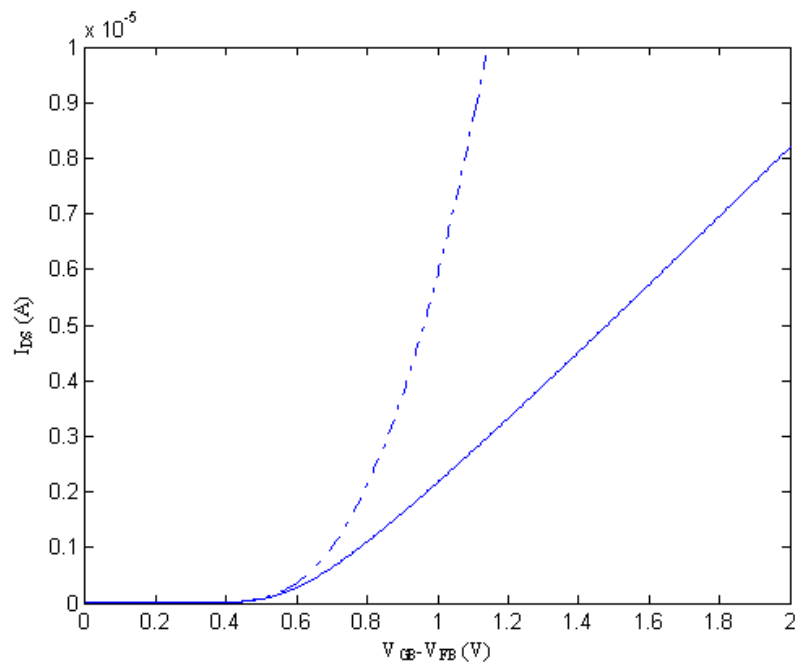


(b)

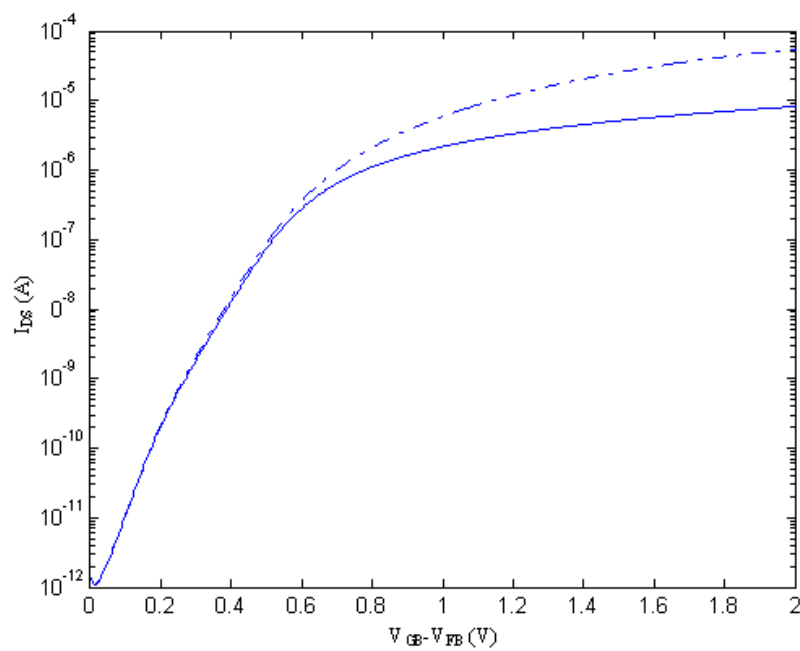
**Figure 3. 11:** Le courant de canal  $I_{DS}$ , ses composantes  $I_{drift}$ , et  $I_{diff}$  en fonction de la polarisation effective de la grille,  $V_{DB} = 100 \text{ mV}$ ,  $V_{SB} = 0\text{V}$  et  $N_A = 2e23\text{m}^{-3}$ .

(a) caractéristiques dans une échelle linéaire

(b) caractéristiques en échelle logarithmique



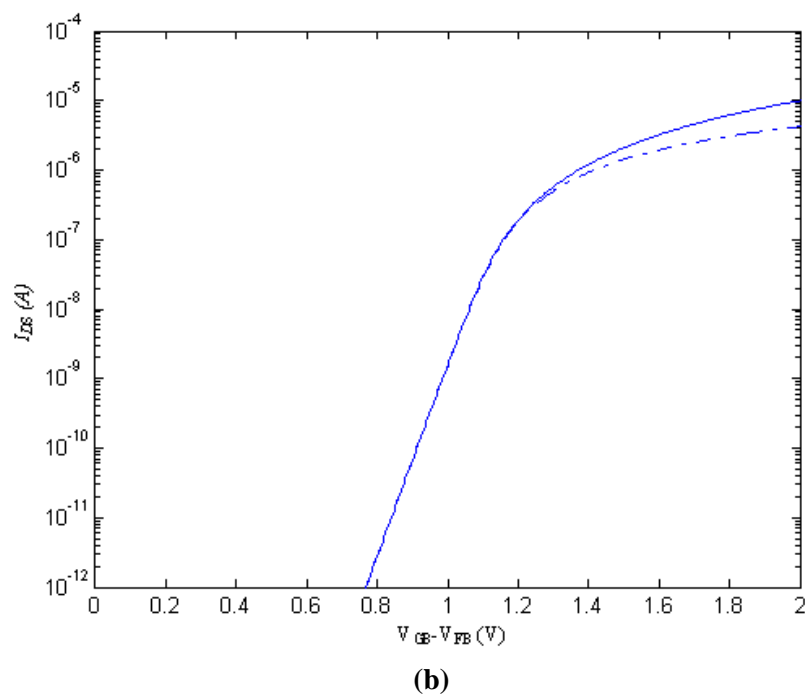
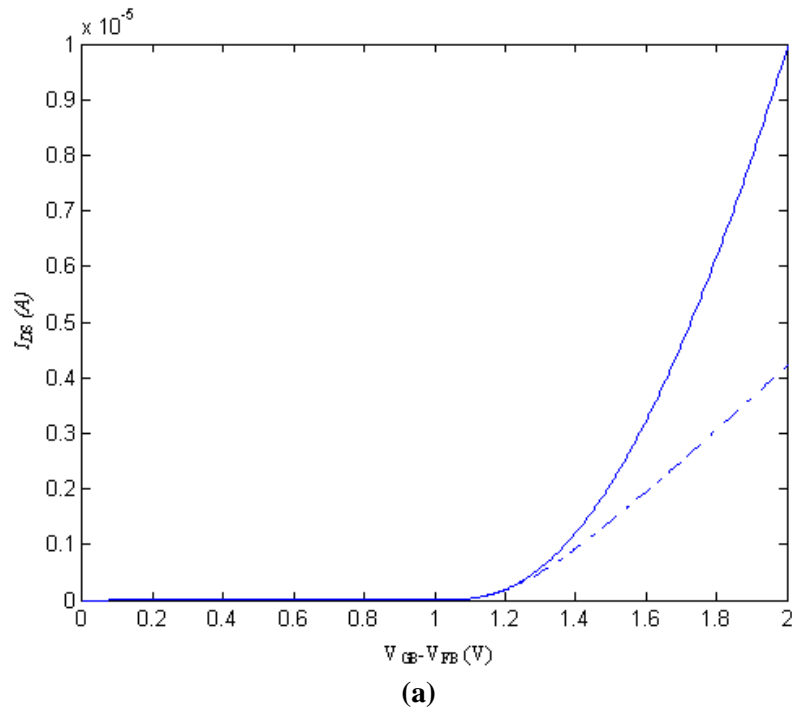
(a)



(b)

**Figure 3. 12:** Le courant de canal  $I_{DS}$  calculé pour  $V_{DS} = 100\text{mV}$  (ligne pleine) et  $V_{DS} = 1\text{V}$  (lignes pointillées), en fonction de la polarisation effective de la grille, avec  $N_A = 1\text{e}17\text{m}^{-3}$ .

- (a) caractéristiques dans une échelle linéaire
- (b) caractéristiques en échelle logarithmique



**Figure 3. 13:** Le courant de canal  $I_{DS}$  calculé pour  $V_{DS} = 1V$  (ligne pleine) et  $V_{DS} = 100\text{ mV}$  (lignes pointillées), en fonction de la polarisation effective de la grille, avec  $N_A = 2e23\text{m}^{-3}$ .

- (a) caractéristiques dans une échelle linéaire
- (b) caractéristiques en échelle logarithmique

### 3.5 Conclusion :

Les modèles de la physique compacte ont un inconvénient qui apparaît à ce stade du calcul numérique. En effet, les valeurs du potentiel de surface  $\psi_{sL}$  et  $\psi_{s0}$  nécessaires au calcul du courant de drain doivent être obtenues numériquement, par la résolution de l'équation implicite.

Dans la région de faible inversion,  $\psi_{sL}$  est presque égal  $\psi_{s0}$  avec une faible erreur mais qui peut provoquer des erreurs importantes dans le calcul de la distribution du courant, car le courant  $I_{DS}$  il dépend de la différence  $\psi_{sL} - \psi_{s0}$ . En conséquence, une détermination extrêmement précise du potentiel de surface est essentielle à la bonne conduite du modèle charge sheet [15].

Le courant de drain et ces composantes, ainsi que les potentiels de surface sont illustrés dans les figures pour différents paramètres.

Le modèle de charge sheet est fortement lié à la physique du dispositif MOSFET, et permet donc une précision optimale de la modélisation et la simulation des circuits à haute densité d'intégration (VLSI-ULSI).

## Conclusion générale

Les travaux reportés dans ce manuscrit ont pour objectif la compréhension et la modélisation de nombreux phénomènes physiques liés à la réduction des dimensions de la capacité **MOS** et le transistor **MOSFET** afin de modéliser le courant de drain de transistor **MOS**. On s'intéresse principalement à la modification de quelques-uns de ses paramètres. ( $V_{DB}$ ,  $V_{SB}$ ), conduisant à un changement de ses caractéristiques électriques

Nous avons commencé par réaliser une synthèse des principaux modes de fonctionnement de la capacité **MIS** et du transistor **MOSFET**.

Une revue complète des modèles basés sur le potentiel de surface pour les MOSFETs a été présenté dans ce travail. Les questions fondamentales liées à la formulation du potentiel de surface ont d'abord été discutées.

- Les équations décrivent ces quantités sont basées sur le potentiel de surface, valides pour toutes les régions.
- Le potentiel de surface est calculé par la méthode itérative de Newton–Raphson, ce potentiel est définie comme le potentiel électrostatique au niveau de l'interface oxyde/substrat par une équation implicite qui tiens compte des quasi-niveaux de Fermi (généralement utile dans le cas du canal court).

Les résultats de simulation ont prouvé que le courant de drain dans la forte inversion est dû principalement au courant de conduction et dans la faible inversion il est dû au courant de diffusion.

Le modèle Charge sheet a fourni une bonne méthode pour une évaluation analytique du potentiel de surface dépendant de la tension de polarisation de la grille et présente une simulation plus générale sur toutes les différentes régions d'inversion. Tous cela nous a permis de suggérer les perspectives suivantes pour poursuivre notre étude :

- L'introduction des effets de canaux courts.
- Généralisé le modèle pour des phénomènes physiques qui influent sur le courant  $I_{DS}$  connue la polydéplétion de la grille
- Étudié l'influence de la variation de la mobilité des porteurs sur le courant du canal.
- Utiliser ce modèle pour estimer la distorsion harmonique du signal dans le transistor.

## Références Bibliographiques

- [1] **C. BUTTAY**, « Contribution à la conception par la simulation en électronique de puissance application à l'onduleur basse tension », thèse doctorat, l'institut national de sciences.
- [2] **H. MATHIEU**, « physique des semi-conducteurs et des composants électronique », édition Dunod, paris 2001.
- [3] **A. VAPAILLE et R. CASTAGNE**, « dispositifs et circuits intégrés semiconducteurs », édition BORDAS, paris 1987.
- [4] **R. MHAMDI**, « modélisation des mécanismes de dégradation de l'interface Si-SiO<sub>2</sub> », thèse de magistère, université de Constantine, 2001.
- [5] site: <http://www.eudil.fr/eudil/bbsc/unip/unip700.html>
- [6] physique des composants : structure **MOS**.  
Site: [www.comelec.enst.fr/tpsp/sc/poly/corr/td\\_capamos.pdf](http://www.comelec.enst.fr/tpsp/sc/poly/corr/td_capamos.pdf)
- [7] **A. CANEPARI** « Macro-modélisation des structures MOS (haute tension) intégrés avec prise en compte de l'auto-échauffement », institut national des sciences appliqués de Lyon, 2006
- [8] **M. A. ABDI** : « Modélisation de l'inverse de la pente sous seuil des transistors FETS nanométriques », thèse magistère. [www.univ-batna.dz/theses/th-fac-ing.html](http://www.univ-batna.dz/theses/th-fac-ing.html).
- [9] <http://www.bibsciences.org/bibsup/opt-coll/pub/2/pdf/t2p60.pdf>
- [10] **S. BERNARDINE**, « Modélisation des structures **MOS**: application aux dispositifs mémoires », thèse doctorat, université d'AIX-MARSEILLE I.
- [11] [http://pageperso-orange.fr/physique.belledonne/Electronique\\_MOS/2-TransistorMOS.pdf](http://pageperso-orange.fr/physique.belledonne/Electronique_MOS/2-TransistorMOS.pdf)
- [12] **T. SKOTNICKI**, « Transistor **MOS** et sa technologie de fabrication », Technique de l'ingénieur, traité électronique, E2430, 2000.
- [13] **D. BIRAHIM**, « Etude et modélisation compacte d'un transistor **MOS** SOI double grille dédiée à la conception », Thèse docteur de l'université de Louis Pasteur -Strasbourg 1.
- [14] **D. VUILLAUME**, « Nature et mécanisme de création des défauts induits à l'interface **Si-SiO<sub>2</sub>** par injections homogènes de porteurs à travers l'oxyde de grille », journal de physique III,



juin 1992, p.947.

[15] **Y. TSIVIDIS**, « Operation and modelling of the **MOS** transistor», second edition. Columbia University

[16] **Mahdi Ghasemi SHIRVAN & Morteza FATHIPOUR**, « A Compact Model for the Ion Implanted Channel LDMOS Transistor », *Solide State Sciences*, Vol. 14, pp. 471-475, 2012.

[17] **A. Litty, S. Ortolland, D. Golanski, et al.**, "Optimization of a high-voltage MOSFET in ultra-thin 14nm FDSOI technology," in *2015 IEEE 27th International Symposium on Power Semiconductor Devices & IC's (ISPSD)*, 2015, pp. 73–76.

[18] **J. P. Noel, O. Thomas, M. A. Jaud, et al.**, "Multi-VT UTBB FDSOI device architectures for low-power CMOS circuit," *IEEE Trans. Electron Devices*, vol. 58, no. 8, pp. 2473–2482, 2011.

[19] **Y. Solaro**, "Conception, fabrication et caractérisation de dispositifs innovants de protection contre les décharges électrostatiques en technologie FDSOI," Thèse de doctorat, Université de Grenoble, 2014.

[20] **R. W. Erickson and D. Maksimovic**, *Fundamentals of Power Electronics*, 2nd ed. Springer Science & Business Media, 2001

[21] **R. A. Bianchi, C. Raynaud, F. Blanchet, et al.**, "High voltage devices in advanced CMOS technologies," in *2009 IEEE Custom Integrated Circuits Conference*, 2009, pp. 2–5.

[22] **Charles TEYSSANDIER**, « Contribution à la Modélisation Non-Linéaire de Transistors de Puissance HEMT Pseudomorphiques sur Substrat AsGa : Analyse des Effets Parasites », Thèse de Doctorat de l'Université de Limoges, France, Mars 2008.

[23] **Andrey V. GREBENNIKOV & Fujiang LIN**, « An Efficient CAD-Oriented Large-Signal MOSFET Model », *IEEE Transactions on Microwave Theory and Techniques*, Vol. 48, No. 10, pp. 1732-1741, October 2000.

[24] **R. van Langevelde, A. J. Scholten, and D. B. M. Klaassen**, "Physical background of MOS model 11", Nat. Lab. Unclassified Report 2003/00239. April 2003. (Available on line at <[http://www.semiconductors.philips.com/Philips\\_Models/](http://www.semiconductors.philips.com/Philips_Models/)>)

[25] **J. R Brews**, "A charge sheet model for the MOSFET," *Solid-State Electronics*, vol.21, pp.345--355, 1978.

- [26] **H. C. Pao and C. T. Sah**, "Effects of diffusion current on characteristics of metal-oxide (insulator)-semiconductor transistors," *Solid-State Electronics*, vol. 9, pp. 927--937, 1966.
- [27] **F. Van de Wiele**, A long-channel MOSFET model, *Solid-State Electronics*, Volume 22, Issue 12, December 1979 pp. 991-997.
- [28] **G. Baccarani, M. Rudan, and G. Spadini**, "Analytical i.g.f.e.t. model including drift and diffusion currents", *Solid-state and Electron Devices*, vol. 2, no. 2, pp. 62--68, March 1978.
- [29] **N. Arora**, *MOSFET Models for VLSI Circuit Simulation : Theory and Practice*, Springer-Verlag New York, Inc., Secaucus, NJ, 1993.
- [30] **D. Ward, R. Dutton**, "A charge-oriented model for MOS transistor capacitance," *IEEE Journal of Solid-State Circuits*, vol SC-13, pp. 703-707, Oct. 1978.
- [31] **A.R. Boothroyd et al**, *IEEE Trans. Computer-Aided Des*, Vol. CAD-10, pp. 1512-1529, 1991.
- [32] **R. van Langevelde, A.J. Scholten and D.B.M. Klaassen**, Recent enhancements of MOS Model 11: Philips Research Laboratories, Prof. Holstlaan 4, 5656 AA Eindhoven, The Netherlands, [ronald.van.langevelde@philips.com](mailto:ronald.van.langevelde@philips.com).

## **ABSTRACT**

In this paper, we describe a model approach developed for circuit simulations, applied to the ideal long-channel MOS transistor. The model describes all the characteristics of the transistor as a function of the surface potentials. In the classical approach, these are calculated iteratively at each applied voltage. The idea of this development is to study the Charge sheet model based on an analytical approximation of the implicit surface potential equation. Different approximations of the surface potential can be made in the different regions of operation of the transistor, this model based on a single equation valid from subthreshold to saturation, involves the conduction and diffusion currents, separately.

**Keywords:** MOSFET, Charge sheet model, long channel MOS.