

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTRE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE SCIENTIFIQUE



M/ELE.MiC
2012/02
02/02



UNIVERSITE DE JIJEL
Faculté des Sciences et de la technologie
Département d'Electronique

جامعة جيجل
مكتبة كلية العلوم والتكنولوجيا
رقم المرجع M.1.2.2.2

Mémoire de fin d'études
Pour Obtention du Diplôme de Master en Electronique

Option : Electronique et Microélectronique

Thème

**Modélisation du transistor MOS à
base de schéma équivalent dans le
domaine des hyperfréquences**

Réalisé par :

M^{lle} Yamina LABIAD

Encadrée par :

M. Mohammed TAMOUM

Promotion juin 2012

Remerciements

On dit souvent que le trajet est aussi important que la destination. Les deux années de maîtrise nous ont permis de bien comprendre la signification de cette phrase toute simple. Ce parcours, en effet, ne s'est pas réalisé sans défis et sans soulever de nombreuses questions pour lesquelles les réponses nécessitent de longues heures de travail.



*Je tiens à la fin de ce travail à remercier **ALLAH** le tout puissant de nous avoir donné la foi et de nous avoir permis d'en arriver là.*



*je tiens à exprimer mes vifs remerciements à mon encadreur **M Mohammed TAMOUM** pour son aide, ses encouragements, son patience et pour les efforts qui me a fournis à fin d'effectuer cette mémoire.*



** Et je tiens aussi à remercier **les membres de jury** qui ont accepté de juger mon travail :*

Dr. Merabet .S, Dr Boukaroum. F

J'exprime mes remerciements à tous mes enseignants pendant toutes les années d'études à l'université de Jijel, ainsi que tous ceux qui ont contribué de près ou de loin à la réalisation de ce travail.

Yamina

DEDICACE

Je tiens vivement à dédié ce travail en signe de respect et de reconnaissance :

*A ma très chère mère Ghafia ,pour son grand cœur plein d'amour qui m'a donné la tendresse et l'espoir, qu'elle puisse maintenant recueillir avec fierté les résultats de sa générosité et que le grand Dieu les gardent pour moi.
QueDieula protégé.*

*A mon très cher père Madani,pour tous ses sacrifices, son encouragement et sa confiance qui m'a donné la volonté de passer toujours en avant.
QueDieu le protège.*

A ceux qui occupent une place importante dans ma vie :

Mes sœurs :

Habiba,Fayrouz,Samira ,Rachida ,Hanaa

Mon cher frèreHamza

Et le benjamin Youcef

Mon petit frèreLamin

*A mes petit ange les plus chères de mon cœurs : Malek, Wael
A toutes mes amies D'études pour les bons moments passés ensemble.*

A toute personne contribuer de près ou de loin à l'élaboration de cette mémoire.

Yamina

Sommaire

INTRODUCTION GENERALE	1
I. GENERALITE SUR LES TRANSISTORS MOS ET LES HYPERFREQUENCES	3
I.1 Introduction.....	3
I. 2 Le transistor MOS.....	3
I. 2.1 Structure MOS	3
I. 2.2 Principe de fonctionnement.....	4
I. 2.3 Les caractéristiques électriques.....	6
I. 3 Les transistors MOS dans le domaine des hyperfréquences.....	7
I. 4 Les transistors MOS en puissance	8
I. 5 Le transistor LDMOS	9
I. 6 Les mesures en hyperfréquences	11
I. 6.1 Les paramètres S	11
I. 6.2 Analyseurs de réseaux	13
I. 6.3 L'abaque de Smith	14
I.7 Conclusion	14
II. MODELISATION DU TRANSISTOR MOS EN HYPERFREQUENCES	16
II.1 Introduction	16
II.2 Définition d'un modèle	16
II.3 But de la modélisation.....	18
II.4 Exigence de la modélisation.....	18
II.5 Type de modélisation	19
II.5.1 Modélisation physique.....	19
II.5.2 Modélisation empirique	20
II.5.3 Modélisation à base de données expérimentales	21
II.6 Choix de modélisation.....	22
II.7. Modèle électrique du transistor MOS.....	22

II.7.1 Le schéma équivalent électrique.....	22
II.7.2 Les éléments de boitiers.....	24
II.7.3 Les éléments extrinsèques	24
II.7.4 Les éléments intrinsèques	25
II.8 Conclusion.....	27
III. METHODOLOGIE D'EXTRACTION DES PARAMETRES DU SCHEMA EQUIVALENT.....	28
III.1 introduction	28
III.2 Détermination les éléments du schéma équivalent petit signal.....	28
III.2.1 Extractions des éléments du boitier	29
III.2.2 Extractions des éléments extrinsèques	29
III.2.3 Extractions des éléments intrinsèques.....	36
III.4 Conclusion	40
IV. RESULTATS ET INTERPRITATIONS.....	41
IV.1 Introduction.....	41
IV.2 Définition d'un simulateur.....	41
IV.3 Les différents types de simulation	41
IV.3.1 La simulation électromagnétique.....	41
IV.3.2 La simulation physique	41
IV.3.3 La simulation thermique	42
IV.3.4 La simulation électrique.....	42
IV.4 Critères de choix d'un simulateur	42
IV.5 le logiciel ADS.....	42
IV.6 Les techniques de simulation.....	43
IV.7 Caractéristiques statique du composant utilisé	43
IV.8 Intégration du schéma équivalent dans le simulateur	45

IV.9 Visualisation des paramètres S simulés	46
IV.10 Validation du modèle en régime petit-signal	47
IV.11 Variation des éléments intrinsèques en fonction de la polarisation.....	54
IV.12 Conclusion	60
Conclusion générale et perspectives	61

Liste des Figures

<i>Figure I.1 : Schéma d'un transistor MOS type N.</i>	3
<i>Figure I.2 : En a) le canal est entièrement ouvert. Le courant est proportionnel à V_{ds}. Le transistor se comporte comme une conductance contrôlée par la grille. En b) le rétrécissement du canal près du drain provoque le ralentissement de la croissance de I_{ds}. En c) pincement du canal, le transistor est en saturation.</i>	5
<i>Figure I.3-a : Caractéristique de transfert</i>	7
<i>Figure I.3-b : Caractéristique de sortie.</i>	7
<i>Figure I.4: Coupe schématique du transistor LDMOS.</i>	10
<i>Figure I.5: présentation du transistor par un quadripôle.</i>	12
<i>Figure I.6: Architecture simplifiée de l'analyseur de réseau.</i>	14
<i>Figure II.1 : Schéma équivalent conventionnel du LDMOS.</i>	23
<i>Figure II.2 : Origine physique du schéma équivalent du LDMOS.</i>	24
<i>Figure II.3 : Schéma équivalent électrique des éléments extrinsèques.</i>	24
<i>Figure II.4 : Schéma équivalent électrique de la partie intrinsèque du MOS.</i>	25
<i>Figure III.1 : Schéma équivalent du boîtier.</i>	29
<i>Figure III.2: Schéma équivalent petit signal à polarisation froide pour $V_{ds} = 0V$ et $V_{gs} \gg V_{th}$.</i>	31
<i>Figure III.3 : Procédure d'extraction des éléments extrinsèques du LDMOS.</i>	33
<i>Figure III.4 : Schéma équivalent à polarisation froide sans boîtier.</i>	33
<i>Figure III.5 : Eléments extrinsèques (R_g, R_d, R_s, L_g, L_d et L_s) extraits en fonction de la fréquence pour $V_{gs} = 4.8V$ et $V_{ds} = 26V$</i>	35
<i>Figure III.6 : Circuit MOSFET intrinsèque.</i>	36

<i>Figure III.7 Procédure d'extraction des éléments intrinsèques du composant.</i>	37
<i>Figure III.8 :Eléments intrinsèques $G_d, G_m, C_{gs}, G_{gd}, C_{ds}$ extraits en fonction de la fréquence à $V_{gs} = 4.8V$ et $V_{ds} = 26V$.</i>	39
<i>Figure IV.1 : Caractéristiques statiques de sortie.</i>	44
<i>Figure IV.2 : Caractéristiques statiques de transfert.</i>	44
<i>Figure IV.3 : Design utilisé pour la visualisation des paramètres S mesurés sous ADS.</i>	45
<i>Figure IV.4 : Schéma équivalent introduit dans le simulateur ADS.</i>	46
<i>Figure IV.5 : Les paramètres S mesurés.</i>	47
<i>Figure IV.6 : Comparaisons entre mesure et simulation des paramètres S pour $V_{gs}=4.8V$ et $V_{ds}=26V$.</i>	48
<i>Figure IV.7 : Comparaison des paramètres S mesurés et simulés en module</i>	49
<i>Figure IV.8 : Comparaison des paramètres S mesurés et simulés en dB pour</i>	50
<i>Figure IV.9 : Comparaison des paramètres S mesurés et simulés en phase pour.</i>	50
<i>Figure IV.10 : Comparaison entre mesure et simulation des paramètres S pour $V_{gs} = 0.75V$ et $V_{ds} = 6.6V$</i>	51
<i>Figure IV.11 : Comparaison entre mesure et simulation des paramètres S pour $V_{gs} = 5.2V$ $V_{ds} = 5V$.</i>	52
<i>Figure IV.12 : Comparaison entre mesure et simulation des paramètres S pour $V_{gs} = 5.6V$ et $V_{ds} = 15V$.</i>	52
<i>Figure IV.13 : Comparaison entre mesure et simulation des paramètres S pour $V_{gs} = 4.8$ et $V_{ds} = 10V$</i>	53
<i>Figure IV.14 : Variation des éléments intrinsèques par rapport à V_{ds} pour différentes valeurs de V_{gs}</i>	56
<i>Figure IV.15 : Variation des éléments intrinsèques par rapport à V_{gs} pour différentes valeurs de V_{ds}.</i>	59

Liste des Tables

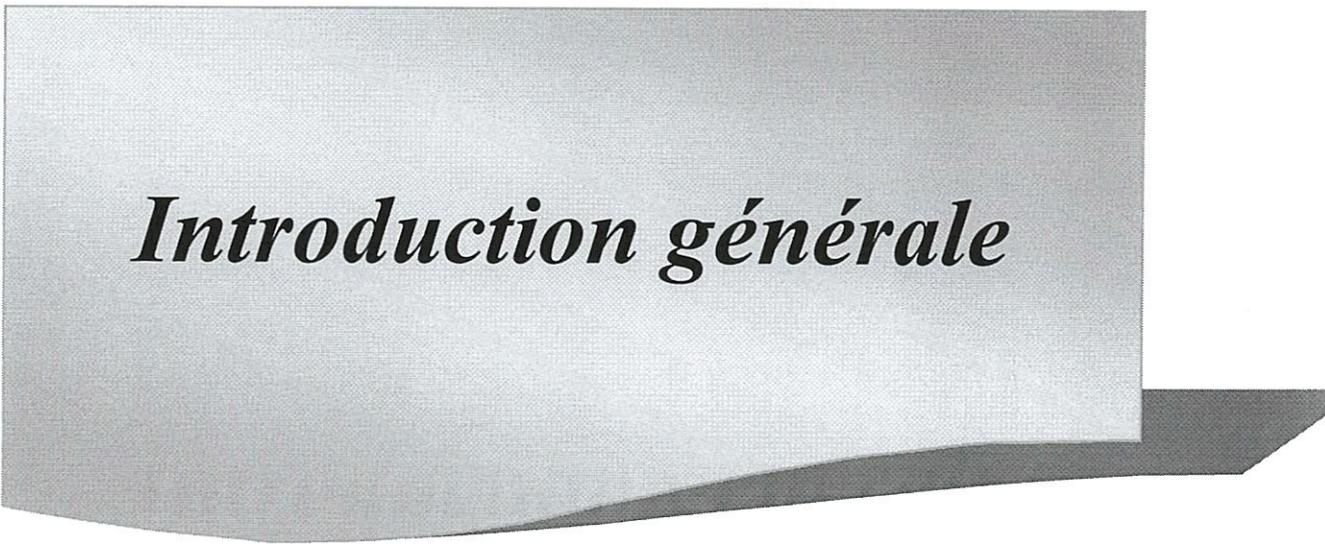
<i>Tableau III.1 : Les éléments du boitier du transistor BLF2043F.</i>	29
<i>Tableau III.2 : Matrices de passage.</i>	32
<i>Tableau III.3 : les éléments extrinsèques extraits à polarisation froide.</i>	36
<i>Tableau III.4 : Les éléments intrinsèques extraits à $V_{gs} = 4.8V$ et $V_{ds} = 26V$.</i>	40

LEXIQUES ET SYMBOLES

<i>ADS</i>	Advanced Design System, Simulateur électrique RF de circuits
<i>BSIM</i>	Modèle physique de transistor MOS de l'Université de Berkeley
<i>bulk</i>	Substrat de Silicium massif
<i>CAO</i>	Conception Assistée par Ordinateur
<i>CMOS</i>	Complementary MOS
<i>DC</i>	Courant continu
<i>DMOS</i>	Diffused Metal-Oxide Semiconductor
<i>FET</i>	Field effect Transistor
<i>GaAs</i>	Arséniure de Gallium
<i>GaN</i>	Nitride de Gallium
<i>HBT</i>	Heterjunction Bipolar Transistor
<i>HEMT</i>	High Electron Mobility Transistor
<i>HF</i>	Haute fréquence
<i>LDMOS</i>	Laterally Diffused Metal Oxide Semiconductor
<i>LNA</i>	Low Noise Amplifier, amplificateur faible bruit
<i>MESFET</i>	Métal Semiconductor Field Effect Transistor
<i>MOS</i>	Metal Oxide Semi-conducteur
<i>MOSFET</i>	Métal Oxyde Semi-conducteur Field Effect Transistor
<i>P⁺ Sinker</i>	Implant fortement dope pour relier la source directement à la masse
<i>RF</i>	Radio Fréquence
<i>Si</i>	Silicium
<i>SiO₂</i>	Dioxyde de silicium
<i>SPICE</i>	Simulation Program with Integrated Circuit Emphasis
<i>SoC</i>	System on Chip, Système intégré sur une puce

<i>TMOS</i>	Transistor MOS
<i>VNA</i>	Vector Network Analyzer
a_1	Puissance d'onde électromagnétique transverse incidente au port 1
a_2	Puissance d'onde électromagnétique transverse incidente au port 2
b_1	Puissance d'onde électromagnétique transverse réfléchie au port 1
b_2	Puissance d'onde électromagnétique transverse réfléchie au port 2
C_{PG}, C_{PD}	Capacités de plots de grille et de drain
C_{GS}, C_{GD}, C_{DS}	Capacités intrinsèques grille/source, grille/drain et drain/source
R_I	Résistance intrinsèques lie aux effets non quasi statiques
R_G, R_D et R_S	Résistances d'accès de grille, de drain et de source
L_G, L_D, L_S	Inductances d'accès de grille, de drain et de source
G_M	Transconductance de sortie S ou S/m
G_D, G_{DS}	Conductance de drain S ou S/m
L_{DP}, L_{GP}	Inductances du boîtier
C_{DSP}, C_{GSP}	Capacités de boîtier
I_{DS}, I_D	Courant entre le drain et la source (A)
I_S	Courant de la source (A)
V_{GS}	Potentiel extrinsèque entre la grille et la source (V)
V_{DS}	Potentiel extrinsèque entre le drain et la source (V)
V_{Dsat}	Tension Drain/Source à partir de laquelle a lieu la saturation du courant (V)
V_{GD}	Potentiel extrinsèque entre la grille et le drain (V)
V_{GB}	Tension grille bulk (V)
V_{TH}, V_T	Tension de seuil (V)

Q_g	Charge totale stockée sur la grille (Cb)
e_{ox}	Epaisseur de l'oxyde de grille (m)
L	Longueur de grille, distance drain-source
W	Largeur transversale de la structure
LDD	Lightly Doped Drain
N	Concentration d'électrons (cm^{-3})
P	Concentration de trous (cm^{-3})
Z_c	L'impédance caractéristique
S_{ij}	paramètre S(Scattering) de réflexion d'indice i et j d'un multipole



Introduction générale

INTRODUCTION GENERALE

Les progrès technologiques accomplis depuis la réalisation du premier transistor ont permis l'essor de secteurs économiques à fort potentiel de croissance, tels que l'informatique ou les télécommunications. De plus en plus de puces électroniques sont désormais développées et présentes en masse dans notre quotidien [1].

En pratique, on dispose de modèles dits compacts tels que le *BSIM* développé à l'université de Berkeley, le *MOSMODEL* de Philips et *EKV* de l'école polytechnique fédérale de Lausanne ..., de tels modèles ne sont pas adaptés pour les technologies émergentes de recherche, à cause de leur complexité et du temps élevé pour l'extraction des paramètres.

Nous l'avons vu, l'activité *RF* en technologie *MOS* est relativement récente, et reste encore minoritaire. Or, dans un circuit *RF* ou dans un circuit numérique, le transistor n'est pas utilisé de façon identique. Les besoins et les contraintes des deux types de circuit diffèrent, et il en est par conséquent de même pour les modèles. Dans le but d'affiner la modélisation du transistor *MOS* en *RF*, il est donc essentiel de s'intéresser à certains aspects du composant, qui peuvent avoir une influence négligeable dans le cadre d'une application numérique, et néanmoins importante, voire prépondérante dans le comportement *RF* du transistor. Par conséquent, la solution qui pouvait contourner ce problème était l'utilisation d'un modèle empirique, rapide à extraire [2].

Même si l'évolution du transistor *MOS* a longtemps été pensée en termes de circuits numériques (microprocesseurs, microcontrôleurs,...), ses performances de rapidité en font désormais un composant intéressant pour les circuits analogiques et *RF*. Il reste surpassé par les technologies bipolaires ou *III-V*, mais présente notamment deux avantages importants :

- Son prix est moins élevé.
- Il offre la possibilité de réaliser facilement, sur un même circuit, des fonctions numériques et des fonctions analogiques ou *RF*.

Ceci a permis de développer de nombreuses applications *RF* grand public (principalement pour les communications sans fil) à moindre coût [3].

En conséquence, aujourd'hui, même si le transistor *MOS* reste un composant massivement utilisé pour la conception numérique, de nombreux efforts sont portés sur la fabrication de circuits *RF* en technologie *MOS*:

△ La modélisation des dispositifs d'un circuit intégré s'inscrit parmi les méthodologies permettant de réduire le temps de cycle et le coût d'un circuit. En effet, une des particularités des circuits intégrés est qu'une fois fabriquée, ils ne peuvent être modifiés. Ainsi, lors de la conception du circuit, le comportement électrique de celui-ci doit être simulé pour vérifier qu'il fonctionne correctement. Pour être pertinente, cette simulation doit bien entendu être la plus proche possible de la réalité.

Le but de cette étude est d'analyser puis de modéliser, à partir de données expérimentales, le comportement du transistor *MOS* en haute fréquence.

Ce mémoire comporte quatre chapitres :

Dans le premier chapitre, nous donnons quelques généralités sur le transistor *MOS*, son principe de fonctionnement et ses caractéristiques. Une étude particulière sera donnée au transistor *LDMOS* souvent utilisé dans le domaine des hyperfréquences.

Le deuxième chapitre est consacré à la modélisation du transistor *MOS* en hyperfréquences. Nous présenterons les exigences de la modélisation ainsi que ces différents types. Nous avons opté au choix de la modélisation empirique basée sur un schéma équivalent.

Dans la troisième partie de ce projet, nous allons présenter l'extraction des éléments extrinsèques et intrinsèques du schéma équivalent utilisé. Nous utilisons une méthode basée sur des transformations des paramètres *S* en paramètres *Z* et *Y*.

Le dernier chapitre de notre travail consiste à l'implémentation du modèle petit signal dans un simulateur commercial (le logiciel *ADS*). Dans la phase suivante, nous montrons la validation du modèle au travers la comparaison entre les mesures et la simulation. Finalement, nous avons étudié la variation des éléments intrinsèques en fonction de la polarisation.

Enfin, on termine par une conclusion générale ainsi que quelques perspectives qui peuvent être abordées ultérieurement.

Chapitre I

***GENERALITES SUR LES TRANSISTORS MOS
ET LES HYPERFREQUENCES***

I. GENERALITE SUR LES TRANSISTORS MOS ET LES HYPERFREQUENCES

I.1 Introduction

Ces dernières années, les transistors *MOS* ont bénéficié d'énormes investissements autant au plan technologique que « publicitaire ». Les transistors *MOS* se caractérisent par une impédance d'entrée élevée permettant de s'affranchir des commandes en courant des dispositifs de puissance purement bipolaires. Les transistors *MOS* se distinguent également par leur facilité de conception par rapport au transistor bipolaires : ainsi, ils consomment moins de puissance et, surtout, ils répondent aux exigences de cout [2], une nouvelle génération des transistors *MOSFET* est apparue sur la scène de l'amplification de puissance : le *LDMOS* (Latéral DoubleDiffused Métal –Oxyde Semiconductor). C'est une adaptation des transistors *MOS* basique pour la puissance en radiofréquence [3].

I. 2 Le transistor MOS

I. 2.1 Structure MOS

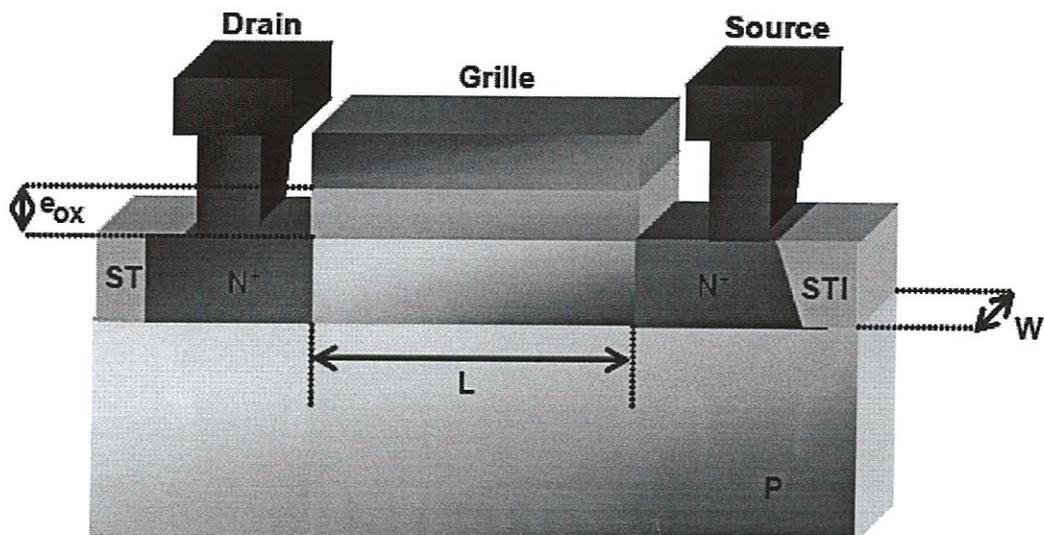


Figure I.1 : Schéma d'un transistor MOS type N.

Les transistors à effet de champ, ou *FET* pour Field Effect Transistor, se comportent comme une résistance dont la valeur est contrôlée par un champ électrique, c'est-à-dire une

tension. Ils'agit généralement d'un semi-conducteur séparé de l'électrode de commande par un oxyde. Le transistor *MOS* compte quatre électrodes (*Figure I.1*) :

- la grille permet de contrôler la résistivité du semi-conducteur sur une zone appelée canal.
- la source et le drain viennent contacter le canal de part et d'autre. Par extension, on appellera zones de source et de drain les zones dopées du semi-conducteur où sont pris ces contacts.
- le substrat sert de tension de référence. Il s'agit généralement de la masse pour les transistors de type N et de la tension d'alimentation V_{dd} pour les transistors de type P[2].

I. 2.2 Principe de fonctionnement

Le canal et les zones source/drain ont des dopages de nature opposée. Pour un transistor *NMOS*, les zones source/drain sont de type N et le canal de type P. Pour simplifier son fonctionnement, le transistor est supposé être en condition de bandes plates en l'absence de polarisation. Les jonctions *PN* bulk/source et bulk/drain sont polarisées en inverse. Seul un faible courant de fuite peut être observé : le transistor est bloqué. Quand une tension est appliquée sur l'électrode de grille, la structure de bandes du bulk est modifiée près de l'interface *Si/SiO₂*. Selon la tension de grille, trois régimes sont possibles :

L'accumulation, la déplétion ou l'inversion. Quand un potentiel négatif est appliqué sur la grille, les bandes d'énergie se courbent vers le haut. Une fine couche de trous se forme sous l'oxyde. Le régime d'accumulation est atteint. Quand un potentiel positif est appliqué sur la grille, la courbure de bandes diminue. Les trous sont rejetés de la surface : une couche de déplétion se forme sous l'oxyde. Selon la tension appliquée et le dopage bulk, la courbure de bandes peut être telle que le niveau de Fermi à la surface traverse le niveau de Fermi intrinsèque. Malgré l'existence du canal, aucun courant ne circule. Pour connecter la couche d'inversion, un potentiel positif est appliqué sur le drain. Les électrons circulent alors de la source vers le drain : le transistor est passant et délivre un courant de drain qui dépend de la tension de grille appliquée. Le transistor *MOS* peut donc être vu comme un interrupteur, dont la mobilité dans le canal est modulée par le potentiel de grille[2].

- Les zones de fonctionnement :

On observe 2 principaux comportements du transistor : linéaire et saturé.

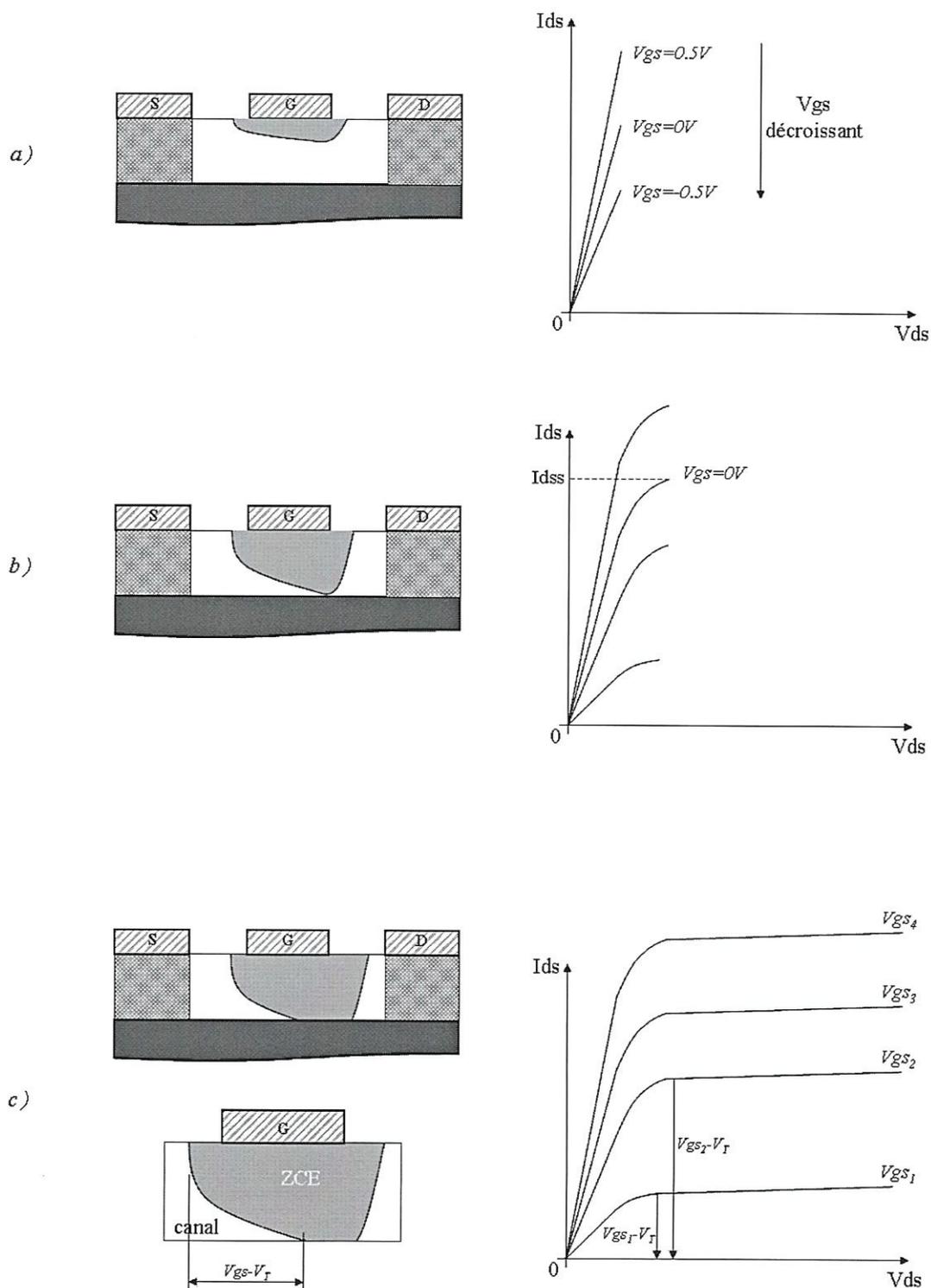


Figure I.2 : En a) le canal est entièrement ouvert. Le courant est proportionnel à V_{ds} . Le transistor se comporte comme une conductance contrôlée par la grille. En b) le rétrécissement du canal près du drain provoque le ralentissement de la croissance de I_{ds} . En c) pincement du canal, le transistor est en saturation.

- Fonctionnement linéaire :

Pour les faibles valeurs de la tension de drain ($V_{ds} \ll V_{gs} - V_T$ et donc V_{gd} proche de V_{gs}) le canal reste de section sensiblement uniforme sous la grille (*Figure I.2-a*). Son ouverture (sa hauteur) dépend essentiellement de la tension qui polarise celle-ci. Le dispositif

se comporte alors comme une conductance contrôlée par la grille : le courant I_{ds} varie proportionnellement à V_{ds} , cette zone est également appelée zone ohmique. Les mélangeurs

ou les déphaseurs par exemple nécessitent ce type de régime linéaire.

- Régime saturé du courant :

Lorsque la tension de drain V_{ds} augmente, la zone dépeuplée devient de plus en plus importante coté drain. Le canal se resserre et provoque le ralentissement de la croissance du courant drain (*Figure I.2-b*). Puis à partir d'une certaine valeur de $V_{ds} = V_{gs} - V_T$ où la zone de charge d'espace a rejoint le substrat à la sortie du canal, celui-ci est donc pincé, on entre dans un régime de saturation (*Figure I.2-c*). Le courant de saturation I_{dss} correspond à la quantité de courant pour laquelle le transistor rentre en saturation à une tension de commande $V_{gs} = 0V$. $V_{ds} = V_{gs} - V_T$ [4].

I. 2.3 Les caractéristiques électriques

Jusqu'à la saturation, la caractéristique $I_D(V_{DS})$ sont des moitiés de paraboles inversées, (*Figure. I.3-b*) dont les sommets correspondent au point de pincement, début de la saturation.

$V_{DS} = V_{GS} - V_{TH}$; il s'agit de la tension de saturation V_{Dsat} .

Le mode linéaire du transistor est valable pour V_{DS} petit, dans cette zone, le transistor *MOS* se comporte comme une résistance.

La conductance dans ce cas est proportionnelle à $(V_{GS} - V_{TH})$; elle est donc réglable en fonction de la polarisation de grille.

La transconductance est indépendante de V_{GS} , ce qui entraîne que l'incrément du courant est proportionnel à l'incrément de V_{GS} .

Quelle que soit la valeur de V_{DS} , l'augmentation de V_{GS} fait fonctionner le dispositif d'abord en régime saturé, pour l'amener ensuite dans le régime linéaire. Ce passage est d'autant plus rapide que V_{DS} est faible. (*Figure. I.3-a*)

Dans la zone saturée, la résistance équivalente du *TMOS* est plus grande qu'en régime linéaire à même $V_{GS} - V_{TH}$. Mais elle augmente avec V_{GS} .

Par contre, à V_{DS} donné, la transconductance petits signaux s'améliore notablement par rapport à sa valeur en régime linéaire, elle augmente en saturation avec V_{GS} .

Cela provient de la dépendance quadratique du courant en saturation de $(V_{GS} - V_{TH})$. Cela implique que l'incrément entre les courbes $I_{DS}(V_{DS})$ n'est plus constant en fonction de V_{GS} , comme c'était le cas en régime linéaire ; en saturation, cet incrément augmente avec V_{GS} .

Notons aussi que la transconductance en saturation est au premier ordre indépendante de V_{DS} [5, 6, 7].

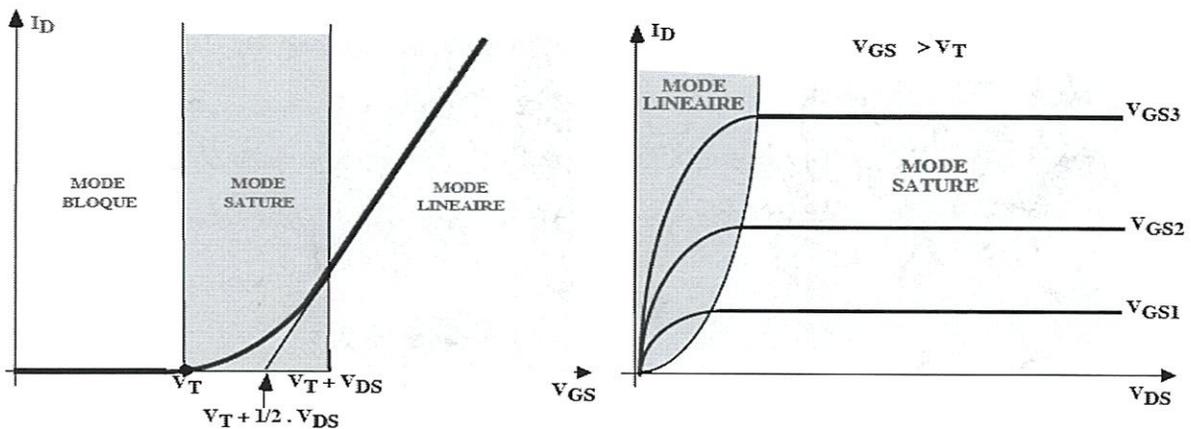


Figure 1.3-a :Caractéristique de transfert.figure 1.3-b : Caractéristique de sortie.

I. 3 Les transistors MOS dans le domaine des hyperfréquences

De manière générale, les circuits produits par l'industrie des semi-conducteurs voient leurs fonctionnalités, leurs performances et leur autonomie augmenter alors que leur poids et leur taille diminuent continuellement. L'innovation de l'industrie a été particulièrement stimulée par le développement du secteur des microprocesseurs. Depuis l'explosion des applications d'échanges d'informations, Les technologies radiofréquences RF et analogiques permettent une croissance rapide du marché des communications sans-fil et représentent des technologies essentielles et critiques pour de nombreux manufacturiers[8].

Les communications sans fil, dans un sens large, sont aujourd'hui inséparables de la vie quotidienne moderne et continuent à s'y intégrer, à commencer par le téléphone portable, Les réseaux internet sans fil (WLAN), Les systèmes blue-tooth, Les radars anticollision de véhicules, jusqu'à la souris et le clavier de l'ordinateur sans fil. Toutes ces applications font partie intégrale du domaine des radiofréquences, et elles se sont développées grâce au progrès des transistors et de leurs performances. Cette

partie grand public du marché des produits sans-fil est très sensible aux couts. Ainsi le choix entre plusieurs technologies, comparables en termes d'impératifs techniques, se fera sur la capacité à être mature rapidement pour une production de masse[8].

Depuis la naissance du transistor jusqu'au début des années 1980, deux technologies ont été utilisées dans le domaine des **RF** : Le transistor bipolaire sur Silicium (**Si**) et le transistor **MESFET** sur Arsenic de Galium (**GaAs**). A partir des années 80, et petit à petit, de nouvelles technologies font leur apparition dans les **RF**, et notamment les **HEMT** (*High Electron Mobility Transistor*), les transistors bipolaires à hétérojonction et récemment les transistors **MOSFET** sur **Si** [9].

Malgré la position dominante des transistors **MOSFET** sur Si dans le marché, il est utilisé essentiellement pour les applications numériques. L'intérêt d'utiliser cette technologie dans le domaine des **RF** est né récemment. Ceci vient avec l'évolution des performances **RF** des transistors **MOS**, directement liée au progrès de la lithographie et à la réduction de la longueur de grille. L'intérêt porté pour les technologies **Si**, et plus précisément pour les transistors **MOS** dans le domaine des **RF**, repose sur trois points :

- C'est une technologie peu coûteuse par rapport aux technologies **III-V**. Elle est très mature d'un point de vue industriel.
- La quasi-totalité des circuits numériques sont réalisés avec cette technologie. On peut donc envisager des applications mixtes analogique/numérique sur la même puce (**SoC** : *System on Chip*).
- Elle requiert de faibles tensions de polarisation et présente une consommation en puissance très faible. Et c'est là les points-clés qui ont poussé la recherche internationale à faire évoluer cette technologie dans les **RF**.

Dans le domaine des **RF**, le but reste toujours l'augmentation des performances des composants.

Le **MOSFET** est donc de plus en plus utilisé pour des applications **RF**, car il permet de réaliser facilement des circuits complexes et performants à moindre cout [10].

I. 4 Les transistors MOS en puissance

Les dispositifs de puissance sont des composants à semi-conducteur utilisés principalement dans deux domaines. Ils servent à contrôler le niveau de courant dans les moteurs électriques, les équipements électroniques et les voitures. D'autre part ils contrôlent la puissance dans les équipements électroniques portables. Les **MOS** de puissance sont des structures **MOS** qui peuvent supporter des forts courants et tensions. Ils sont commercialisés

pour la première fois dans les années 1970. Historiquement, l'introduction des **MOS** de puissance a conduit à de grands changements au niveau de l'intégration de circuits.

Grâce au contrôle en tension des **MOS** de puissance, les circuits de contrôle sont plus simples. Ceux-ci commencent alors à être intégrés sur la même puce que les **MOS** de puissance. Peu de temps après, les circuits de protection sont aussi intégrés [6].

Le développement de la technologie **LDMOS** susceptible de répondre à tous ces critères nécessite un grand nombre d'essais, de technologies que l'on peut qualifier d'intermédiaires ou destinées à des applications très spécifiques. Il faut garder à l'esprit qu'une technologie nécessite souvent des années, pour ne pas dire des décennies, avant que le procédé ne soit totalement maîtrisé [11].

La dernière génération de transistors **LDMOS** de Freescale repousse encore les limites en puissance et en linéarité de ces composants radiofréquences, pour pouvoir être compatible avec les exigences les plus strictes comme l'émission **GSM** multiporteuse [12].

I. 5 Le transistor LDMOS

C'est un peu à cause de ces problèmes mais aussi grâce à leur plus grande vitesse de commutation que les transistors **MOS** ont fait l'objet de nombreuses attentions. Le transistor **LDMOS** [13] pour *Laterally Double Diffused Metal Oxide Semiconductor*, dont une coupe schématisée est représentée dans la (figure I.4), est communément utilisé dans les circuits intégrés de puissance. La particularité de cette structure provient du chemin latéral qu'emprunte le courant. Une région N^- , dite de drift, est intercalée entre la grille et le drain.

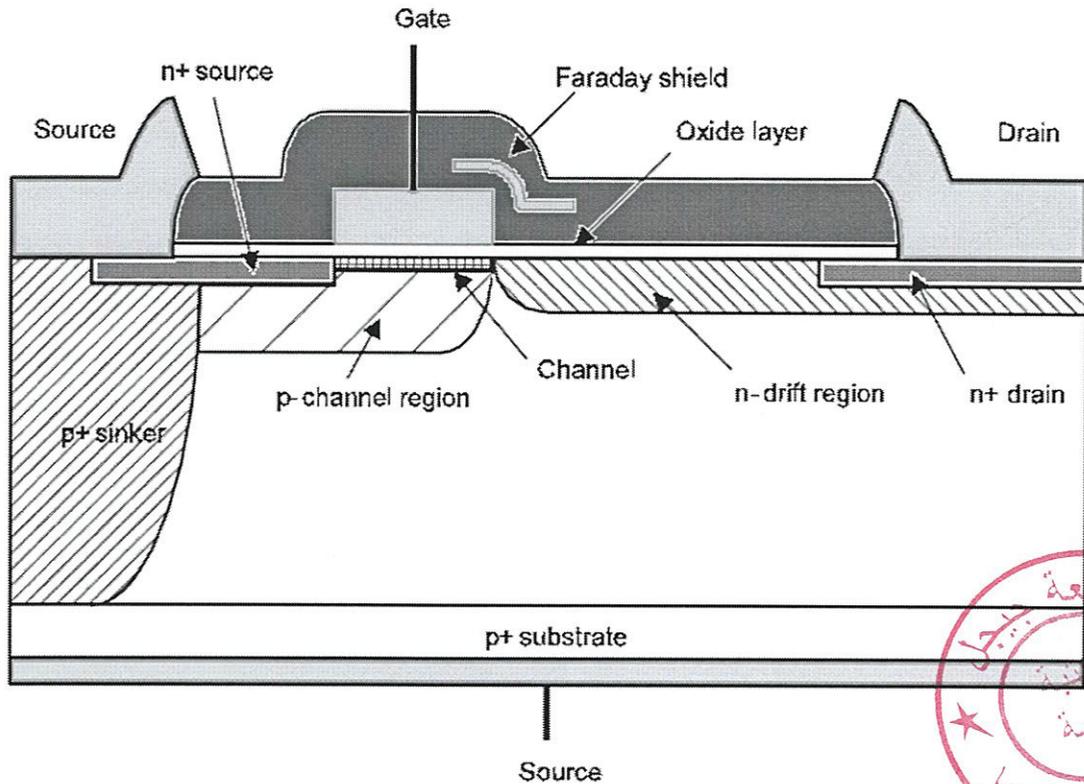


Figure I.4: Coupe schématique du transistor LDMOS.

Les composants de puissance nécessitent une région peu dopée permettant de tenir latension. Cette région étant faiblement dopée, cela signifie que sa résistivité sera importante. Sur le transistor *LDMOS* de la *figure (I.4)*, la région N^- drift supporte la tension appliquée entre l'ensemble « source / grille » et le drain. Nous allons maintenant détailler les deux régimes de fonctionnement : bloqué et passant [14].

Les deux caractéristiques essentielles de la technologie *LDMOS* qui diffèrent d'une technologie *CMOS* conventionnelle sont :

La diffusion P^+ **Sinker**: Permet de relier directement la source du transistor au Bulk (masse) et évite ainsi d'utiliser des contacts, pistes et autres fils de câblage qui induisent des perturbations selfiques, résistives et des parasites.

L'implantation n^- drift région : augmenter la tension de claquage permet de réaliser des transistors de puissance.

Ces deux seules différences autorisent la réalisation de transistor de puissance avec des tensions d'alimentation et de claquage élevées et autorisant donc des tensions d'alimentation importantes.

Avec :

- **P+ Sink** : puits fortement dopé par implantation pour relier la source directement à la face inférieure de la puce.
- **n-drift région**: région faiblement dopée pour assurer la transition entre la grille et le drain, et augmenter ainsi la tension de claquage du transistor [11].

I. 6 Les mesures en hyperfréquences

I. 6.1 Les paramètres S

En électronique basse fréquence ($< 500\text{MHz}$), l'application des règles classiques (loi des mailles et loi des noeuds) associées aux grandeurs électriques (tension et courant) est suffisante pour décrire le comportement électrique du circuit puisque l'on considère que le courant dans une branche est identique à un instant donné en tout point de la branche ($I(x_1,t) = I(x_2,t) = I(t)$). En revanche, lorsqu'on monte en fréquence, la longueur d'onde devient non négligeable devant les dimensions du circuit. La détermination du courant et de la tension en un instant t en point donné x nécessite l'utilisation du concept de propagation d'onde. Le formalisme de « la théorie des lignes » permet de caractériser parfaitement des lignes de transmission de type **TEM** (Transverse Electromagnétique) en définissant une tension et un courant hyperfréquences fonction du temps et de l'espace ($V(x,t)$ et $I(x,t)$). La ligne est équivalente à un tronçon distribué formé d'une inductance série et d'une capacité parallèle avec ou sans résistance si les pertes sont considérées ou non. La caractérisation hyperfréquence de ce type de dispositifs utilise le formalisme des ondes de puissance aboutissant au concept des paramètres **S** [15].

Les paramètres **S** permettent de déterminer différents critères dynamiques du transistor. La première représentation électrique équivalente des composants hyperfréquences a été réalisée au milieu des années 80. Cette représentation avait pour objectif d'évaluer les caractéristiques hyperfréquences des composants avec des paramètres **S**.

Pour déterminer les éléments parasites, le transistor est assimilé à un quadripôle (**Figure I.5**) avec une entrée et une sortie. En régime hyperfréquence, les courants et les tensions sont difficiles à utiliser. Pour cela, le quadripôle est caractérisé par ses paramètres **S**.

Ensuite, à partir des paramètres **S**, on peut calculer les différents éléments du schéma équivalent du transistor.

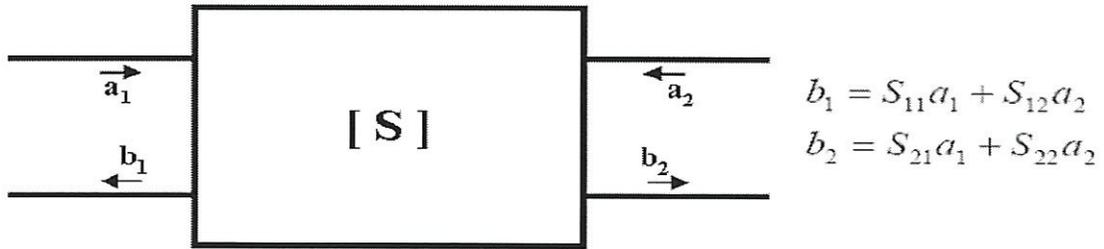


Figure I.5: présentation du transistor par un quadripôle.

La mesure des paramètres S consiste en la détermination des rapports d'onde aux accès du transistor pour un point de fonctionnement linéaire (petit signal) autour du point de polarisation. Les paramètres S sont définis en petit signal par des équations reliant les ondes réfléchies (b_1 et b_2), incidentes (a_1 et a_2) [2].

La matrice S est une matrice d'onde. On considère le quadripôle de la (figure I.5). La matrice reliant les ondes émergentes b_1 et b_2 aux ondes incidentes a_1 et a_2 s'écrit de la façon suivante :

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} \quad (\text{I.1})$$

$$b_1 = S_{11}a_1 + S_{12}a_2 \quad (\text{I.2})$$

$$b_2 = S_{21}a_1 + S_{22}a_2 \quad (\text{I.3})$$

Les paramètres S_{ij} de la matrice sont appelés "paramètres S ".

La signification des paramètres S est la suivante :

$$S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2 = 0} \quad (\text{I.4})$$

C'est le facteur de réflexion à l'entrée, la sortie étant adaptée.

$$S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2 = 0} \quad (\text{I.5})$$

C'est le facteur de transmission entrée \rightarrow sortie, la sortie étant adaptée.

$$S_{22} = \left. \frac{b_2}{a_2} \right|_{a_1 = 0} \quad (\text{I.6})$$

C'est le facteur de réflexion en sortie, l'entrée étant adaptée.

$$S_{12} = \left. \frac{b_1}{a_2} \right|_{a_1 = 0} \quad (\text{I.7})$$

C'est le facteur de transmission sortie \rightarrow entrée, l'entrée étant adaptée.

Il existe pour l'étude des quadripôles linéaires d'autres paramètres bien connus : Paramètres H , Z , Y . La détermination expérimentale de ces paramètres exige des mesures en court-circuit ou en circuit ouvert. Au delà de 100 MHz, la condition circuit ouvert (impédance infinie) est difficile à réaliser ; quant à la mise en court-circuit, elle entraîne souvent l'oscillation du montage. Au contraire, les mesures des paramètres S se font sur entrée et sortie adaptées et n'entraînent pas ces difficultés. Par contre, elles nécessitent la mesure des ondes progressives et régressives. Dans le domaine fréquentiel (régime harmonique) des dispositifs appropriés. Dans le domaine temporel (réponse indicelle ou impulsionnelle), ces ondes sont naturellement séparées dans le temps si l'excitation a atteint un régime établi avant le retour des ondes régressives dues aux réflexions. La connaissance des paramètres S permet en outre de calculer simplement les grandeurs le plus communément recherchées : puissance, gain ou atténuation, facteur de réflexion sur un accès, impédance d'entrée. Leur intérêt pratique est donc grand [16].

I. 6.2 Analyseurs de réseaux

Au commencement des premiers circuits micro-ondes, dans les années 1970, les ingénieurs ont fait appel aux paramètres de dispersion pour caractériser et mettre au point les systèmes électronique hautes fréquences. En effet , dans le domaine des basses fréquences , c'est-à-dire inférieures à 200 MHz . les dispositifs électronique peuvent parfaitement être caractérisés en connaissant les différents courants et tensions sur chaque port du système .En ce qui concerne les fréquences micro-onde.

C'est -à-diresupérieures à 1 GHz, les notions de tension et courant deviennent difficiles à exploiter et à mesure. Les paramètres de dispersion sont donc très utilisés en hyperfréquences pour décrire le comportement électrique hyperfréquence de circuits linéaires en fonction du signal d'entrée et des impédances de source et de charge.

Les paramètres de dispersion du quadripôle dépendent de la fréquence et peuvent être caractérisés grâce à un analyseur de réseau. Son architecture simplifiée est représentée (**Figure I.6**),il constitué d'une source hyperfréquence, d'un «transfert Switch» et d'un réflectométrie permettant de séparer les ondes incidente et réfléchie[17].

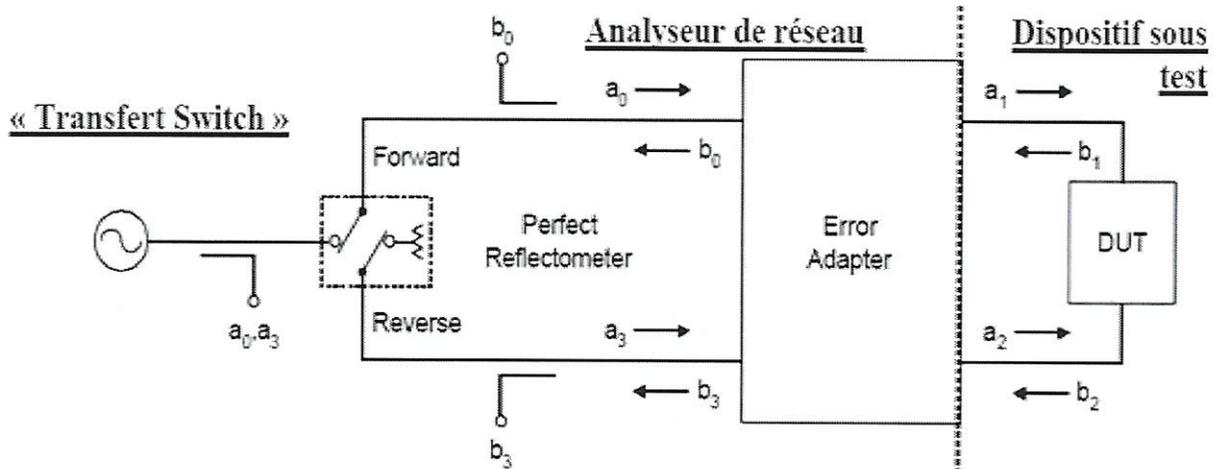


Figure I.6: Architecture simplifiée de l'analyseur de réseau.

I. 6.3 L'abaque de Smith

L'abaque de Smith est l'outil graphique le plus utilisé dans le domaine des hautes fréquences. Des appareils de mesure comme les analyseurs de réseau donnent une représentation de leurs acquisitions dans ce type d'abaque (au choix avec un plan de Bode) ; les constructeurs de composants *HF* et micro-ondes présentent également souvent les caractéristiques de leurs produits par le même moyen. Il s'agit donc d'un outil dont la maîtrise est indispensable pour l'étude de circuit haute et hyper fréquence.

D'autre part, l'abaque de Smith donne une représentation graphique simple de phénomènes décrits par des équations mathématiques complexes ; elle permet une meilleure compréhension du comportement d'une ligne. Son application dépasse l'étude des phénomènes de propagation et permet en particulier de résoudre les problèmes d'adaptation d'impédance en général et ce qui en découle (gain, stabilité, bande passante et stabilité d'un amplificateur *HF*). L'abaque de Smith n'est rien d'autre qu'une représentation du plan complexe avec une graduation permettant de lire la valeur d'impédance associée à un coefficient de réflexion[16].

I.7 Conclusion

Dans ce chapitre, nous avons vu l'un des plus importants des transistors, c'est le transistor « *MOS* » qui est fréquemment utilisée dans l'industrie. Nous avons donné tout d'abord un rappel sur ce type de transistors et le principe de son fonctionnement.

Enfin, nous avons fait une description du transistor de puissance choisi pour notre étude, le *LDMOS*, avec un rappel sur les paramètres de répartition principalement utilisés pour les mesures hyperfréquences.

Chapitre II

MODELISATION DU TRANSISTOR MOS EN HYPERFREQUENCES

II. MODELISATION DU TRANSISTOR MOS EN HYPERFREQUENCES

II.1 Introduction

La modélisation des dispositifs d'un circuit intégré s'inscrit parmi les méthodologies permettant de réduire le temps de cycle et le coût d'un circuit [3].

Le *MOSFET* est aujourd'hui le transistor le plus utilisé en microélectronique. Alors qu'il sert principalement pour la conception de circuits numériques, son faible coût et ses performances en font un composant de plus en plus intéressant pour les applications *RF*. Or, les contraintes de modélisation diffèrent selon les applications visées.

Dans ce chapitre, les techniques nécessaires à la modélisation haute fréquence du transistor *MOS* seront abordées et recensées ; il s'agit notamment de la prise en compte de la partie extrinsèque du composant, et également les contraintes spécifiques de la mesure en haute fréquence [3].

Pour les applications hautes fréquences ne dépassant pas des tensions de 250 Volts, le transistor *MOS* de puissance unipolaire reste le composant de choix grâce à une vitesse de commutation plus élevée que celle des transistors de puissance bipolaires [4].

La modélisation des transistors *MOS* pour la conception et la simulation de circuits est un défi constant en raison de l'évolution incessante de la technologie *CMOS*. La modélisation avec maintien du sens physique est un défi encore plus grand pour le monde de la conception et de la simulation des circuits analogiques. Dans ce cas, sont importantes, non seulement les caractéristiques *grands signaux* du composant, mais aussi les caractéristiques *petits signaux* [5].

L'industrie de la microélectronique est aujourd'hui une industrie prospère investie dans des secteurs économiques à bon potentiel de croissance (informatique, télécommunications...).

Parmi tous les composants produits en microélectronique, les dispositifs *MOS* de puissance occupent une place fondamentale [6].

II.2 Définition d'un modèle

Un modèle, est une représentation théorique d'une réalité restreinte de la nature qui n'est pas accessible par les sens. Il a pour utilité de décrire, d'interpréter et de prévoir des

événements dans le cadre de cette réalité et ne s'applique qu'à un nombre limité de phénomènes[2].

Un modèle peut être dérivé à partir des considérations théoriques ou empiriques, ou tous les deux[7].

Le modèle se substitue parfois à la théorie à cause de sa simplicité relative. Il a donc comme rôle de décrire une réalité complexe de manière simple et compréhensible.

Un bon modèle comporte quatre qualités essentielles :

1. Il permet d'expliquer certaines propriétés ou certains comportements de la réalité qu'il représente.
2. Il met en relation diverses observations de manière à obtenir une interprétation structurée de la réalité qu'il représente.
3. Il permet de prévoir, dans une certaine mesure, des événements nouveaux qui pourront ensuite être observés.
4. Il peut être amélioré à la lumière de nouvelles observations.

Cette définition générale pose cependant un problème car elle ne fait pas clairement apparaître la notion de « précision ». Il est vrai que la modélisation d'un transistor est faite dans l'optique de prédire des phénomènes tels que les conditions d'utilisation, les phénomènes électriques (Claquage, Oscillation ...) ou thermiques (emballement, inversion de polarisation ...). Mais ce qui est peut être nouveau c'est le besoin de précision dans les réponses simulées des transistors. Ce besoin de précision est lié à deux causes :

Les temps de conception des systèmes toujours plus courts, la raison en est simple car il est de plus en plus difficile de faire des essais préalables avant la mise sur le marché des produits finaux, il faut d'emblée concevoir des systèmes qui fonctionnent comme prévus initialement et pour cela le besoin en modèle informatique de précision est immense.

La deuxième raison qui finalement n'est pas si éloignée de la première, c'est le coût de fabrication des composants électroniques.

Bien qu'apportant nombre d'avantages dans la conception de système, la modélisation reste également un investissement non négligeable. Elle nécessite un apport initial important aussi bien en moyen de recherche qu'en moyens matériels.

Comme nous l'avons dit précédemment, l'ensemble des phénomènes physiques régissant un transistor (de quelque famille/ technologie qu'il soit) sont maintenant assez bien connus ; Il est également assez aisé de prévoir des topologies de modèle pouvant intégrer ces phénomènes.

Mais pour ce qui est de la précision de prédiction, il en est tout autre. Là aussi il existe nombre de type de modèle, de topologies, de techniques d'interpolation des données, qui sont efficaces pour des applications données, précis sur certains points et moins sur d'autres [2].

II.3 But de la modélisation

La modélisation ne se limite pas tant à ce que l'on peut mais à ce que l'on veut faire. Augmenter le nombre de phénomènes à prédire accroît la complexité du modèle, et par conséquent toutes les étapes de conception, d'extraction et de validation seront plus coûteuses en temps. Il est ainsi évident que dans le cadre d'une application industrielle, il est nécessaire de mettre des limites à la complexité et de réduire au maximum le temps de génération d'un modèle (time is money). Bien qu'il soit toujours plus intéressant de posséder un modèle versatile, efficace et aussi général que possible, le pragmatisme de l'industrie ne permet pas à l'utilisateur du dit modèle de passer un temps infini pour en apprécier toutes les facettes [20].

Les modèles de transistors décrivent le comportement du composant en termes de caractéristiques électriques, principalement courant-tension ($I-V$) et capacité-tension ($C-V$), ainsi que le processus de déplacement des porteurs dans le dispositif. Ces modèles doivent donc refléter le comportement du composant dans toutes les régions de fonctionnement. Dans le cas du transistor *MOS*, un modèle doit alors être valide de l'accumulation à l'inversion. Deux principales catégories de modèles coexistent : les modèles physiques et les modèles compacts destinés à la simulation de circuits [5].

Le but de la modélisation est donc d'élaborer, pour chaque dispositif, un équivalent mathématique, le modèle, qui permet d'en reproduire et d'en prédire le comportement électrique. Utilisé directement par le simulateur de circuit, cet équivalent mathématique repose sur la physique du composant [3].

II.4 Exigence de la modélisation

La modélisation d'un composant doit répondre à un ensemble d'exigences qui, elles, sont définies par le domaine d'application et les demandes du concepteur en termes de résultats de simulation.

De manière générale, un modèle idéal de transistors *MOS* adapté pour la conception de circuits intégrés numériques, analogiques ou mixtes, doit satisfaire les points suivants :

1. Le modèle doit donner une bonne précision sur les caractéristiques de courant $I-V$ dans une large gamme de polarisation.

2. Il doit prédire, de façon rigoureuse, les caractéristiques dynamiques en régime petit et grand signal, même pour des fréquences de fonctionnement proches de la fréquence de transition du composant.
3. Il doit donner une bonne prédiction du bruit blanc et du bruit basse fréquence.
4. Les recommandations 1 à 3 doivent être vérifiées sur tous les régimes de polarisation et pour diverses valeurs de potentiel de substrat V_b .
5. Toutes les exigences précédentes doivent être satisfaites pour une large gamme de températures.
6. Le modèle doit être valable pour une large gamme de largeur W et de longueur L_g de la grille (paramétrable en W, L_g).
7. Il doit avoir le strict minimum possible de paramètres. Ceux-ci doivent être reliés directement à la structure du composant et au procédé de fabrication technologique.
8. Le modèle doit être robuste et continu entre les régimes de fonctionnement.
9. La méthode d'extraction des paramètres du modèle doit être la plus simple possible.
10. Le nombre de composants- test ainsi que le nombre de mesures requis pour l'extraction des paramètres doit être le plus petit possible.

Tous les points énoncés précédemment représentent évidemment le cas d'un modèle idéal. Il n'existe pas de modèle pouvant satisfaire la totalité de ces exigences. Cependant, l'approche et le type de modélisation font apparaître divers avantages et désavantages. Ainsi, le choix d'un modèle ou d'une approche de modélisation doit s'effectuer en fonction des besoins comme des moyens offerts[8].

Bien qu'apportant nombre d'avantages dans la conception de système, La modélisation reste également un investissement non négligeable. Elle nécessite un apport initial important aussi bien en moyen de recherche qu'en moyens matériels[8].

II.5 Type de modélisation

On peut généralement distinguer trois types de modélisation [9] [10]:

II.5.1 Modélisation physique

Elle est basée sur la physique des composants semi-conducteurs. Tous les paramètres ont une signification physique directement liée à la géométrie du composant (W, L_g), au procédé technologique et à la physique du composant (dopages, potentiels de bandes plates...).

Par définition, un modèle physique répond à une majorité d'exigences présentées ci-dessus.

Ainsi, il est adapté à la simulation statistique en rapport avec les paramètres technologiques, il peut prévoir le comportement du transistor à diverses températures et peut tenir compte de nombreux effets, de manière analytique.

Cependant, le temps de développement d'un modèle physique peut durer plusieurs années et ne jamais prendre fin, car, à chaque nouvelle génération technologique, de nouveaux effets physiques apparaissent et doivent être pris en compte. D'autre part, afin d'assurer une bonne robustesse numérique, les équations doivent être les plus simples possibles et doivent assurer une continuité entre les différents régimes de fonctionnement. Ceci entraîne automatiquement une limitation dans les expressions du modèle physique.

Finalement, d'un point de vue pratique, les désavantages les plus importants sont le nombre de paramètres et les méthodes d'extraction des modèles physiques.

Aujourd'hui les modèles physiques les plus répandus pour les transistors *MOS* sont le *BSIM* développé à l'université de Berkeley et le *MOSMODEL* de Philips. Prenons en exemple la version du *BSIM3v3*. Il comprend à peu près 400 paramètres afin d'assurer tous les régimes de fonctionnement et un grand nombre d'effets physiques. Une grande partie des effets sont décrits par des équations semi-empiriques qui, finalement, ne sont plus vraiment reliées à la physique du composant. D'autre part, le nombre de transistors exigés pour l'extraction des paramètres est très élevé. Ceci oblige les ingénieurs de modélisation à incorporer un nombre non négligeable de structures de mesures sur les masques technologiques. De ce fait, le nombre de mesures requises afin d'extraire les paramètres est très élevé. Enfin, l'extraction exige de la part de l'ingénieur de modélisation une formation technique très spécifique sur le modèle précis.

Aujourd'hui, le temps d'extraction d'un modèle de type *BSIM* est tellement élevé qu'il ne se prête pas à la modélisation de technologies en court de développement.

Les modèles physiques ont pour objectif de modéliser le fonctionnement du transistor pour une large gamme de circuits et de régimes de fonctionnement. Les paramètres et les équations de ces modèles sont directement liés à la physique.

II.5.2 Modélisation empirique

La modélisation phénoménologique est une approche purement empirique, c'est-à-dire qu'elle se base uniquement sur la représentation des effets observables et mesurables, indépendamment de leur nature. Ainsi, un élément quelconque du composant (par exemple un courant) va être représenté par une équation purement mathématique.

Les paramètres d'un modèle empirique n'ont pas de signification physique et servent uniquement à ajuster l'équation sur la grandeur mesurée.

Parmi la liste des points énoncés dans le paragraphe **II.4**, un modèle empirique peut n'en satisfaire qu'un nombre restreint. Il ne peut être utilisé pour faire une étude statistique sur les composants en fonction des paramètres de fabrication technologiques. Les lois d'échelle sur la géométrie des composants (surtout sur L_g) ne sont pas valables, car le modèle ne tient pas en compte l'évolution de chaque élément physique en fonction des dimensions du composant. D'autre part, les effets de température sur les éléments modélisés empiriquement sont très difficiles à incorporer. Finalement, l'extraction requiert obligatoirement une procédure d'optimisation, chose qui peut mener à différents ensembles de valeurs de paramètres pour un même composant.

Toutefois, les avantages de la modélisation phénoménologique ne doivent pas être négligés. L'élaboration d'un tel modèle peut s'avérer très rapide ; des équations simples peuvent très bien décrire le comportement électrique du transistor, sur tous les régimes de polarisation et sur la gamme de fréquence de fonctionnement envisagés. Même certaines lois d'échelle peuvent être incluses dans les équations. Une fois le modèle élaboré, l'extraction des paramètres est rapide et les mesures requises simples et peu nombreuses.

Par ailleurs, à cause de la nature de la modélisation empirique, le modèle est facilement incorporable dans un simulateur de circuits quelconque. Grâce à la simplicité de tels modèles, le temps de calcul numérique, de la part du simulateur, peut être considérablement réduit.

La modélisation phénoménologique ne nécessite ni la connaissance approfondie des paramètres technologiques ni celle de la physique des semi-conducteurs. Ce type de modèle est basé sur une approche uniquement descriptive des phénomènes observés en mesure et est entièrement décorrélé de la nature physique de ces phénomènes. Les éléments non linéaires sont décrits par des équations mathématiques dont les paramètres ont rarement une signification physique.

II.5.3 Modélisation à base de données expérimentales

La modélisation à base de données expérimentales est très similaire à la modélisation Phénoménologique. La différence majeure est que les éléments non linéaires ne sont pas décrits par des fonctions mathématiques, mais par des matrices de données de mesures.

Les points de mesures sont reliés entre eux par des fonctions d'interpolation. Ceci entraîne certains avantages et inconvénients.

Le modèle est valable uniquement dans la plage des mesures effectuées, car, au-delà, les fonctions d'interpolation ne peuvent nullement assurer le comportement du composant.

Il en découle que, pour des polarisations proches à la limite des mesures, ces modèles présentent d'énormes problèmes de discontinuité. Ceci est un inconvénient majeur, car il peut entraîner la divergence lors d'un calcul. D'autre part, peu de lois d'échelle peuvent être prises en compte et chaque composant doit être individuellement mesuré.

Les avantages sont similaires à ceux des modèles phénoménologiques, avec, de plus, une rapidité d'extraction plus élevée.

Cette approche repose sur la mesure des caractéristiques *AC* et *DC* du composant. Le comportement est décrit par des matrices de données de mesure reliées entre elles par des fonctions d'interpolation. Malgré sa précision et sa rapidité d'extraction, aucune loi d'échelle n'est possible et la validité de ce type de modèle est limitée à la plage de mesure (en termes de polarisation), ce qui entraîne des problèmes de continuité pour des polarisations en limite des plages de mesure.

II.6 Choix de modélisation

Nous avons opté au choix d'adopter une approche de modélisation empirique des composants *MOSFET* basé sur un circuit équivalent, qui rend le travail beaucoup plus flexible et rapide.

Un circuit équivalent parfait ne peut être qu'une approximation. En générale, l'augmentation du nombre des éléments améliore l'approximation, malheureusement le nombre des éléments doit rester le plus bas que possible, premièrement pour que le modèle électrique soit pratique, et deuxièmement pour traduire la signification physique des éléments.

Un schéma équivalent petit signal décrit le comportement du transistor en un point de polarisation donné seulement : Il ne permet pas de modéliser les propriétés dynamiques du transistor en fonction des polarisations. Il vaut en outre pour une géométrie donnée : il ne possède pas, de façon inhérente, de lois géométriques comme le modèle compact. Il permet de reproduire facilement et précisément les caractéristiques électriques hyperfréquences des composants [8].

II.7 Modèle électrique du transistor MOS

II.7.1 Le schéma équivalent électrique

Nous nous sommes basés sur un schéma équivalent (SE) petit signal. Les différents éléments électriques constituant le schéma équivalent représentent les diverses parties du transistor et

leurs mécanismes physiques. On utilise l'anotion d'éléments localisés, car une représentation du transistor à éléments distribués nécessite la connaissance du potentiel le long du canal.

D'après sa structure et son fonctionnement physique, le transistor est divisé en trois parties : sa partie intrinsèque et sa partie extrinsèque ainsi que son boîtier (*figure II.1*). La partie intrinsèque correspond à la partie active du transistor, c'est-à-dire au canal. La partie extrinsèque correspond aux zones reliant la partie active du composant avec les métallisations de contact. De même, le (SE) est constitué par ses éléments de boîtier, ses éléments extrinsèques et ses éléments intrinsèques [9].

Le choix de la topologie d'un schéma équivalent petit signal répond à plusieurs impératifs. Ce schéma doit permettre de :

- Représenter le comportement du transistor en autorisant un calcul de paramètres S mesurés avec un outil informatique très puissant en hyperfréquence.
- Tirer des informations de chaque paramètre électrique sur la physique du fonctionnement du composant.
- Etre un outil dialogue et de comparaison d'un transistor à l'autre et d'une technologie à l'autre [11].

Nous avons choisis dans notre étude une topologie classique en ajoutant les éléments du boîtier selon la *figure II.1*:

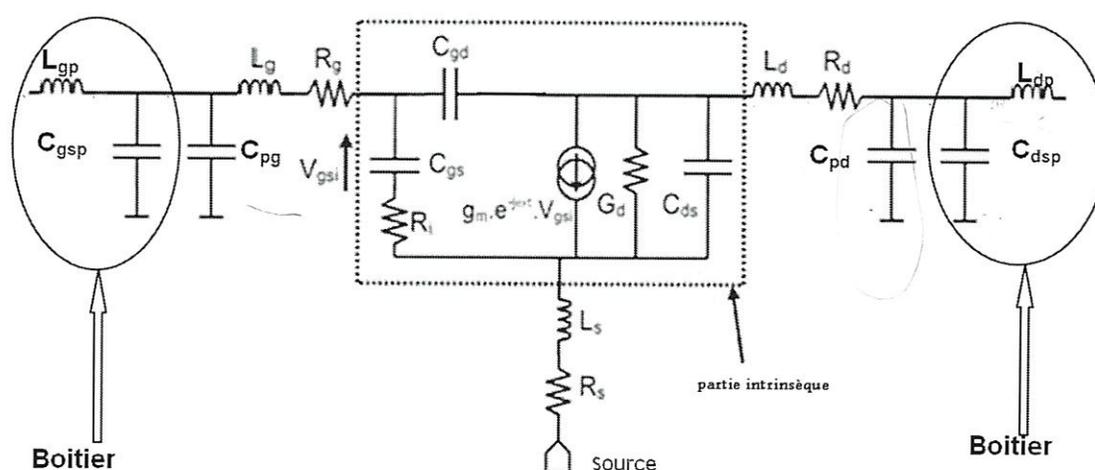


Figure II.1 : Schéma équivalent conventionnel du LDMOS.

Pour expliquer mieux, on va le suivre par l'origine physique *figure II.2* :

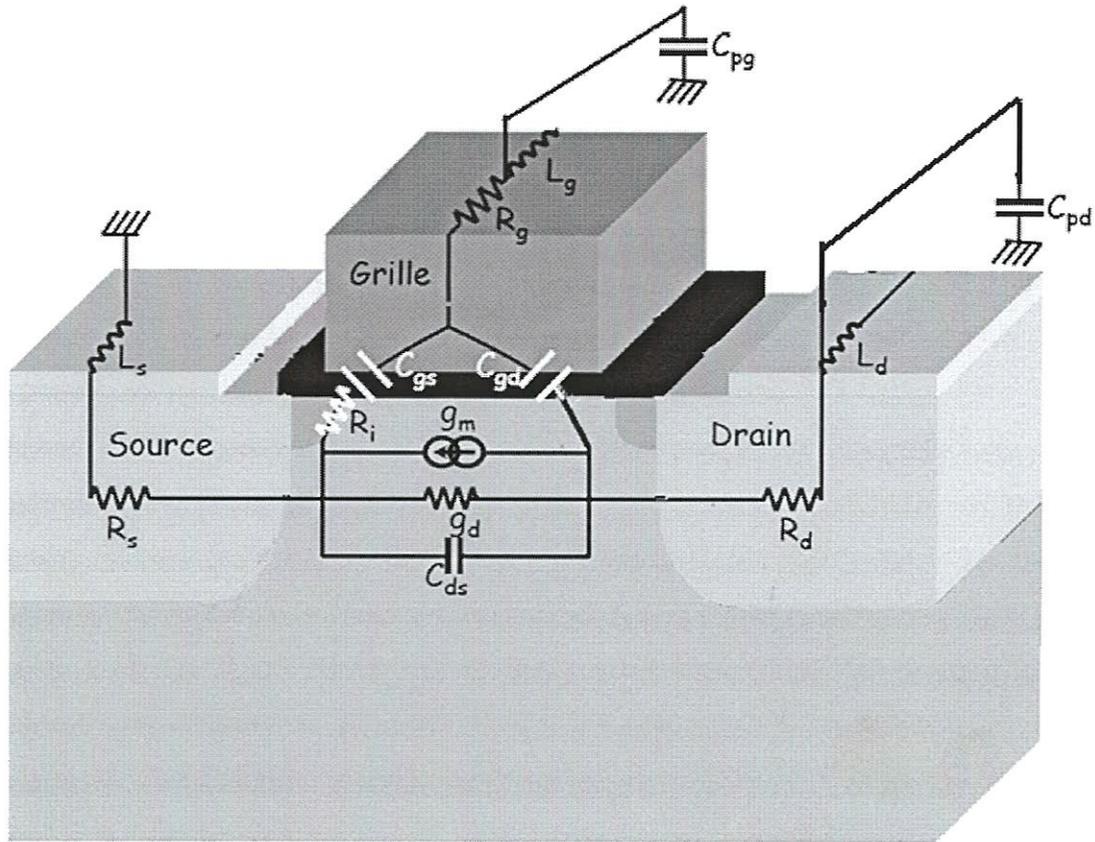


Figure II.2 : Origine physique du schéma équivalent du LDMOS.

II.7.2 Les éléments de boitiers

Nous avons introduit l'effet de boitier en ajoutant les inductances L_{gp} et L_{dp} et les capacités C_{gsp} et C_{dsp} (figure II.1) [12].

II.7.3 Les éléments extrinsèques

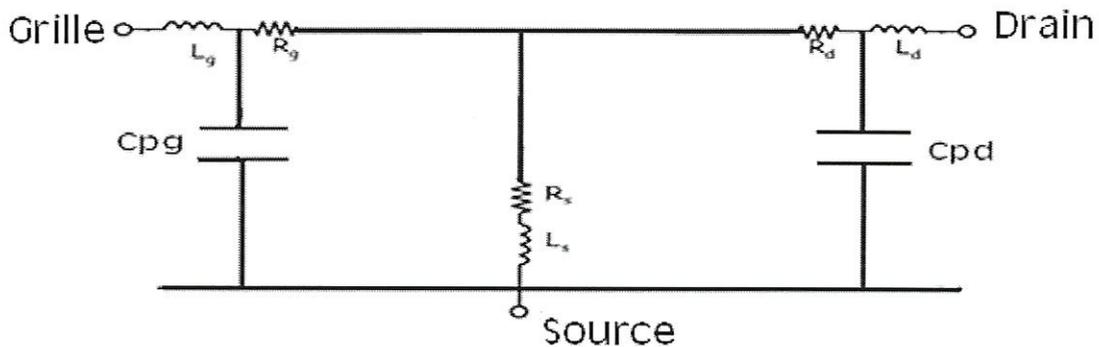


Figure II.3 : Schéma équivalent électrique des éléments extrinsèques.

La partie extrinsèque est liée aux éléments parasites des zones d'accès entre la partie intrinsèque et les éléments du boitier reliant le transistor au reste du circuit. La partie extrinsèque est constituée des éléments parasites suivants :

Les résistances R_s et R_d sont dues aux contacts ohmiques et zones conductrices inactives dans le semi-conducteur. Ces résistances dépendent de la géométrie du composant.

La résistance R_g représente les pertes ohmiques dues à la métallisation de l'électrode de grille et à la résistance distribuée de contact à l'interface métal – semi – conducteur. Cette deuxième origine est surtout prépondérante pour les transistors dont la longueur de grille est très courte et donc sa valeur dépend aussi de la géométrie du composant.

Les deux inductances L_g et L_d appelées aussi selfs parasites de connexion, modélisent les bus d'accès aux électrodes du composant. Le comportement inductif des fils de contact « bonding », peut être pris en compte par ces éléments.

L'inductance L_s modélise essentiellement les effets inductifs dus aux trous de contact afin de joindre le plan de masse de la puce [13].

Les capacités C_{pg} et C_{pd} représentent les éléments parasites capacitifs entre les électrodes, elles sont dues aux connexions métalliques ou siliciurées. L_{dp} , L_{gp} , C_{dsp} et C_{gsp} sont les éléments qui modélisent le boîtier.

II.7.4 Les éléments intrinsèques

Ce sont tous les éléments constituant le cœur du composant (*figure II.4*).

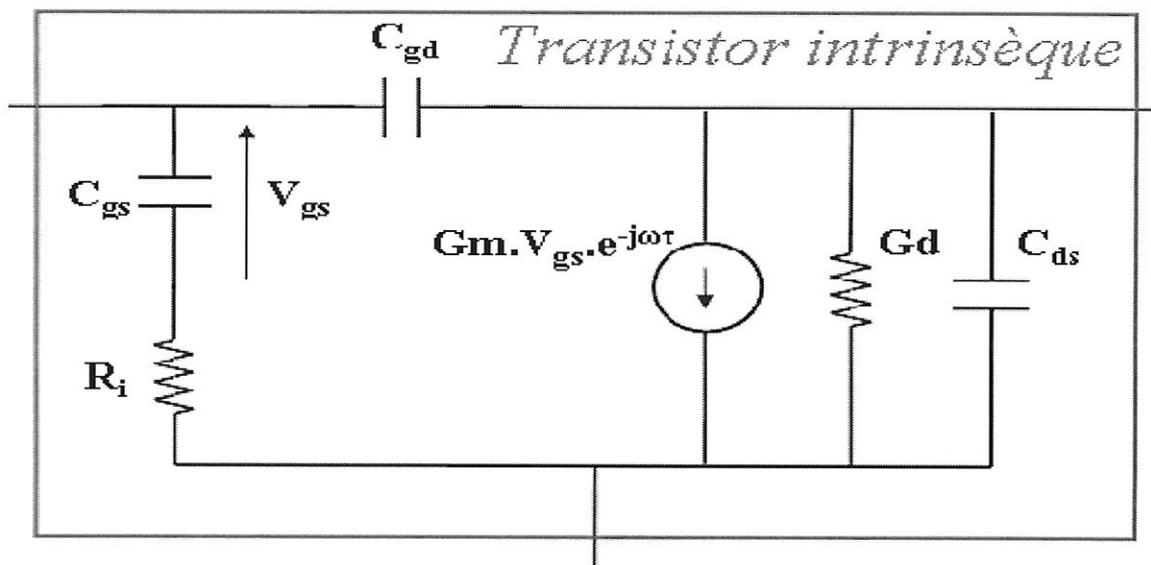


Figure II.4 : Schéma équivalent électrique de la partie intrinsèque du MOS.

La transconductance G_m et la conductance G_d traduisent l'effet fondamental du transistor en petit signal :

$$G_m = \left. \frac{\partial I_{ds}(V_{gs}, V_{ds})}{\partial V_{gs}} \right|_{V_{ds}=cte} \quad (\text{II-1})$$

La transconductance G_m du transistor est sa caractéristique fondamentale, elle représente la variation du courant dans le canal en fonction de la variation de la tension entre la grille et la source.

De même, la conductance G_d représente la variation du courant dans ce même canal par rapport à la variation de la tension entre le drain et la source, cette valeur traduit la résistance du canal. Cette conductance s'exprime sous la forme :

$$G_d = \left. \frac{\partial I_{ds}(V_{gs}, V_{ds})}{\partial V_{ds}} \right|_{V_{gs}=cte} \quad (\text{II-2})$$

La capacité C_{gs} représente la variation de la charge Q_g accumulée sous la grille dans la zone dépeuplée en fonction de la variation de la tension entre la grille et source, la capacité C_{gd} représente la variation de cette même charge en fonction de la variation de la tension comprise entre la grille et le drain :

$$C_{gs} = \left. \frac{\partial Q_g(V_{gs}, V_{ds})}{\partial V_{gs}} \right|_{V_{ds}=cte} + \left. \frac{\partial Q_g(V_{gs}, V_{ds})}{\partial V_{ds}} \right|_{V_{gs}=cte} \quad (\text{II-3})$$

$$C_{gd} = \left. \frac{\partial Q_g(V_{gs}, V_{ds})}{\partial V_{ds}} \right|_{V_{gs}=cte} \quad (\text{II-4})$$

La capacité C_{ds} décrit le couplage entre les contacts de drain et de source, la résistance R_i représente la résistance d'entrée du transistor alors que la résistance R_{gd} permet éventuellement de modéliser la rétroaction de sortie vers l'entrée du transistor [14]. Les résistances d'accès R_s et R_d varient en $1/W$, alors que la résistance R_g varie en W . Les capacités C_{gs} , C_{dg} , C_{ds} et la transconductance G_m varient en W [9].

Les éléments de la partie intrinsèque sont en fonctions de la polarisation et de la longueur de grille du transistor. Des paramètres S mesurés initialement, en extrayant les composants extrinsèques, nous avons directement accès aux éléments intrinsèques de la zone active du transistor. Suivant la topologie du modèle choisis [15,2].

L'extraction d'un modèle électrique consiste à déterminer, dans un premier temps, les valeurs des éléments du boîtier, ensuite les valeurs des éléments extrinsèques puis à en déduire les valeurs des éléments intrinsèques quelque soit le point de polarisation du transistor [11].

II.8 Conclusion

Ce chapitre a traité de l'élaboration et de la description d'un modèle petit signal empirique pour les transistors *MOS* utiles en hyperfréquences.

Nous avons décrit les trois types de modélisation, en citant les avantages et les inconvénients de chacune sur lesquelles nous nous sommes basés pour choisir la modélisation empirique.

Nous avons détaillé le schéma électrique petit signal utilisé dans notre étude. Ce dernier est divisé en trois parties à savoir ; les éléments du boîtier, les éléments extrinsèques et les éléments intrinsèques.

Enfin, pour mieux comprendre ce schéma équivalent nous avons donné son origine physique.

Chapitre III

*METHODOLOGIE D'EXTRACTION DES
PARAMETRES DU SCHEMA EQUIVALENT*

III. METHODOLOGIE D'EXTRACTION DES PARAMETRES DU SCHEMA EQUIVALENT

III.1 introduction

Les mesures hyperfréquences petit signal sont les étapes préalables indispensables afin de déterminer les performances hyperfréquences du composant avant d'étudier son comportement en fonctionnement de la puissance [16].

Pour caractériser le transistor *MOS* en radiofréquences, on cherche à obtenir, en module et en phase, une mesure petit signal du transistor *MOS*, c'est-à-dire une mesure à un certain point de polarisation et pour une certaine fréquence, en considérant le dispositif comme un quadripôle linéaire autour du point de polarisation. Nous avons vu que la façon la plus facile de modéliser simplement un transistor à effet de champ est le schéma équivalent. Un tel schéma est aisément extrait d'une mesure de paramètres *Y*. Or, on ne peut pas mesurer des paramètres *Y*, *Z* à de très hautes fréquences.

On mesure donc des paramètres *S*, qui sont eux reliés à une notion de puissance. Ce sont réalité des coefficients de réflexion et de transmission. On les mesure sur entrée et sortie ramenées à une impédance de référence (habituellement 50Ω). Ils peuvent alors être transformés en paramètres *Z*, *Y* [3].

III.2 Détermination les éléments du schéma équivalent petit signal

L'extraction d'un modèle électrique consiste à déterminer, dans un premier temps, les valeurs des éléments extrinsèques puis à en déduire les valeurs des éléments intrinsèques quelque soit le point de polarisation du transistor [10].

Dans ce type de caractérisation, il faut définir trois types de mesures :

- Les mesures relatives aux éléments extrinsèques, ceux-ci étant indépendants des tensions appliquées au composant, qui sont réalisées sous certaines conditions de polarisation.
- Les mesures relatives aux éléments intrinsèques qui vont permettre la modélisation de la zone active du composant en fonction des différentes tensions de polarisation.
- Les mesures relatives aux éléments boîtier qui modélisé en entrée par une inductance

La procédure d'extraction des éléments intrinsèques et extrinsèques du schéma équivalent repose sur la mesure des paramètres S pour différents points de polarisation dans la bande de fréquence $0.2 - 2.7\text{GHz}$. Les paramètres S sont mesurés par un analyseur de réseau vectoriel, et sont usuellement représentés dans un abaque de Smith, qui est une transformation du plan des impédances complexe en un plan des coefficients de réflexion complexe [3]. On note que ces mesures sont faites par *M.TAMOUM*.

Le composant *LDMOSFET* choisi est un *BLF2043F* (*NXP* semi-conductors) monté en boîtier. Il peut générer une puissance de 10W pour une fréquence de travail autour de 2.2GHz avec une tension de seuil de grille V_{th} d'environ 4V [12].

III.2.1 Extractions des éléments du boîtier

Les éléments du boîtier du schéma équivalent sont donnés dans la référence [12]. Le boîtier peut être modélisé en entrée par une inductance L_{gp} en série avec une capacité C_{gsp} . De même, en sortie par une inductance L_{dp} et une capacité C_{dsp} *figure III. 1*.

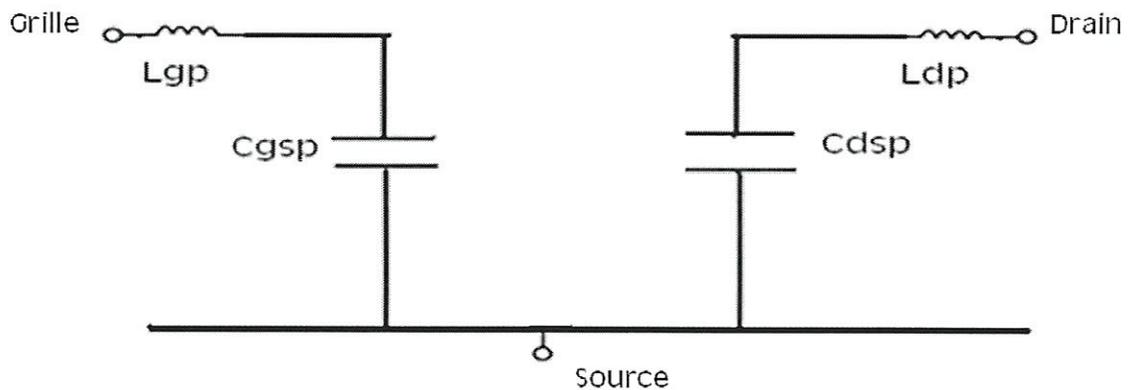


Figure III.1 : Schéma équivalent du boîtier.

Les valeurs des éléments du boîtier sont représentées dans le *tableau III.1* :

Éléments du boîtier	C_{gsp} (PF)	C_{dsp} (PF)	L_{gp} (nH)	L_{dp} (nH)
valeur	3.9	3.7	0.1	0.1

Tableau III.1 : Les éléments du boîtier du transistor BLF2043F.

III .2.2 Extractions des éléments extrinsèques[2]

Les éléments extrinsèques sont la matérialisation des phénomènes que l'on qualifie de parasites. Ils ne participent pas à l'effet transistor qui se produit dans le canal. Ils sont engendrés le plus souvent par les métallisations d'accès à la zone active. Il est nécessaire de

commencer par déterminer leurs valeurs pour rendre possible l'extraction des éléments intrinsèques et donc des données principales et primordiales du modèle. Plusieurs méthodes nous sont proposées pour leur extraction :

Par **simulation électromagnétique**: à l'aide de simulateur électromagnétique du type Momentum, Sonnet, Ansys, HFSS ; on matérialise les métallisations d'accès à la zone active du transistor, et l'on simule les paramètres S associés sur une bande de fréquences données. De ces paramètres S on en déduit des éléments extrinsèques localisés. C'est une technique rapide, relativement précise.

Par **optimisation** : On trouve des algorithmes de gradient, de recuit simulé, de diffusion simulée, des algorithmes génétique... Ces méthodes consistent à trouver le minimum global d'une fonction objectif (ou fonction erreur) entre valeurs mesurées et valeurs simulées. Pratiquement, on optimise les valeurs des composants extrinsèques de telle sorte que le modèle équivalent (composants extrinsèques + composants intrinsèques extraient à chaque itération de l'optimisation par la méthode directe ait une réponse électrique la plus proche possible des mesures. Extrêmement performante et rapide, cette méthode nécessite cependant de connaître la valeur d'échelle des paramètres recherchés afin d'éviter de tomber dans des minimums locaux de la fonction d'erreur.

Méthode statistique: basée sur une technique de régression linéaire. Elle permet à partir d'une mesure de paramètres S à un point de polarisation donnée de faire coïncider une expression analytique avec les paramètres Z , puis de faire une régression linéaire pour obtenir les paramètres Z à une fréquence hypothétique infinie et en déduire ainsi les éléments extrinsèques.

Calcul analytique: elle nécessite une bonne connaissance des propriétés physiques et géométriques des matériaux du transistor. En utilisant les simples lois ohmiques on approche les valeurs de ces composants extrinsèques. Cependant cette technique n'est pas une fin en soit, elle permet juste d'avoir un point de départ, une idée pour les autres méthodes, et en particulier pour l'optimisation.

Le FET «froid » (ou Cold *FET*) : comme son nom l'indique, cette méthode est uniquement destinée aux transistors de technologie *FET*. Elle consiste à effectuer des mesures de paramètres S sur le transistor polarisé de façon à ce que les éléments intrinsèques ne masquent pas les éléments extrinsèques. Ces états de polarisations sont :

$V_{ds}=0V$ & $V_{gs}>V_{th}$ (tension de seuil) : le canal du transistor est en « conduction », dans cet état on peut déterminer les valeurs des composants séries des éléments extrinsèques.

$V_{ds}=0$ & $V_{gs} \ll V_{th}$: le canal du transistor est délaîté, on a alors accès aux valeurs des composants parallèles des éléments extrinsèques.

C'est une méthode fiable et largement éprouvée dans la littérature scientifique, et d'ailleurs c'est la méthode utilisée dans nos travaux.

L'extraction de ces éléments extrinsèques, se fait alors en deux étapes. La première étape consiste à polariser la grille en direct, ceci a pour effet de court-circuiter les éléments parallèles de la *figure II.1*, les capacités de plot peuvent être négligées, seuls les éléments série sont pris en compte, comme indiqué sur la figure schéma équivalent petit signal à polarisation froide pour $V_{ds}=0$ et $V_{gs} \gg V_{th}$ [12].

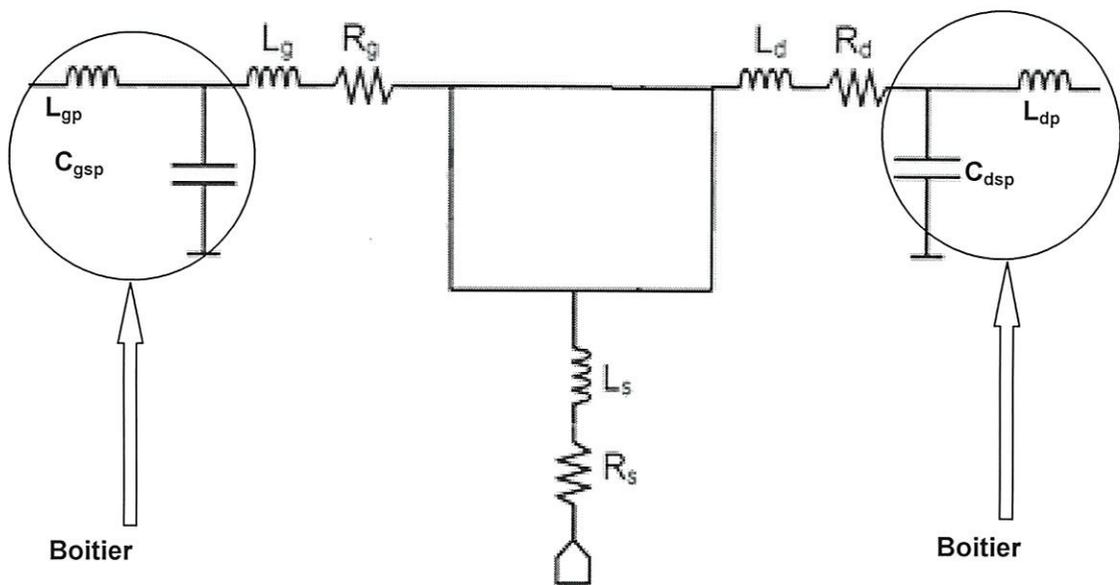


Figure III.2: Schéma équivalent petit signal à polarisation froide pour $V_{ds} = 0V$ et $V_{gs} \gg V_{th}$.

Les parties réelles et imaginaires des éléments de la matrice Z extraite des mesures permettent alors, par identification, de déterminer les éléments résistifs et les réactances de ce quadripôle, à savoir les résistances et les inductances extrinsèques du transistor.

Nous utilisons une méthode basée sur des transformations successives des paramètres S en paramètre Z ou Y selon la procédure d'épluchage décrit dans le schéma de la *figure III.3*.

Les matrices de passage sont illustrées sur le *Tableau III.2* [9].

	S	Z	Y
S	$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \end{bmatrix}$	$S_{11} = \frac{(Z_{11}-1)(Z_{22}+1) - Z_{12}Z_{21}}{(Z_{11}+1)(Z_{22}+1) - Z_{12}Z_{21}}$ $S_{12} = \frac{2Z_{12}}{(Z_{11}+1)(Z_{22}+1) - Z_{12}Z_{21}}$ $S_{21} = \frac{2Z_{21}}{(Z_{11}+1)(Z_{22}+1) - Z_{12}Z_{21}}$ $S_{22} = \frac{(Z_{11}-1)(Z_{22}-1) - Z_{12}Z_{21}}{(Z_{11}+1)(Z_{22}+1) - Z_{12}Z_{21}}$	$S_{11} = \frac{(1-Y_{11})(1+Y_{22}) + Y_{12}Y_{21}}{(1+Y_{11})(1+Y_{22}) - Y_{12}Y_{21}}$ $S_{12} = \frac{-2Y_{12}}{(1+Y_{11})(1+Y_{22}) - Y_{12}Y_{21}}$ $S_{21} = \frac{-2Y_{21}}{(1+Y_{11})(1+Y_{22}) - Y_{12}Y_{21}}$ $S_{22} = \frac{(1+Y_{11})(1-Y_{22}) + Y_{12}Y_{21}}{(1+Y_{11})(1+Y_{22}) - Y_{12}Y_{21}}$
Z	$Z_{11} = \frac{(1+S_{11})(1-S_{22}) + S_{21}S_{12}}{(1-S_{11})(1-S_{22}) - S_{21}S_{12}}$ $Z_{12} = \frac{2S_{12}}{(1-S_{11})(1-S_{22}) - S_{21}S_{12}}$ $Z_{21} = \frac{2S_{21}}{(1-S_{11})(1-S_{22}) - S_{21}S_{12}}$ $Z_{22} = \frac{(1-S_{11})(1+S_{22}) + S_{21}S_{12}}{(1-S_{11})(1-S_{22}) - S_{21}S_{12}}$	$\begin{bmatrix} v_1 \\ v_2 \end{bmatrix} = \begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \end{bmatrix}$	$\begin{bmatrix} \frac{Y_{22}}{\Delta^Y} & \frac{-Y_{12}}{\Delta^Y} \\ \frac{-Y_{21}}{\Delta^Y} & \frac{Y_{11}}{\Delta^Y} \end{bmatrix}$
Y	$Y_{11} = \frac{(1-S_{11})(1+S_{22}) + S_{21}S_{12}}{(1+S_{11})(1+S_{22}) - S_{21}S_{12}}$ $Y_{12} = \frac{2S_{12}}{(1+S_{11})(1+S_{22}) - S_{21}S_{12}}$ $Y_{21} = \frac{-2S_{21}}{(1+S_{11})(1+S_{22}) - S_{21}S_{12}}$ $Y_{22} = \frac{(1+S_{11})(1-S_{22}) + S_{21}S_{12}}{(1+S_{11})(1+S_{22}) - S_{21}S_{12}}$	$\begin{bmatrix} \frac{Z_{22}}{\Delta^Z} & \frac{-Z_{12}}{\Delta^Z} \\ \frac{-Z_{21}}{\Delta^Z} & \frac{Z_{11}}{\Delta^Z} \end{bmatrix}$	$\begin{bmatrix} i_1 \\ i_2 \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{bmatrix} \begin{bmatrix} v_1 \\ v_2 \end{bmatrix}$

Tableau III.2 : Matrices de passage.

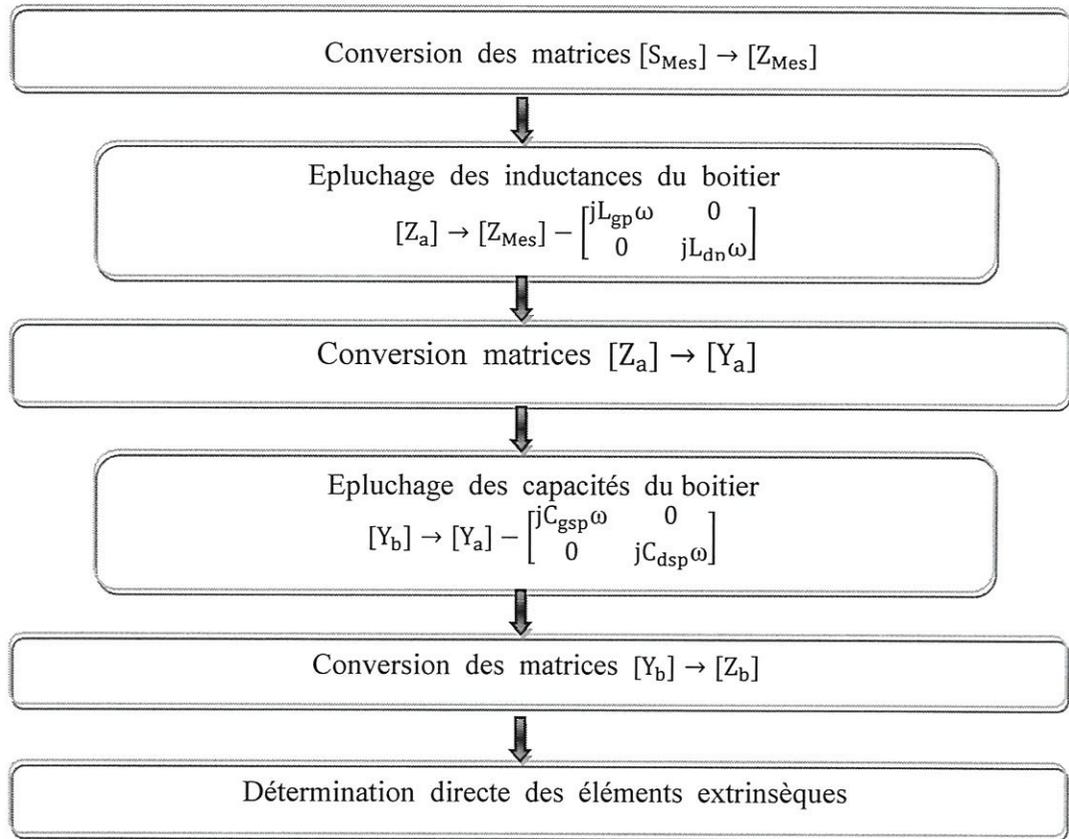


Figure III.3 : Procédure d'extraction des éléments extrinsèques du LDMOS.

On en déduit les éléments électriques extrinsèques en fonction des éléments de la matrice $[Z_b]$ du quadripôle (**figure III.4**)

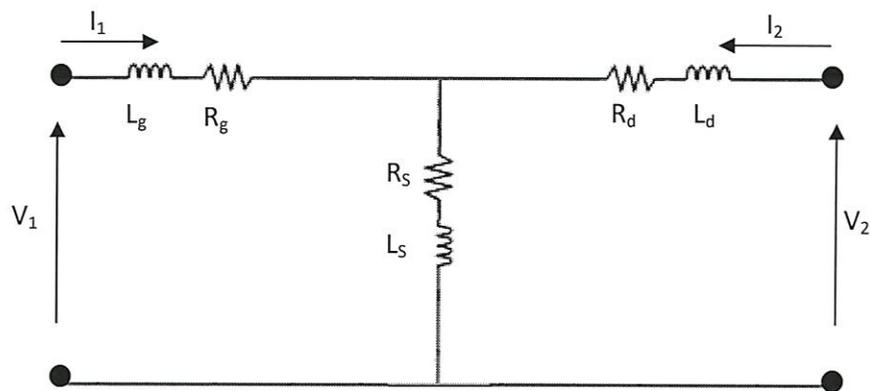


Figure III.4 : Schéma équivalent à polarisation froide sans boitier.

$$\begin{pmatrix} V_1 \\ V_2 \end{pmatrix} = \begin{pmatrix} I_1 \\ I_2 \end{pmatrix} \begin{pmatrix} Z_{11b} & Z_{12b} \\ Z_{21b} & Z_{22b} \end{pmatrix} \Rightarrow \begin{cases} V_1 = Z_{11b}I_1 + Z_{12b}I_2 \\ V_2 = Z_{21b}I_1 + Z_{22b}I_2 \end{cases} \text{(III.1)}$$

$$Z_{11b} = \left. \frac{V_1}{I_1} \right|_{I_2=0} = (R_g + R_s) + j\omega(L_g + L_s) \text{(III.2)}$$

$$Z_{12b} = \left. \frac{V_1}{I_2} \right|_{I_1=0} = R_s + jL_s\omega \text{(III.3)}$$

$$Z_{21b} = \left. \frac{V_2}{I_1} \right|_{I_2=0} = R_s + jL_s\omega \text{(III.4)}$$

$$Z_{22b} = \left. \frac{V_2}{I_2} \right|_{I_1=0} = (R_d + R_s) + j\omega(L_d + L_s) \text{(III.5)}$$

$$Z_b = \begin{pmatrix} R_g + R_s + j\omega(L_g + L_s) & R_s + jL_s\omega \\ R_s + jL_s\omega & (R_d + R_s) + j\omega(L_d + L_s) \end{pmatrix} \text{(III.6)}$$

Les éléments électriques extrinsèques sont exprimés comme suit :

$$R_s = \text{Re}(Z_{12b}) \text{(III.7)}$$

$$R_g = \text{Re}(Z_{11b}) - \text{Re}(Z_{12b}) \text{(III.8)}$$

$$R_d = \text{Re}(Z_{22b}) - \text{Re}(Z_{12b}) \text{(III.9)}$$

$$L_s = \frac{\text{Im}(Z_{12b})}{2\pi.f} \text{(III.10)}$$

$$L_g = \frac{[\text{Im}(Z_{11b}) - \text{Im}(Z_{12b})]}{2\pi.f} \text{(III.11)}$$

$$L_d = \frac{[\text{Im}(Z_{22b}) - \text{Im}(Z_{12b})]}{2\pi.f} \text{(III.12)}$$

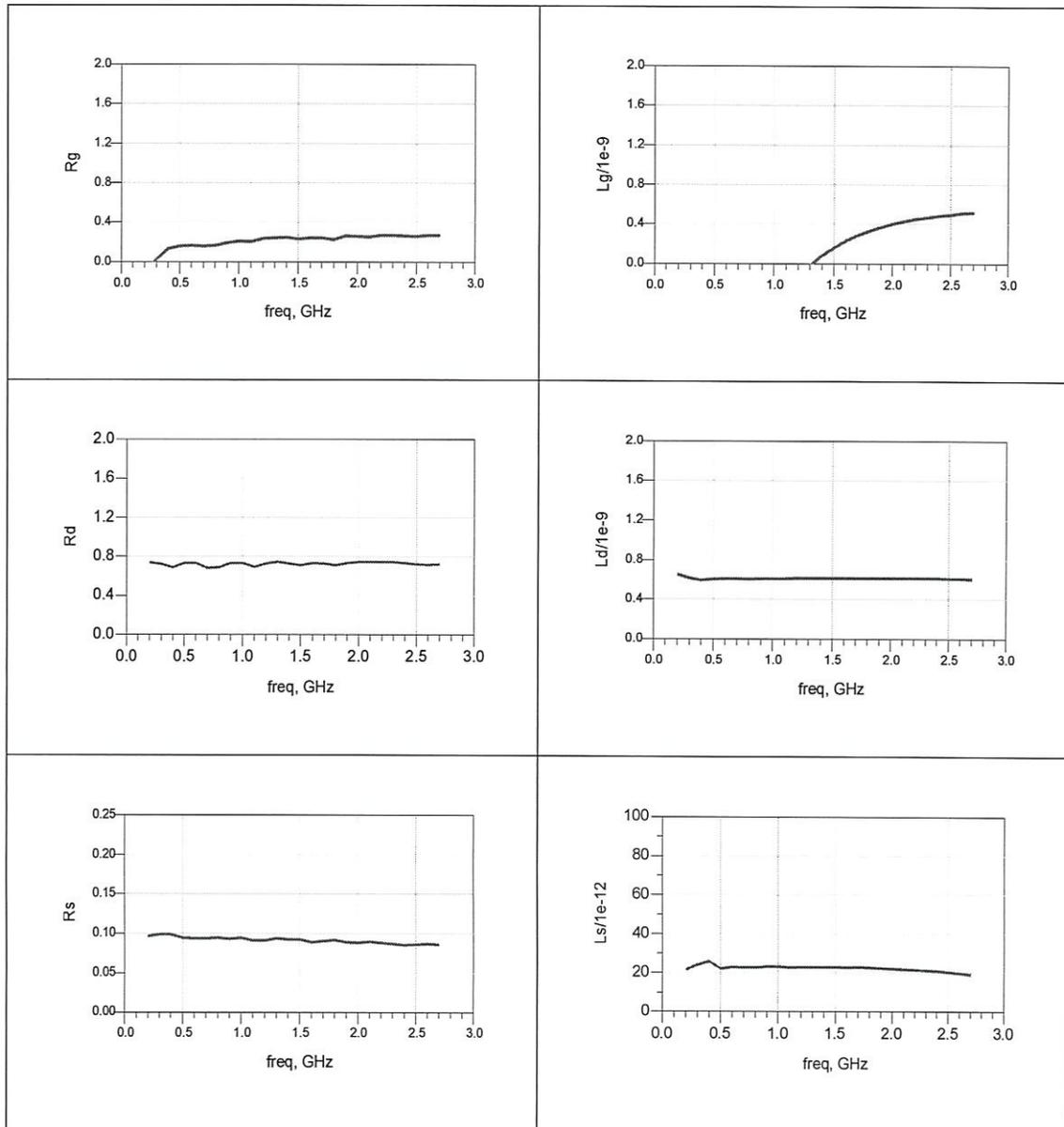


Figure III.5 : *Eléments extrinsèques (R_g , R_d , R_s , L_g , L_d et L_s) extraits en fonction de la fréquence pour $V_{gs} = 14V$ et $V_{ds} = 0V$*

On not que les graphes des éléments extrinsèques (R_g , R_d , R_s , L_g , L_d , L_s) extraits sont plates **figure III.5**, ce qui veut dire que leurs valeurs sont indépendantes de la fréquence.

Pour l'élément L_g , on remarque que la courbe n'est pas plate, ceci peut être expliqué par la sensibilité de cet élément à l'erreur de mesures faites par l'analyseur de réseaux, pour cela on prend la valeur pour la quelle les éléments intrinsèques soient plats.

En ce qui concerne les capacités de plots C_{pg} et C_{pd} , les techniques d'extraction existantes ne donnant pas de résultats physiques, nous déterminons leurs valeurs de manière

empirique, elles sont choisies de façon que les éléments intrinsèques (C_{gs} , C_{ds} , C_{gd} , G_m , G_d et R_i) soient plats en fonction de la fréquence [26].

Eléments extrinsèques extraits	C_{pg} (pF)	C_{pd} (pF)	L_G (nH)	L_D (nH)	L_S (nH)	R_G (Ω)	R_D (Ω)	R_i (Ω)	R_S (Ω)
Valeur	0.1	0.1	0.67	0.61	0.023	0.25	0.733	0.15	0.095

Tableau III.3 : Les éléments extrinsèques extraits à polarisation froide.

III.2.3 Extractions des éléments intrinsèques

Des paramètres S mesurés initialement, en extrayant les composants extrinsèques, nous avons directement accès aux éléments intrinsèques de la zone active du transistor. Suivant la topologie du modèle choisis, les équations ne différeront que légèrement mais en tout état de cause, cette méthodologie a également été très largement éprouvée et validée [2].

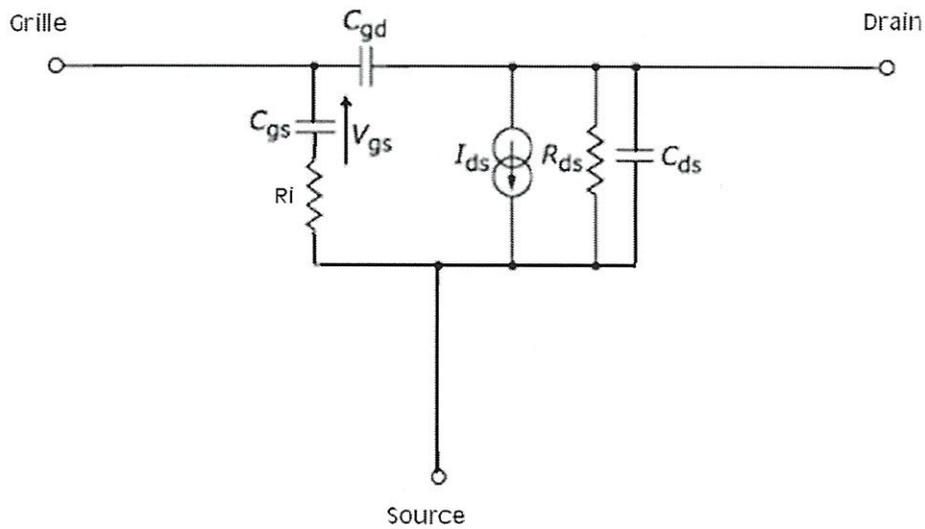


Figure III.6 : Circuit MOSFET intrinsèque.

Une fois tous les éléments précédents déterminés, nous pouvons directement extraire les éléments intrinsèques à partir de la matrice $[Y_i]$ calculée par la procédure d'extraction *figure III.7*.

La simulation est faite pour différentes polarisations du transistor comme indiqué dans les tableaux *III.2*, *III.3*.

Les éléments électriques intrinsèques sont exprimés comme suit :

$$C_{gs} = \frac{Im(Y_{11i}) + Im(Y_{12i})}{\omega} * \left[1 + \left(\frac{Re(Y_{11i}) - Re(Y_{12i})}{Im(Y_{11i}) - Im(Y_{12i})} \right)^2 \right] \quad (\text{III.13})$$

$$C_{gd} = \frac{-Im(Y_{12})}{\omega} * \left[1 + \left(\frac{Re(Y_{12i})}{Im(Y_{12i})} \right)^2 \right] \quad (\text{III.14})$$

$$C_{ds} = \frac{Im(Y_{22i}) + Im(Y_{21i})}{\omega} \quad (\text{III.15})$$

$$G_d = Re(Y_{22i}) + Re(Y_{12i}) \quad (\text{III.16})$$

$$R_i = \frac{Re(Y_{11i}) + Re(Y_{12i})}{C_{GS}\omega [Im(Y_{11i}) + Im(Y_{12i})]} \quad (\text{III.17})$$

$$G_m = \sqrt{(Re(Y_{21i}) - Re(Y_{12i}))^2 + (Im(Y_{21i}) - Im(Y_{12i}))^2} \quad (\text{III.18})$$

Les éléments extraits du transistor à $V_{gs} = 4.8V$ et $V_{ds} = 26V$ sont illustrés sur la **figure III.8**. Nous observons que les éléments C_{ds} , C_{gs} , C_{gd} , G_m et R_i sont constants dans la bande de fréquence $0.2GHz - 2.7GHz$.

Cependant, la conductance du drain G_d présente une variation en fonction de la fréquence, elle diminue lorsque la fréquence augmente, cela est dû aux erreurs lors de la mesure des paramètres S . On prend comme valeur de G_d celle des fréquences les plus faibles.

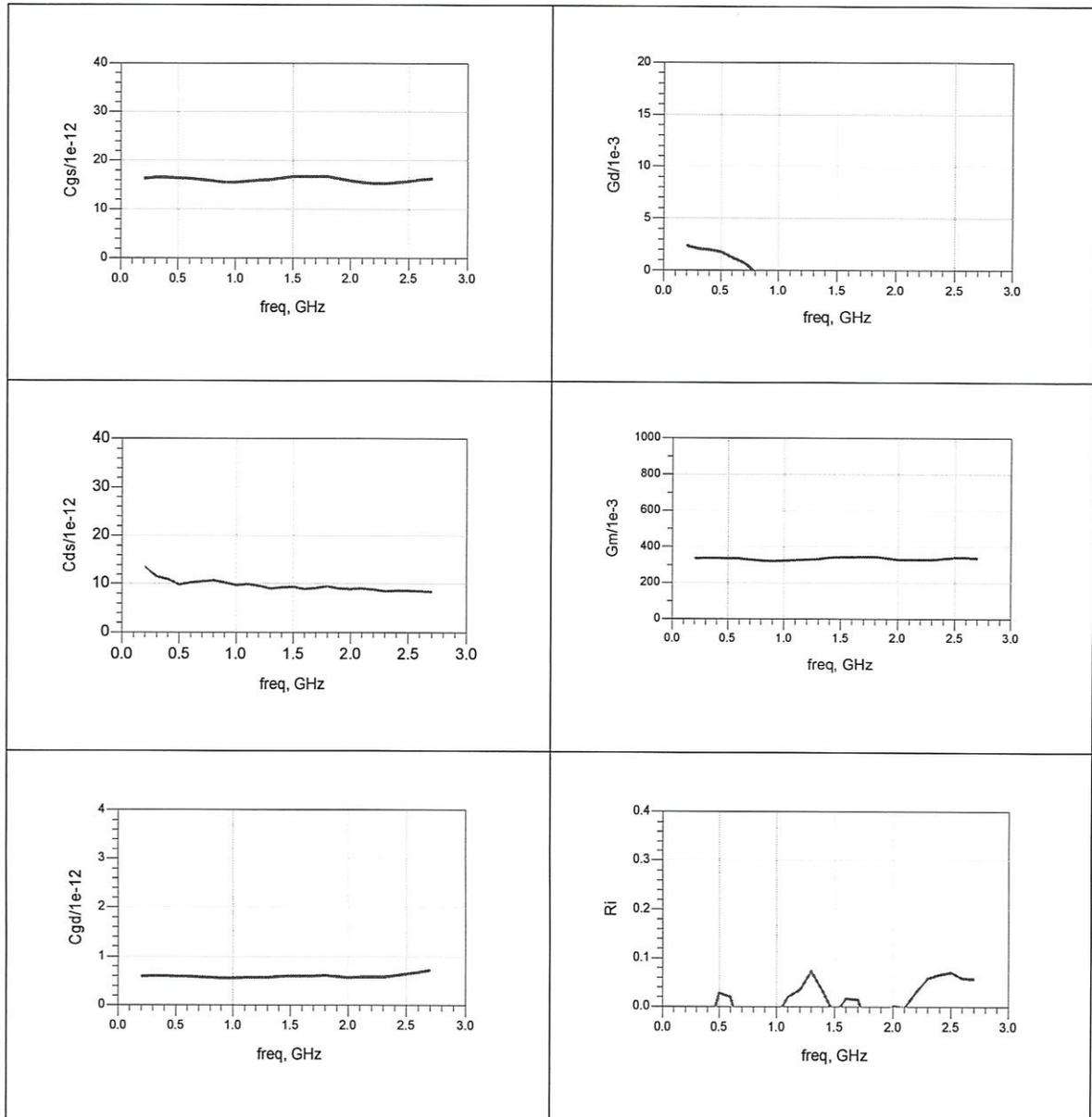


Figure III.8 :Eléments intrinsèques $G_d, G_m, C_{gs}, G_{gd}, C_{ds}$ extraits en fonction de la fréquence

$$\text{à } V_{gs} = 4.8V \text{ et } V_{ds} = 26V.$$

Les résultats d'extraction des éléments intrinsèques obtenus à $V_{gs}=4.8V$ et $V_{ds}=26V$ sont représentés dans le **tableau III.4**.

Éléments intrinsèques extraits	C_{gs} (pF)	G_{gd} (pF)	C_{ds} (pF)	G_m (mS)	G_d (mS)
Valeur	16	0.6	10	330	2.5

Tableau III.4 : Les éléments intrinsèques extraits à $V_{gs} = 4.8V$ et $V_{ds} = 26V$.

III.4 Conclusion

Dans ce chapitre nous avons illustré les différentes méthodes d'extraction des éléments extrinsèques, nous avons choisit la méthode du *FET froid* qui est plus convenable. Elle est basé sur les transformations des paramètres S en Z et Y . C'est une méthode développée par *G.DAMBRINE*.

En conclusion, nous avons noté une indépendance des éléments intrinsèques de la fréquence ce qui confirme la validité de la procédure d'extraction suivie.

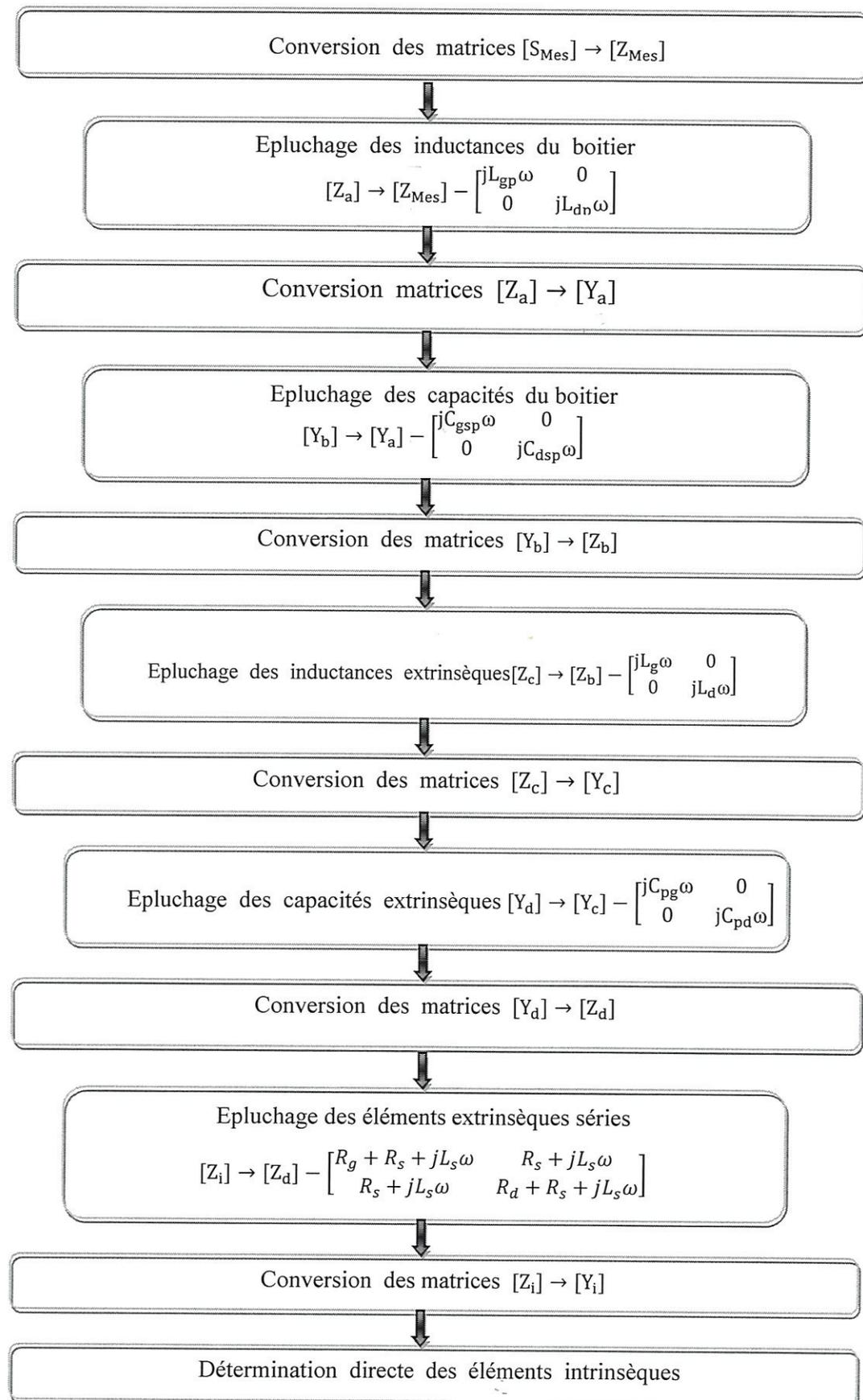


Figure III.7 : Procédure d'extraction des éléments intrinsèques du composant.

Chapitre IV

RESULTATS ET INTERPRITATIONS

IV. RESULTATS ET INTERPRITATIONS

IV.1 Introduction

La nécessité du recours aux ordinateurs s'explique par les possibilités limitées des mesures expérimentales avec la variation des différents paramètres de composant. Le fait est que l'obtention des échantillons prototype nécessite d'effectuer tout un processus pénible et onéreux de conception et de fabrication qui peut durer plusieurs mois. C'est pourquoi la simulation électrique, par le biais de modèle mathématique élaboré est devenue une étape très importante dans la conception des circuits intégrés, car elle constitue non seulement une aide à sa mise au point mais permet en plus d'analyser et de prédire son comportement et ses performances, donc sa modification ainsi que son optimisation avant même son envoi en fabrication [7].

IV.2 Définition d'un simulateur

Pour étudier le comportement électrique des composants et circuits intégrés, on utilise généralement un simulateur électrique. En effet, ce type de simulateur permet d'étudier le comportement électrique d'un composant à travers un schéma électrique équivalent le modélisant. En plus, ce logiciel permet d'éviter toute fausse manipulation, lors des mesures réelles, qui risque d'endommager le composant ou le circuit intégré analogique [17].

La simulation permet de dimensionner et de tester des modèles d'organisation établis afin d'en vérifier de manière objective l'efficacité grâce à des indicateurs de performance dont les valeurs sont renseignées par la simulation [18].

IV.3 Les différents types de simulation [2] [19]

IV.3.1 La simulation électromagnétique

Elle est basée sur la résolution des équations de Maxwell. Cette résolution peut être effectuée à 2 ou 3 dimensions. Les méthodes par éléments ou différences finies peuvent traiter de la même façon des structures à 2 ou 3 dimensions.

IV.3.2 La simulation physique

Le point de départ de ces simulations est une connaissance des propriétés physiques des Matériaux. Il convient de connaître les caractéristiques physiques du matériau à étudier. La

Simulation physique repose sur l'étude du comportement des porteurs (électrons et trous) soumis à différentes excitations dans un semi-conducteur.

IV.3.3 La simulation thermique

Ce type de simulation est particulièrement utilisé pour l'optimisation des structures de composant, qu'il s'agisse de déterminer la dimension des composants élémentaires, leur éloignement les uns par rapport aux autres. Il est ainsi possible de connaître de façon précise l'état thermique atteint à un point d'une structure, grandeur qu'il n'est pas possible de déterminer expérimentalement.

IV.3.4 La simulation électrique

C'est ce type de simulation qui est le plus utilisé pour la conception de circuit, en effet, à partir de modèles rigoureux, il est possible de s'assurer au mieux des performances d'une réalisation future. Elles sont basées principalement sur des modèles analytiques de composants qu'ils soient actifs ou passifs et des circuits équivalents électrothermiques implantables dans les logiciels de *CAO*.

IV.4 Critères de choix d'un simulateur [20]

Les critères de choix d'un simulateur dépendent du secteur d'activité ainsi que de l'environnement informatique disponible. En effet, il paraît important de considérer les critères de choix d'un simulateur à savoir : la rapidité de calcul, la précision, la complexité des circuits à étudier et l'environnement dans lequel les simulations vont être effectuées. Cet environnement peut être caractérisé par :

- Fichier de description issu d'un extracteur ou non.
- Traitement des résultats.
- Multi-déroulement (possibilité d'enchaîner les simulations sans être obligé de passer par le fichier de description).
- Possibilité de transfert entre machines différentes.

L'utilisation d'un modèle de type phénoménologique nécessite d'être implémenté dans un logiciel de simulation électrique pour circuits. Parmi les nombreux logiciels commerciaux existants, nous avons choisi le logiciel commercial *ADS* (Advanced Design System) d'Agilent Technologies largement utilisé par les concepteurs de circuits intégrés en microondes [9].

IV.5 le logiciel ADS

ADS est un outil très complet car il permet de faire des simulations de circuits analogiques hyperfréquences, de circuit numérique, de la Co-simulation analogique/numérique ainsi que des

simulations électromagnétiques. Du fait de son fort potentiel, cet outil très complet est de plus en plus utilisé dans le monde de la recherche universitaire et industrielle[9].

IV.6 Les techniques de simulation

Plusieurs techniques de simulation permettent de reproduire de tels régimes [2].

- Simulation **DC** : elle détermine le comportement en régime statique du système.
- Simulation des paramètres **S** : Elle consiste en la détermination des rapports d'onde aux accès du système pour un point de fonctionnement linéarisé (petit signal) autour du point de polarisation.
- Simulation temporelle (transitoire) : elle permet la détermination de l'évolution temporelle des signaux du système.
- Simulation en équilibrage harmonique : Elle détermine le régime établi dans le domaine fréquentiel.
- Simulation d'enveloppe : Elle détermine le régime transitoire des enveloppes des signaux.

IV.7 Caractéristiques statique du composant utilisé

La caractéristique statique constitue une première approche du composant, *la figure.IV.1* représente le réseau de caractéristiques du transistor **LDMOS** utilisé, donnant l'évolution du courant I_{ds} circulant entre le drain et la source lorsqu'on augmente la tension V_{ds} en maintenant la tension V_{gs} constante, c'est ce qu'on appelle les caractéristiques de sortie.

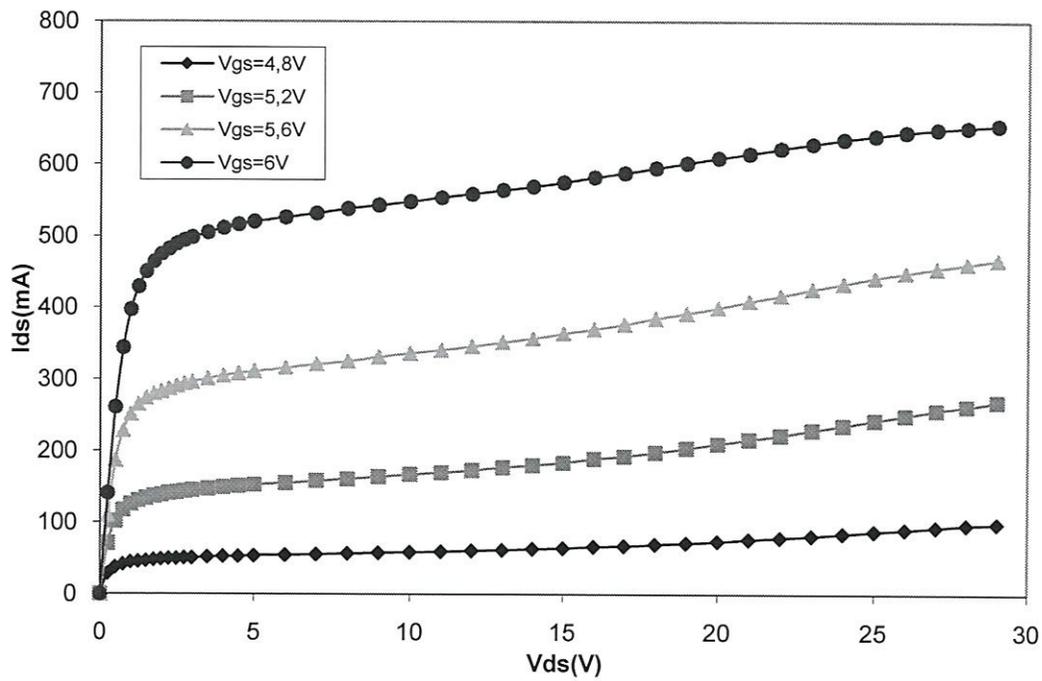


Figure IV.1 : Caractéristiques statiques de sortie.

La **figure IV.2** représente la caractéristique de transfert qui donne l'évolution du courant I_{ds} en fonction de V_{gs} pour des valeurs constantes de V_{ds} .

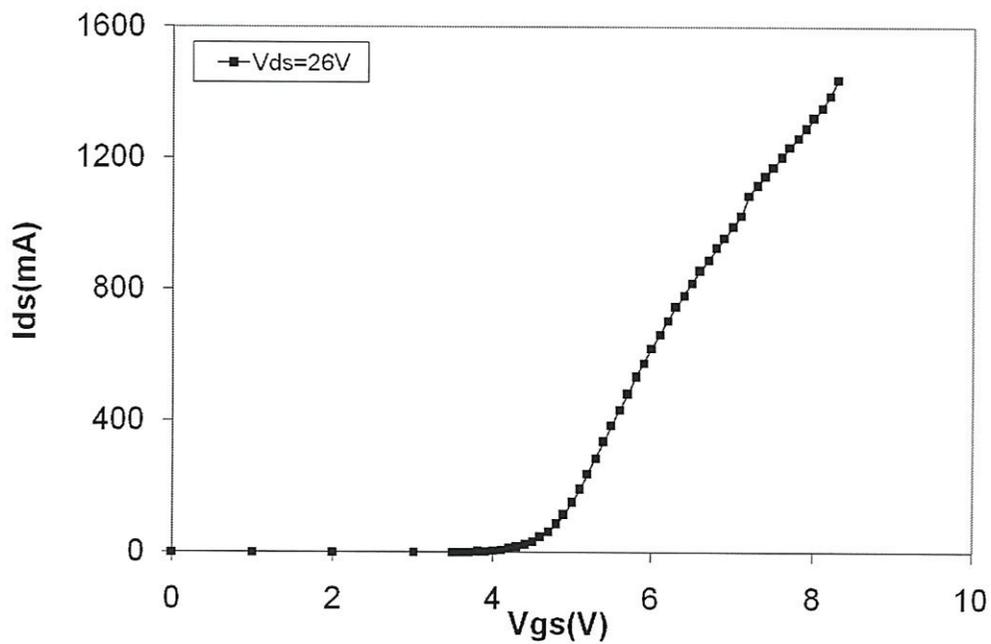


Figure IV.2 : Caractéristiques statiques de transfert.

IV.8 Intégration du schéma équivalent dans le simulateur

Le but de ce projet est de valider le schéma équivalent qui correspond au transistor étudié précédemment, pour atteindre ce but on doit comparer les évolutions des paramètres S mesurés et ceux calculés à partir du schéma obtenu. La *Figure IV.3* montre comment est introduit le fichier contenant les mesures des paramètres S dans le simulateur *ADS*. Les mesures sont faites par *M. Tamoum* à l'aide d'un analyseur de réseaux vectoriel (*VNA*). Ce dernier fournit les résultats sous forme de fichier *S2P* contenant les valeurs des paramètres S pour la gamme de fréquences de travail (*0.2 à 2.7GHz*). Dans notre cas le fichier est appelé « *ALM22636.S2P* » (pour $V_{gs}=4.8V, V_{ds}=26V$).

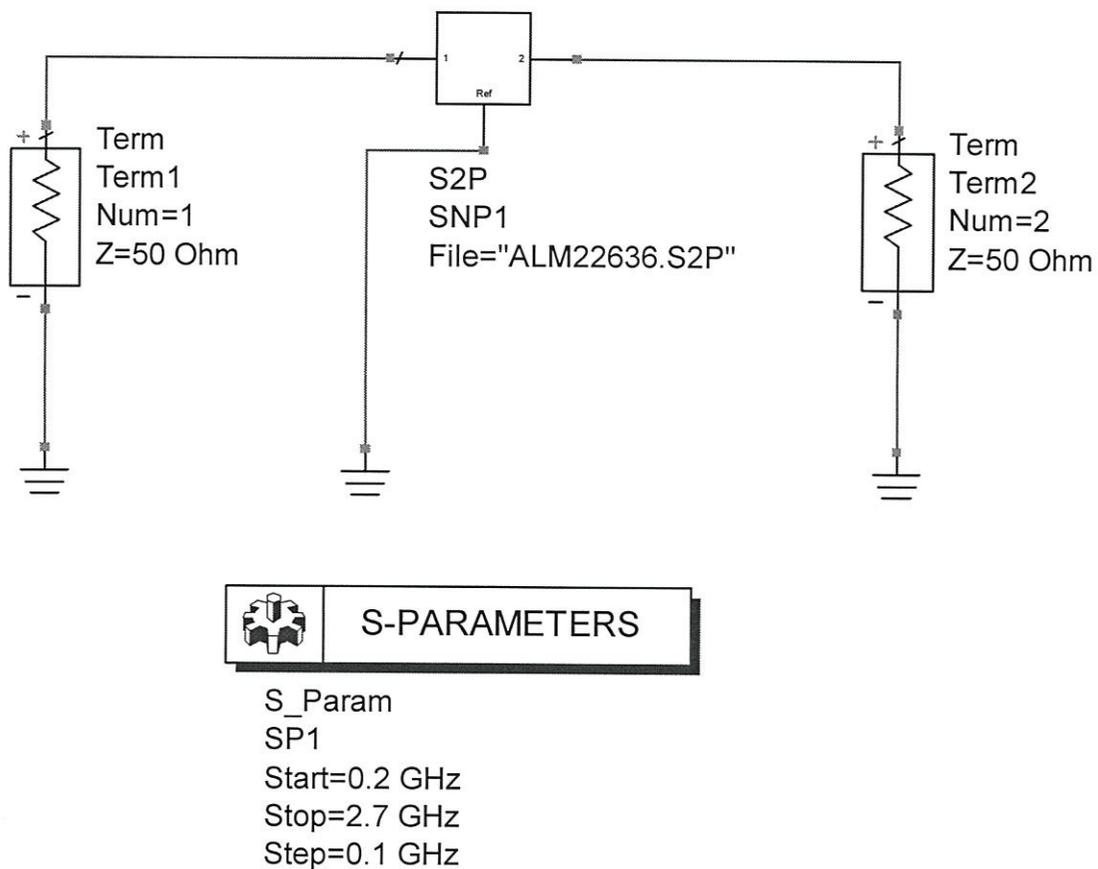


Figure IV.3 : Design utilisé pour la visualisation des paramètres S mesurés sous *ADS*.

Le fichier est introduit dans un composant du logiciel *ADS*, le *S2P* qui est un composant à deux ports (*2-port S-paramètres*). Le port *1* supposé port d'entre est relié au *term1*, et le deuxième port de sortie est relié au *term2*. On indique aussi les fréquences de début, de fin et le pas dans le simulateur *S-PARAMETERS*. Le fichier des mesures *S2P* est copié dans le dossier *data* du projet.

Après simulation, les équations décrivant les différentes transformations des paramètres S en paramètres Z ou Y ainsi que celles décrivant les éléments intrinsèques du schéma équivalent sont ajoutées dans le fichier de sortie (*.dds*) des mesures afin d'extraire les valeurs de ces derniers. Par conséquent, on peut visualiser ses différents résultats sous forme d'abaque de Smith, des courbes de module et de phase, ou encore sous forme de tableau de valeurs.

Un bon avantage d'ADS c'est qu'il permet de visualiser les résultats de plusieurs designs (fichier *.dsn*) en même temps, et donc la possibilité de comparer les résultats des mesures avec ceux des calculs.

IV.9 Visualisation des paramètres S simulés

Pour la visualisation des paramètres S simulés, nous avons créé un design contenant notre schéma équivalent du modèle électrique alimenté par les valeurs des éléments extraits *figure IV.4*.

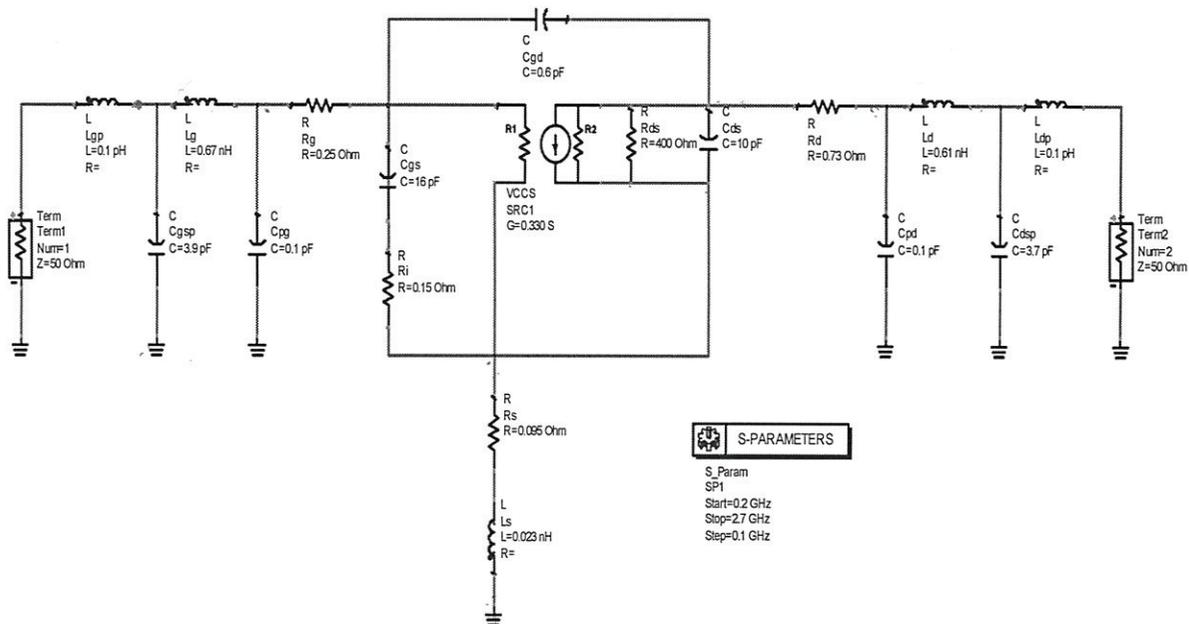


Figure IV.4 : Schéma équivalent introduit dans le simulateur ADS.

La *figure IV.5* représente les paramètres S mesurés sur l'abaque de Smith.

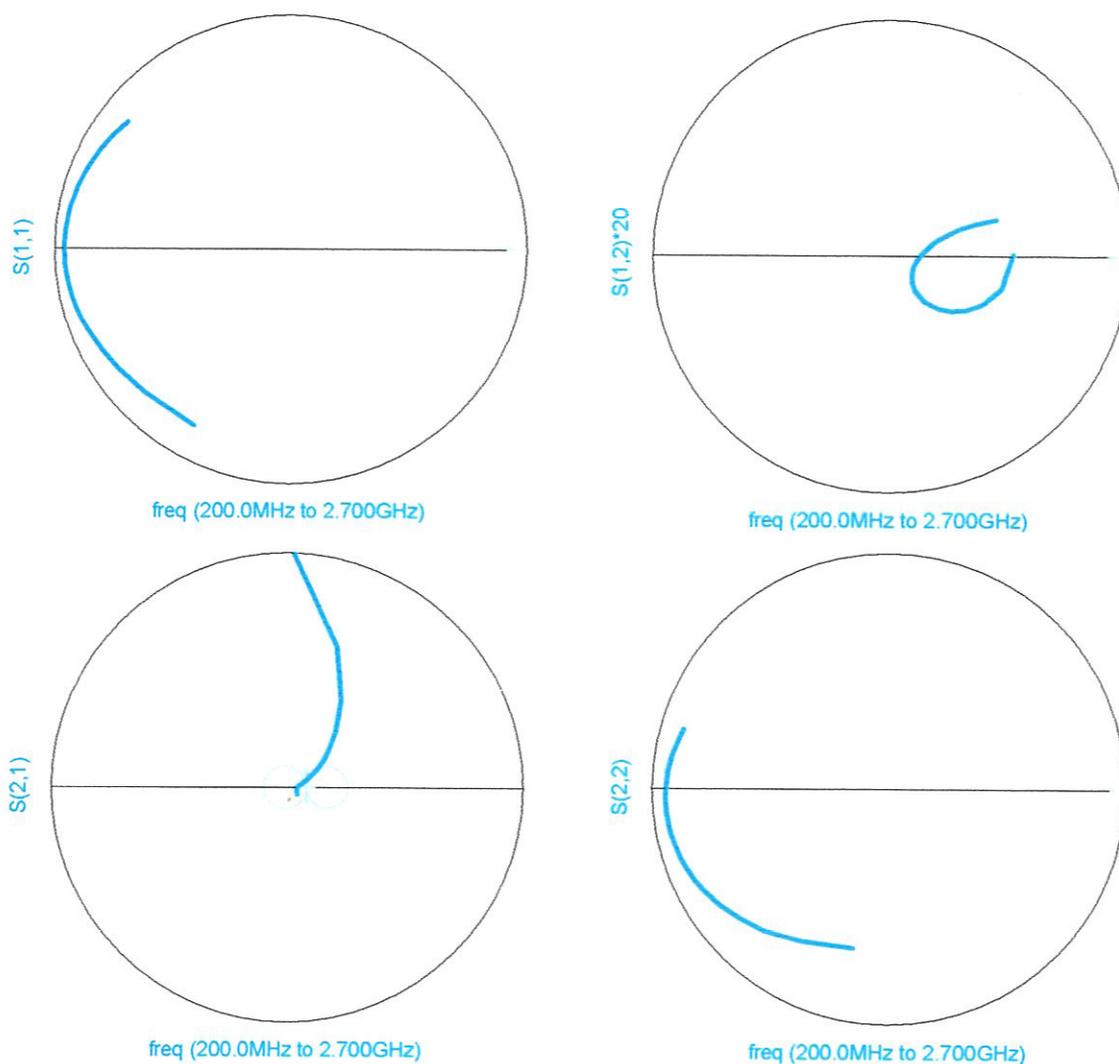


Figure IV.5 : Les paramètres S mesurés.

IV.10 Validation du modèle en régime petit-signal

Avant son utilisation, un modèle électrique doit être validé. La validation est caractérisée par la fonctionnalité du modèle et par sa validité. Par fonctionnalité, on entend le bon fonctionnement du modèle dans le simulateur, sa robustesse, et plus particulièrement la convergence lors d'un calcul. Par conséquent, la fonctionnalité dépend de la définition du modèle et de ses équations générales, et est indépendante des valeurs des éléments du modèle. La fonctionnalité du modèle est vérifiée implicitement, par observation des résultats des simulations (simulations statiques, dynamiques et petit signal).

La validité d'un modèle concerne la précision avec laquelle il reproduit les caractéristiques d'un composant. La validité doit être bien cadrée et définie dans tous les aspects électriques (polarisations, fréquences d'utilisation, puissances des signaux, ...), car l'utilisateur d'un modèle peut facilement procéder à des conclusions erronées. Prenons, par exemple, un modèle défini pour la simulation de mélangeur à *FET froids* ($V_{ds} = 0$

Validé en petit et grand signal autour de ce point de repos. Si l'utilisateur tente de simuler un circuit en utilisant le transistor en régime de saturation, il est difficile d'affirmer l'exactitude des résultats.

Nous montrons une validation du modèle développé, en comparant des résultats de mesures à des résultats de simulations effectuées sous les mêmes conditions.

La validation du modèle en régime petit signal consiste en une comparaison entre les paramètres S mesurés et ceux simulés. la *figure IV.6* montre les paramètres S simulés et mesurés du transistor dans la gamme de fréquence $0.2\text{GHz}-2.7\text{GHz}$. Les résultats de la simulation et ceux de la mesure se collent, ce qui montre une bonne prédiction des performances petit signal.

Un agrément acceptable entre la mesure et la simulation pour S_{11} , S_{12} , S_{21} , S_{22} est obtenue pour la bande ($0.2\text{GHz}-2.7\text{GHz}$). *figure IV.6*.

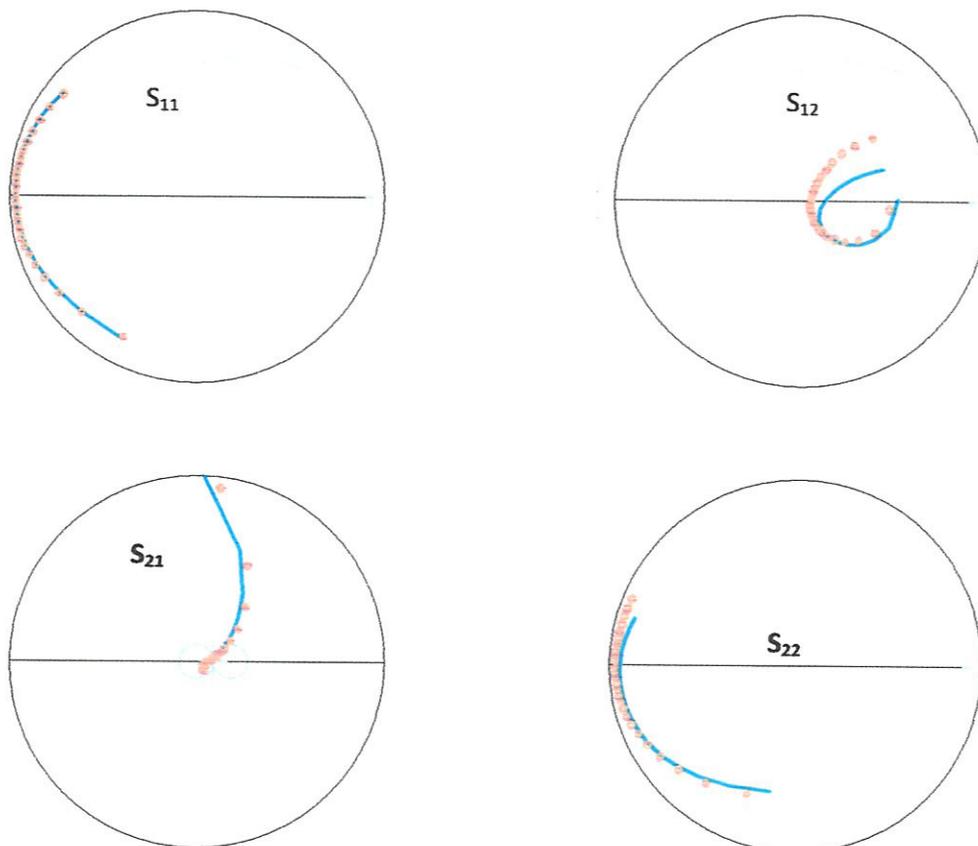


Figure IV.6 : Comparaisons entre mesure et simulation des paramètres S pour $V_{gs}=4.8\text{V}$ et $V_{ds}=26\text{V}$. Simulation ————, Mesure ●●●●●

Il faut noter que cette comparaison ne peut être qu'indicative, car la représentation sur l'abaque de *Smith* donne une information mixte du module et de la phase de chacun des paramètres S . pour plus de précision, on représente chacun des paramètres S , mesurés et simulés, en module et en phase et en *dB* comme l'indiquent les *figure (IV.7, IV.8 et IV.9)*.

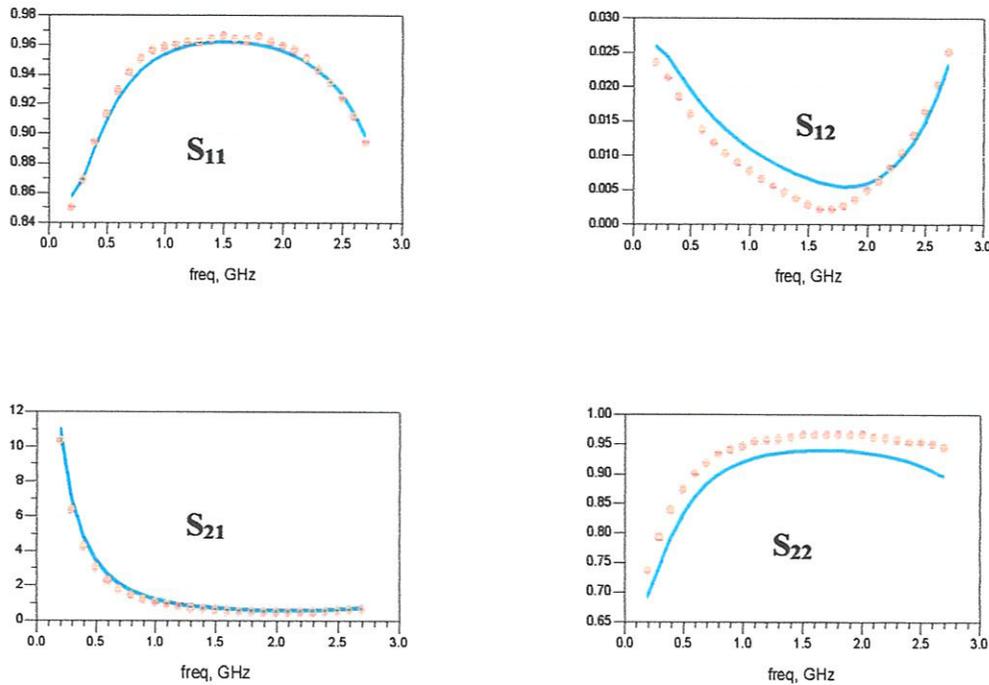


Figure IV.7 : Comparaison des paramètres S mesurés et simulés en module

$V_{gs} = 4.8V$ et $V_{ds} = 26V$ Simulation — Mesure

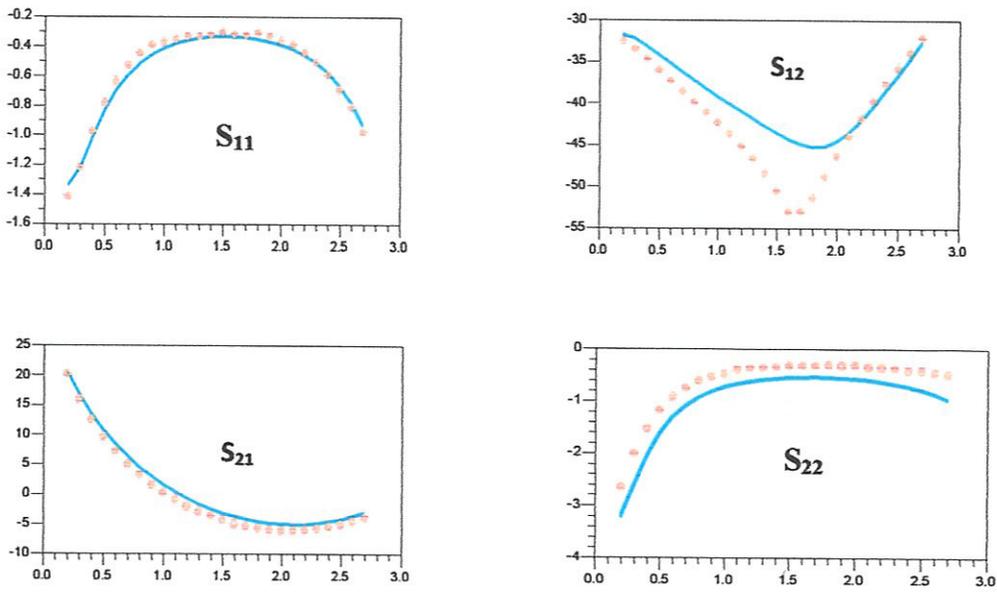


Figure IV.8 : Comparaison des paramètres S mesurés et simulés en dB pour $V_{gs} = 4.8V$ et $V_{ds} = 26V$. Simulation — , Mesure ●●●●●

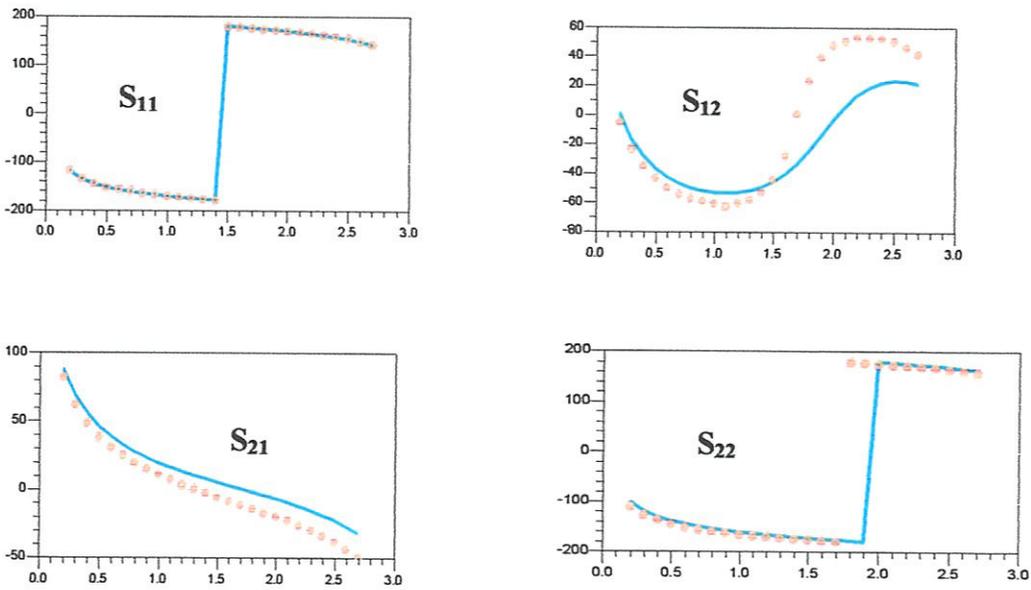


Figure IV.9 : Comparaison des paramètres S mesurés et simulés en phase pour.

$V_{gs} = 4.8V$ et $V_{ds} = 26V$ Simulation — , Mesure ●●●●●

Dans le régime de saturation forte inversion on prend les points $V_{gs}=5.2V$, $V_{ds}=5V$ et $V_{gs}=5.6V$, $V_{ds}=15V$. La bande de fréquence d'analyse se situe toujours entre $0.2GHz-2.7GHz$ figure IV.11et IV.12 :

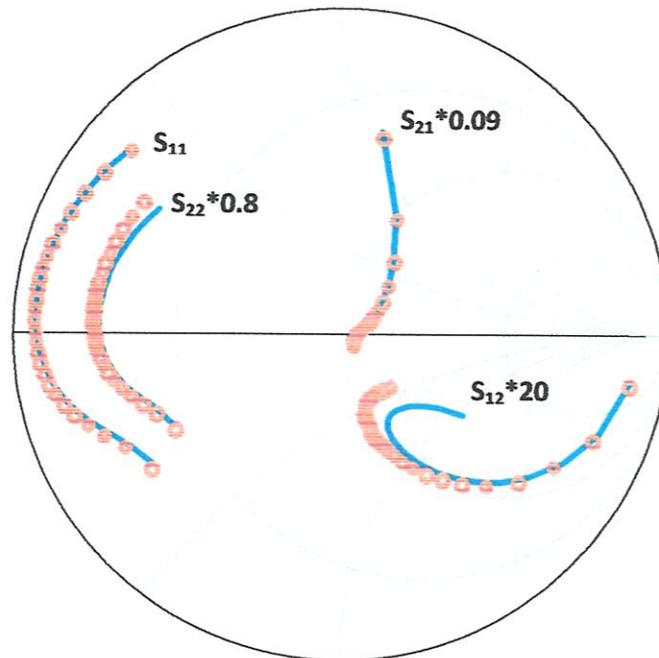


Figure IV.11 : Comparaison entre mesure et simulation des paramètres S pour $V_{gs} = 5.2V$ $V_{ds} = 5V$. Simulation —, Mesure ●●●●

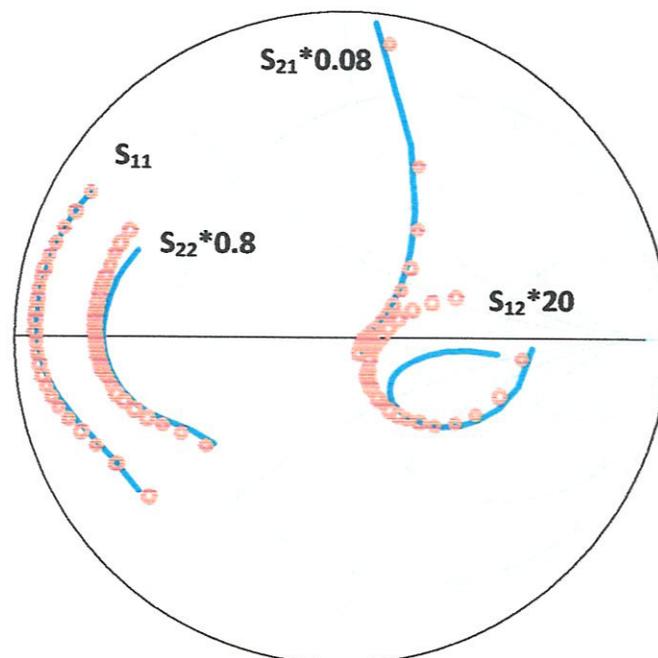
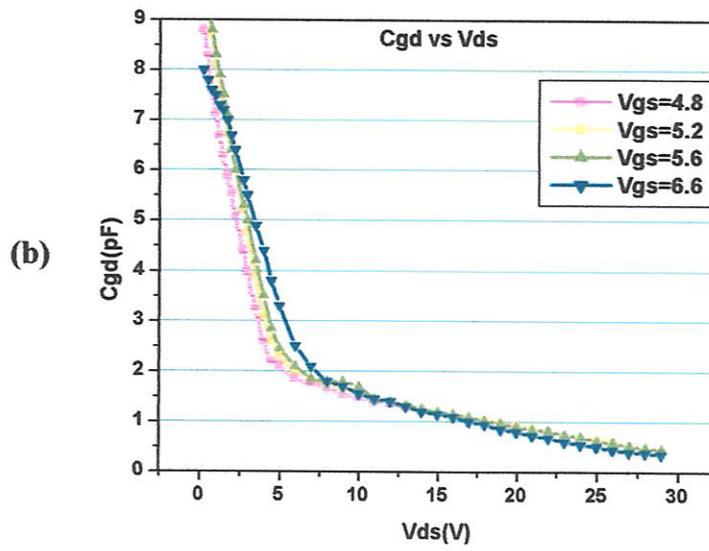
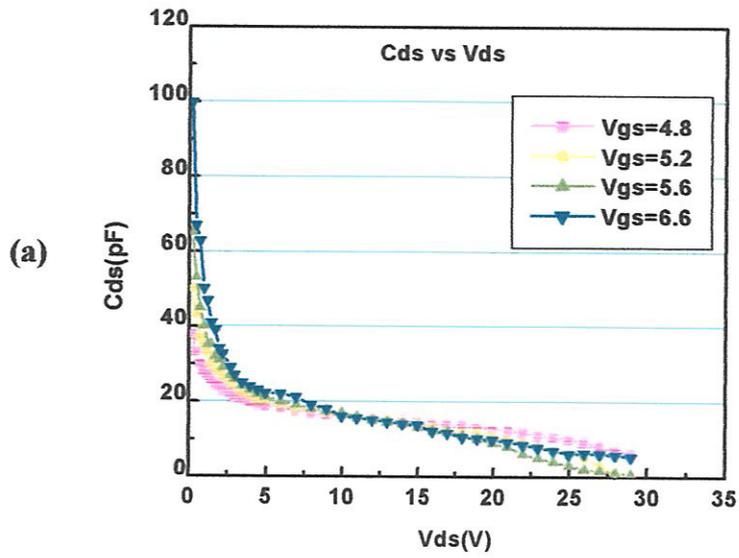
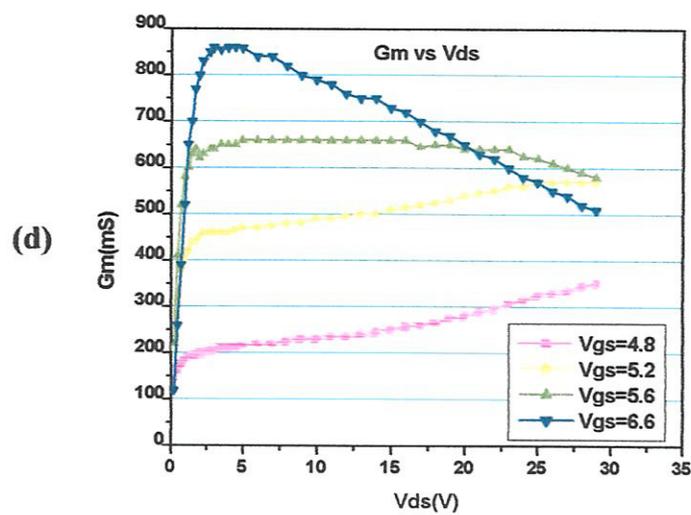
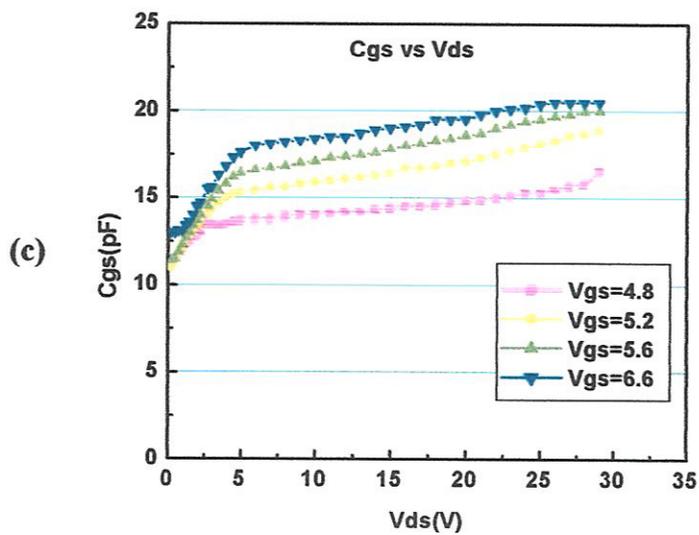


Figure IV.12 : Comparaison entre mesure et simulation des paramètres S pour $V_{gs} = 5.6V$ et $V_{ds} = 15V$. Simulation —, Mesure ●●●●

- Les éléments C_{gs} , C_{gd} , C_{ds} , G_d , G_m et R_i en fonction de V_{ds} pour différentes valeurs de V_{gs} .





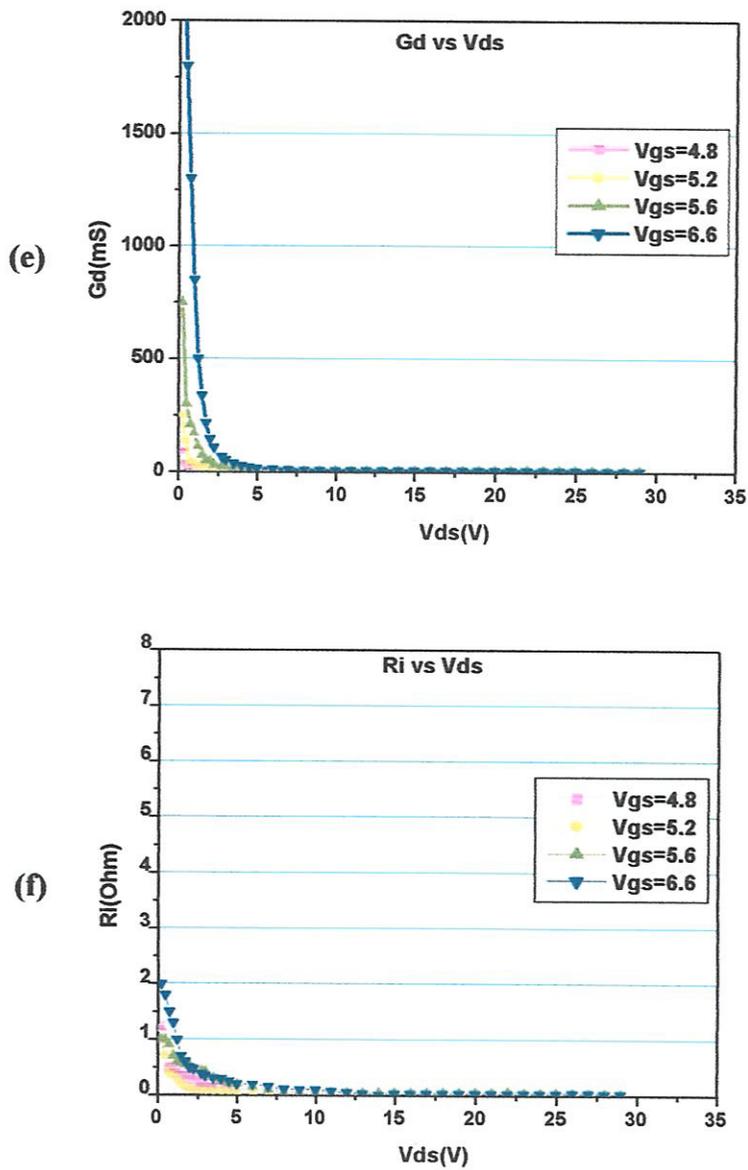
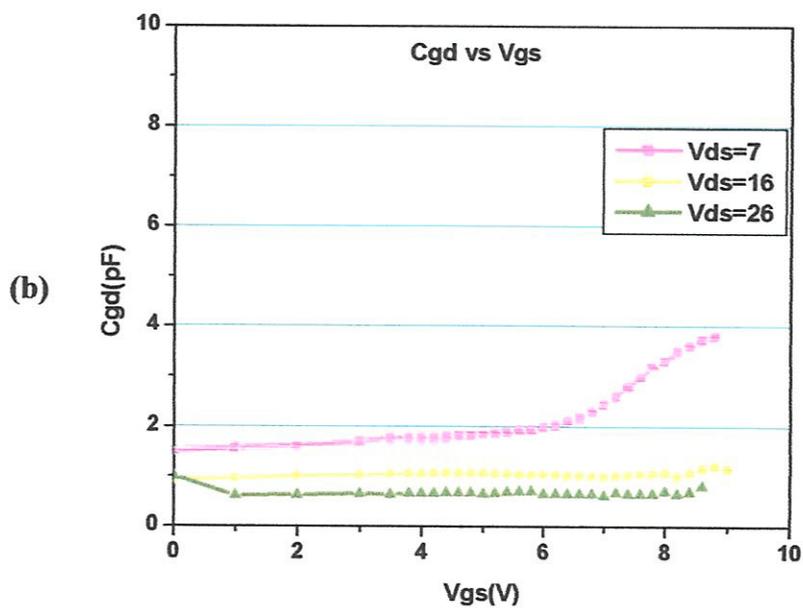
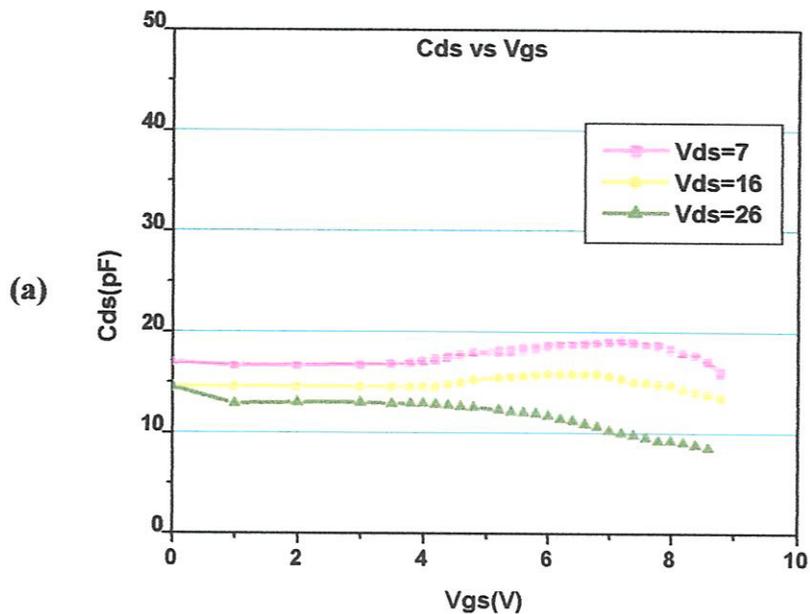
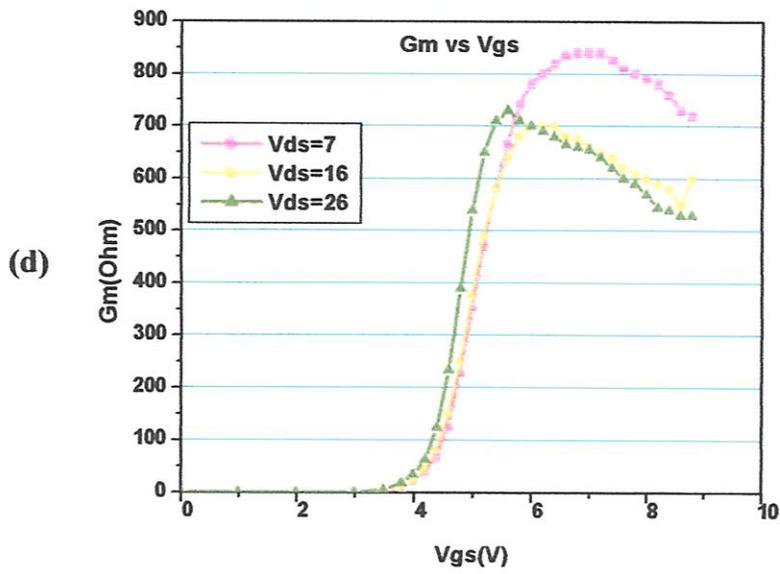
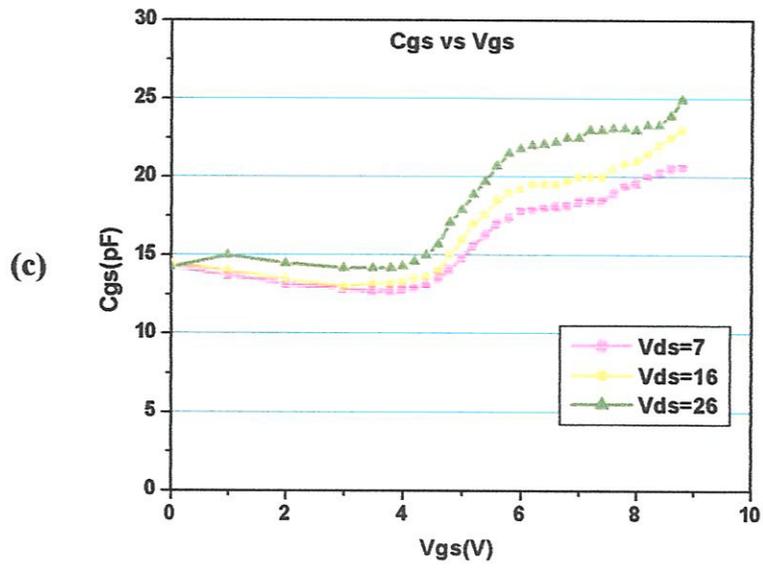


Figure IV.14 : Variation des éléments intrinsèques par rapport à V_{ds} pour différentes valeurs de V_{gs} .

- Les éléments C_{gs} , C_{gd} , C_{ds} , G_d , G_m et R_i en fonction de V_{gs} pour différentes valeurs de la tension V_{ds} .





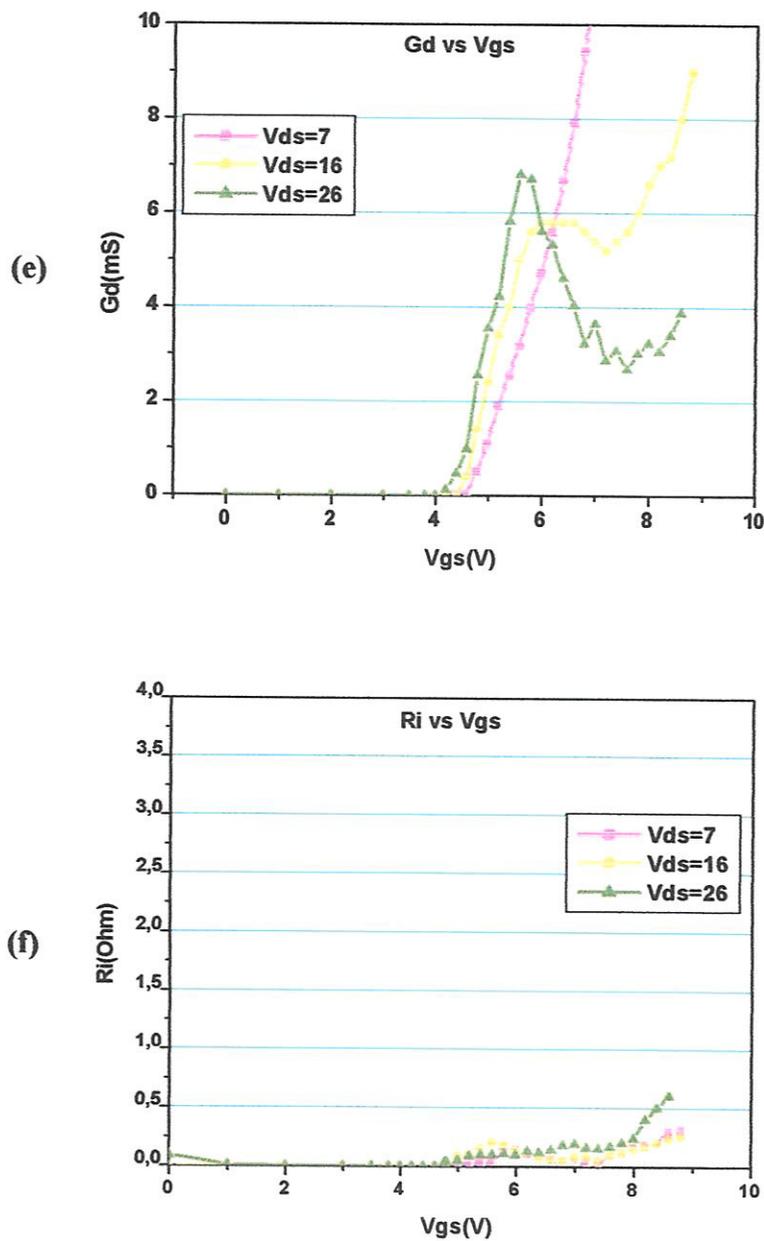


Figure IV.15 : Variation des éléments intrinsèques par rapport à V_{gs} pour différentes valeurs de V_{ds} .

Les simulations ont été effectuées sur différentes valeurs de V_{gs} , V_{ds} et ayant comme paramètres la fréquence (0.2-2.7GHz).

Nous remarquons des figures *IV.14* et *IV.15* que :

- Les résultats obtenus sont comparables à ceux trouvés dans la littérature [2,3,9,10,12].

- Les éléments intrinsèques ne sont pas influencés par la variation de la polarisation V_{ds} , tenant compte que le transistor utilisé est destiné à des applications fonctionnant dans le régime de saturation (amplificateur de puissance).
- Les éléments influencés par la polarisation V_{gs} sont ; la capacité grille-source C_{gs} , la transconductance G_m et la conductance G_d . La résistance R_i , les capacités C_{ds} et C_{gd} seront considérées comme constantes, ceci est dû au fait qu'elles varient faiblement en fonction de tension V_{gs} .

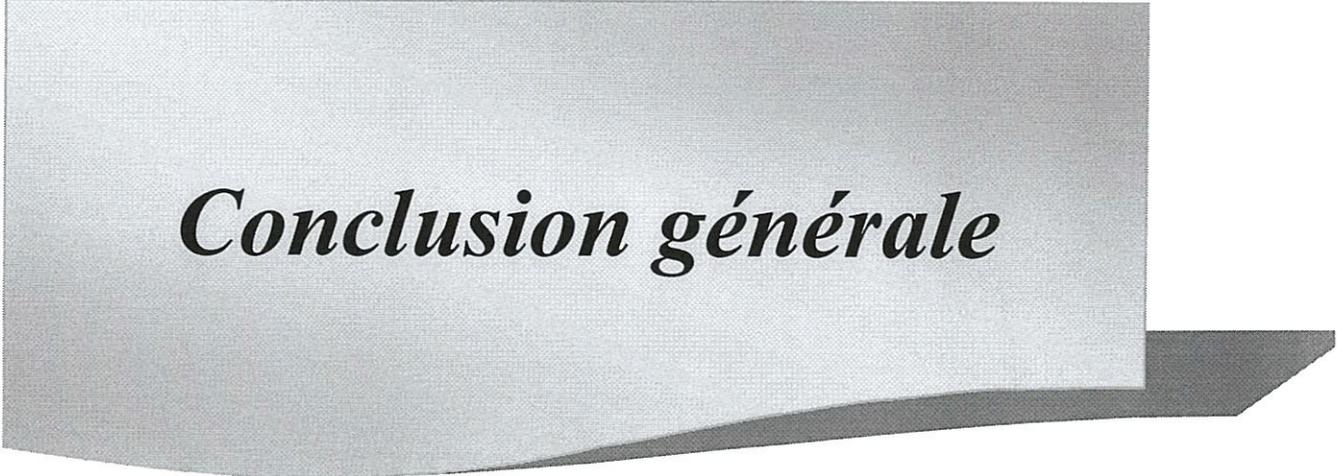
Cette étude nous a permis de connaître les éléments intrinsèques qui sont influencés par la polarisation et ceux qui ne varient pas avec cette dernière, et donc pouvant être considérés comme éléments linéaires.

IV.12 Conclusion

Dans ce dernier chapitre, les résultats de simulation ont été confrontés aux résultats expérimentaux afin de vérifier la validité du modèle.

Ces résultats montrent que la technique utilisée pour l'extraction des éléments du schéma équivalent est assez précise.

Enfin, nous avons visualisé les variations des éléments intrinsèques en fonction de la polarisation.



Conclusion générale

CONCLUSION GENERALE ET PERSPECTIVES

Le transistor a constitué une invention déterminante sans laquelle l'électronique et l'informatique ne posséderaient pas leurs formes actuelles. Il a permis à la société de l'information électronique de se développer.

Le *LDMOS* (Lateral Doubled Metal-Oxide Semiconducteur). C'est une adaptation des transistors *MOS* basique pour la puissance en radiofréquence. Sa très large utilisation dans le domaine des amplificateurs de puissance radiofréquence (réseaux télécommunications) font de cette technologie un standard qui est dédié à la radiotéléphonie mobile et utilisé dans les étages de sortie des amplificateurs des stations de base.

L'objectif principal de ce travail était de se doter d'un modèle linéaire petit signal pour le transistor *LDMOS* de puissance dans le domaine des hyperfréquences. Nous avons choisi d'adopter la technique de modélisation phénoménologique pour sa simplicité et sa rapidité d'extraction des paramètres.

La comparaison entre la mesure et la simulation du modèle à été faite en utilisant le logiciel *ADS*. Les résultats obtenus en régime petit signal ont donné une très bonne concordance entre la mesure et la simulation, ce qui indique que le schéma équivalent utilisé est très convenable et la méthode d'extraction utilisée est assez précise et efficace.

Enfin, pour poursuivre et améliorer ce travail nous suggérons les perspectives suivantes :

- ✓ Essayer d'utiliser cette technique de caractérisation pour d'autres types de transistors (*HEMT, MESFET,...*).
- ✓ Essayer la même technique de caractérisation en utilisant d'autres schémas équivalents de la littérature, et faire une étude comparative.
- ✓ Etendre notre étude pour élaborer un modèle grand signal.

Références

- [1] **O. Bon**, « *Conception de transistors haute tension complémentaires en technologie 65nm sur substrat silicium sur isolant fin pour applications RF et conversion de puissance* », Thèse de Doctorat, Université Toulouse, 2008.
- [2] **S.HNIKI**, « *Contribution à la modélisation des dispositifs MOS haute tension pour les circuits intégrés de puissance ("Smart Power")* », Thèse de Doctorat, Université Toulouse, 2010.
- [3] **D.MULLER**, « *Optimisation des potentialités d'un transistor LDMOS pour l'intégration d'amplificateur de puissance RF sur silicium* », Thèse de Doctorat, Université de Limoges, 2006.
- [4] **C.TEYSSANDIER**, « *Contribution à la modélisation non-linéaire de transistors de puissance HEMT pseudomorphiques sur substrat AsGa : Analyse des effets parasites* », Thèse de Doctorat, Université de Limoges, 2008.
- [5] **Y.HEDJAZ et al**, « *Simulation des transistors MOS application aux états d'interface* », Mémoire d'ingénieur, Université de Jijel, Juin 2007.
- [6] **A.CANEPARI**, « *Macro-modélisation des structures MOS "haute tension" intégrées avec prise en compte de l'auto-échauffement* », Thèse de Doctorat, Institut National Lyon, 2006.
- [7] **M.CORREVON**, « *les semi-conducteurs de puissance deuxième partie : le MOSFET* », Haute Ecole d'ingénierie et de Gestion du Vaud.
- [8] **Z.BALAMRI et al**, « *caractérisation hyperfréquences des transistors LDMOS* », Mémoire d'ingénieur, Université de Jijel.
- [9] **A.SILIGARIS**, « *modélisation grand signal de MOSFET en hyperfréquences: application à l'étude des non linéarités des filières soi* », Thèse de Doctorat, Université Lille, 2004.
- [10] **E.BOUHANA**, « *Analyse du comportement petit signal du transistor MOS: contribution à une nouvelle approche d'extraction et de modélisation pour des applications RF* », Thèse de Doctorat de Université Lille, 2007.
- [11] **A.GHANNAM**, « *Conception et intégration "above IC" d'inductances à fort coefficient de surtension pour applications de puissance RF* », Thèse de Doctorat, Université de Toulouse, 2010.

[12]E.HUMBERT, « *Le transistor LDMOS de puissance devient compatible avec l'émission GSM multiporteuse* », électronique international, 26 Février 2009, p31.

[13]T.GASSELING, « *Caractérisation non linéaire avancée de transistors de puissance pour la validation de leur modèle CAO* », Thèse de Doctorat, Université de Limoges, 2003.

[14]G.TOULON, « *Conception de transistors MOS haute tension en technologie CMOS 0.18µm sur Substrat « Silicium sur isolant »(SOI) pour les nouvelles générations de circuits intégrés de puissance* », Thèse de Doctorat, Université Toulouse, 2010.

[15]A.SILIGARIS, « *modélisation grand signal de MOSFET en hyperfréquences: application à l'étude des non linéarités des filières soi* », Thèse de Doctorat, Université Lille, 2004.

[16]M.LAHOUAL, « *Etude de caractérisation d'un MESFET-GaAs hyperfréquence et application en circuit amplificateur linéaire à faible bruit (LNA) en bande étroite autour de 10GHz en technologie MMIC pour les systèmes à communications rapides* », Thèse de Doctorat, Ecole Normale Supérieure D'enseignement Technologique D'Oran, 2009.

[17]D.DUCATTEAU, « *Caractérisation non linéaire et analyse de transistors à effet de champ pour application hyperfréquences dans le domaine temporel* », Thèse de Doctorat, Université Lille, 2008.

[18]A.GALADI, « *étude des propriétés physiques et nouvelle modélisation SPICE des transistors FLIMOS de puissance* », Thèse de Doctorat, Université de Toulouse, 2008.

[19]F.PREGALDINY, « *Étude et modélisation du comportement électrique des transistors MOS fortement submicroniques* », Thèse de doctorat, Louis Pasteur, 2003.

[20]M.GUYONNET, « *Modélisation Electrothermique Non Linéaire de Transistors de Puissance LDMOS: Application à la Détermination de Règles d'Echelle* », Thèse de Doctorat, Université de Limoges, 2005.