

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
Ministère de l'enseignement supérieur et de la recherche scientifique



UNIVERSITE DE JIJEL
Faculté des sciences et de la Technologie
Département d'Electronique

N° d'ordre :
Série :

THESE

Présentée pour l'obtention du diplôme de
Doctorat en-sciences en Electronique

Option
Electronique

Présentée Par

Nadia DOUKHANE

Intitulée

**ETUDE DES STRUCTURES MOS A GRILLE DE
POLYSILICIUM**

Soutenue le : 28/06/2018

DEVANT LE JURY :

Président :	M. Abdelkrim BOUKABOU	Professeur	Université de Jijel
Rapporteur :	M. Boubekour BIROUK	Professeur	Université de Jijel
Examineur :	M. Salah SAHLI	Professeur	l'Université de Constantine
Examineur :	M. Djamel DJOUADI	Professeur	Université de Bejaia
Examineur :	M. Ramdane MAHAMDI	Professeur	Université de Batna
Examineur :	Mme Souad MERABET	M. C.A	Université de Jijel

Dédicaces

*À mes chers parents,
À mes chers sœurs et frères,
À tous mes proches et mes amis,
Je dédie ce travail.*

Remerciements

Mes remerciements vont tout premièrement à Dieu tout puissant pour la volonté, la santé et la patience qu'il m'a donné pour terminer ce travail.

En premier lieu, je souhaite vivement remercier mon enseignant et encadreur Monsieur **Boubekeur BIROUK** professeur à l'université de Jijel, pour avoir proposé ce sujet de thèse, pour ses conseils et sa confiance tout au long de ce travail, dirigé et suivi de manière continu, ainsi que ses remarques constructives pendant la rédaction de cette thèse.

J'aimerais également remercier Monsieur **Abdelkrim BOUKABOU**, professeur à l'université de Jijel qui m'a fait l'honneur de s'intéresser à ce travail en présidant le jury de soutenance.

Je tiens à remercier Monsieur **Salah SAHLI**, Professeur à l'Université de Constantine, pour avoir accepté d'examiner ce travail.

Mes remerciements vont aussi à Monsieur **Djamel DJOUADI**, Professeur Université de Bejaia, pour avoir accepté d'examiner ce travail.

Monsieur **Ramdane MAHAMDI**, Professeur à l'université de Batna, me fait l'honneur de participer au jury de ma thèse. Qu'il soit vivement remercié.

J'aimerais également remercier Madame **Souad MERABET**, Maître de conférences, Université de Jijel, pour avoir accepté d'examiner ce travail.

J'exprime ma gratitude à Monsieur **Jean-Pierre RASKIN** professeur à l'université Catholique de Louvain, Louvain-la-Neuve, Belgium pour m'avoir permis de faire l'élaboration de nos échantillons et les caractérisations par le MEB, FPPR, effet de Hall et C (V) dans leur laboratoire.

Je tiens à remercier tous ceux qui n'ont cessé de m'encourager et aidé de près ou de loin, pendant toute la période de l'élaboration de ce travail, mes amis, ma promotion,

Enfin je remercie très sincèrement ma famille qui a plus particulièrement assuré le soutien affectif de ce travail de doctorat.

Références personnelles

Revue Internationale

Nadia DOUKHANE, Boubekour BIROUK, Frequency and doping level Influence on electric and dielectric Properties of PolySi/SiO₂/cSi (MOS) structures, Applied Physics a Material Science and Processing, <https://doi.org/10.1007/s00339-018-1684-4>, 2018.

Conférences Internationales

Nadia DOUKHANE, Boubekour BIROUK, Deposition conditions Effect on the structural properties of the polycrystalline silicon films, 1st International Conference on Nanoelectronics, Communication and Renewable Energy (ICNCRE'13), University of Jijel, Algeria, September 22-23, 2013.

Nadia DOUKHANE, Boubekour BIROUK, Effect of the illumination on the characteristic capacitance-voltage of MOS and M/S structures, Première Journées Internationales De Physique Université Constantine 1, Algérie, 16 et 17 décembre, 2013.

Nadia DOUKHANE, Boubekour BIROUK, Effect of the illumination and frequency on the capacitance-voltage characteristic of MOS structure, Optical and Photonics Algerian Society (OPAL 2018), University of science and technology of Oran (USTO), Algeria, May 5-7, 2018.

Résumé : L'objectif de ce travail est l'étude et l'analyse des propriétés électriques et diélectriques des structures MOS à grille de polysilicium (PolySi/SiO₂/p-Si). Le comportement électrique de ces structures a été étudié sur la plage de fréquences 100 KHz - 1 MHz en considérant différents niveaux de dopage, deux épaisseurs des couches de polysilicium (100 et 175 nm) et plusieurs épaisseurs d'oxyde. Nous nous sommes également intéressés aux propriétés électriques et structurales des films minces de polysilicium fortement dopés ou non par diffusion de phosphore qui remplace la grille d'une structure MOS. Diverses techniques ont été utilisées dans l'analyse des propriétés de ces structures, la microscopie électronique à balayage (MEB), la méthode des quatre pointes (FPPR), l'effet Hall (EH), la caractérisation courant-tension I(V) et capacité-tension C(V). Les images MEB permet de voir l'influence du niveau de dopage, l'épaisseur des films LPCVD et de la couche d'oxyde qui agit sur la taille des grains et la cristallinité des films polysilicium. La caractérisation électrique par la méthode des quatre pointes montre que la microstructure des films influe sur les propriétés électriques. Les mesures I(V) sous différentes conditions d'illumination montrent que le courant augmente avec l'augmentation de l'éclairage. Les courbes caractéristiques C(V) des structures MOS permettent de déduire quelques paramètres d'importance pratique, pour voir l'influence de la fréquence, du niveau de dopage et l'épaisseur de la couche d'oxyde. La technique d'admittance a été utilisée Pour déterminer ϵ' , ϵ'' , $\tan \delta$ et σ_{ac} . Le fit a permis d'aboutir à des relations entre d'une part ϵ' et la fréquence, d'autre part entre ϵ' et la conductivité électrique des couches de polysilicium, cette relation permet de calculer directement ϵ' entre deux point expérimentaux pour une fréquence donnée.

Mots clés : structure MOS, dopage au phosphore, fréquence, C(V), image MEB, effet Hall, résistivité, I(V).

ملخص : الهدف من هذا العمل هو دراسة وتحليل الخصائص الكهربائية و العازل للبنية معدن-أكسيد-نصف ناقل بشبكة ناقله بالسليسيوم متعدد البلورات السلوك الكهربائي لهذه البنيات درس في مجال التردد (100 kHz-1 MHz) باعتبار مستويات متعددة للتطعيم, سمكين مختلفين لطبقة السليسيوم متعدد البلورات (100 و 175 nm) و سمك مختلف للعازل. و اهتمنا أيضا بالخصائص الكهربائية و البنيوية لصفائح السليسيوم متعدد البلورات المطعمة بالفسفور بطريقة الانتشار و غير المطعمة التي تعوض الشبكة للبنية معدن-أكسيد-نصف ناقل. استعملنا عدة تقنيات في تحليل الخصائص البنيوية و الكهربائية لهذه البنيات, المجهر الإلكتروني الماسح (MEB), طريقة الأربع رؤوس (إبر), تأثير هول. الخاصية تيار-توتر I(V) و الخاصية سعة-توتر C(V). صور المجهر الإلكتروني الماسح تسمح لنا برؤية تأثير مستوى التطعيم, سمك الصفيحة و سمك طبقة العازل التي تؤثر على حجم الحبيبات و بلورية الصفائح المرسبة. الدراسة الكهربائية بطريقة الأربع رؤوس تبين أن البنية المجهرية للصفائح تؤثر على الخصائص الكهربائية. القياسات I(V) تحت شروط إضاءة مختلفة تبين أن التيار الكهربائي يتزايد بتزايد شدة الضوء. المنحنيات C(V) للبنية معدن-أكسيد-ناقل (MOS) تسمح باستخلاص بعض المقادير ذات أهمية في الميدان التطبيقي, من أجل رؤية تأثير التردد, مستوى التطعيم. استعملنا تقنية القابلية لتحديد ϵ' , ϵ'' , $\tan \delta$ و σ_{ac} . التقارب سمح لنا بالوصول إلى علاقتين الأولى بين ϵ' و التردد, والثانية بين ϵ' و الناقلية الكهربائية لصفائح السليسيوم متعدد البلورات, هذه العلاقة تسمح لنا بحساب ϵ' مباشرة بين نقطتين تجريبيتين من أجل تردد معطى.

كلمات مفتاحية : البنية معدن-أكسيد-نصف ناقل, تطعيم بالفسفور, التردد, سعة-توتر, صور المجهر الإلكتروني, تأثير هول, المقاربية تيار-توتر

Abstract: The objective of this work is the study and analyze electric and dielectric properties of MOS structures with polysilicon grid (PolySi/SiO₂/p-Si). The electric behavior of these structures was studied in the frequency range 100 KHz - 1 MHz by considering various levels doping, two thicknesses of the polysilicon layers (100 and 175 Nm) and several thicknesses of oxide. We were also interested in the electric and structural properties of the polysilicon thin films heavily doped or not by phosphorus diffusion which replaces the grid of MOS structure. Various techniques were used in the analysis of the properties of these structures, scan electronic microscopy (SEM), Four Point Probe Resistivity method (FPPR), the Hall effect (HE), The current-voltage I(V) and capacitance-voltage C(V) characterization. SEM Images makes it possible to see the influence of the doping level, the LPCVD films thickness and the oxide layer which acts on the grains size and the crystallinity of the deposited films. The electric characterization by Four Point Probe Resistivity method shows that the microstructure of the films influences the electric properties. Measurements I(V) under various conditions of illumination show that the current increases with the increase in illumination. The C(V) characteristic curves of MOS structures make it possible to deduce some parameters from practical importance, to see the influence of the frequency, the level doping and thickness of the oxide layer. To determine ϵ' , ϵ'' , $\tan \delta$ and σ_{ac} , the admittance technique was used. An interesting behavior of the constants ϵ' and ϵ'' , was noticed. The ϵ' values fits led to relations between, ϵ' and the frequency, on the one hand and between ϵ' and the electric conductivity of the polysilicon layers on the other. These relations make it possible to interpolate directly between two experimental points for a given frequency.

Keywords: MOS structure, phosphorus doping, frequency, C(V), SEM image, Hall effect, resistivity, I(V).

Table des matières

Dédicace.....	i
Remerciements.....	ii
Référence Personnelles.....	iii
Résumé.....	iv
Table des matières.....	v
Liste des figures.....	viii
Liste des tableaux.....	xii
Introduction générale.....	01

Chapitre I : Généralités sur les structures MOS

I. Introduction.....	05
II. Position du problème.....	05
III. Les différents types de silicium.....	06
III.1. Silicium monocristallin.....	07
III.2. Silicium amorphe.....	08
III. 3. Polysilicium.....	08
III.3. 1. Propriétés structurales du film de polysilicium	09
III.3. 2. Propriétés électriques du film de polysilicium	10
IV. le dépôt chimique en phase vapeur (CVD).....	12
IV. 1. Principe de base de la technique LPCVD.....	14
- Les avantages de la LPCVD	14
- Les inconvénients de la LPCVD.....	15
IV.2. Etapes de formation d'un film de silicium polycristallin.....	15
IV.3. Méthodes de dopage	15
IV.3.1. Dopage par diffusion	16
IV.3.2. L'implantation ionique	16
V. Présentation de la structure MOS	17
V.1. Structure MOS idéale non polarisée.....	19
V.2. Fonctionnement d'une capacité MOS.....	20
V.2.1. Régime d'accumulation.....	21
V.2.2. La déplétion (ou désertion) ($V_G > V_{fb}$).....	21
V.2.3. Régime d'inversion	22
V.3. La fabrication des structures MOS	23
V.4. La grille en polysilicium.....	24

VI. L'oxyde de grille.....	25
VI.1. les différents défauts chargés de l'oxyde de grille	25
VI.1.1. La charge fixe.....	25
VI.1.2. La charge piégée.....	26
VI.1.3 .La charge mobile ionique.....	26
VI.1.4. La charge piégée des états d'interface.....	26
VI. 2. Mécanismes de conduction à travers l'oxyde.....	27
➤ La conduction thermoïonique	27
➤ La conduction Poole-Frenkel	27
➤ La conduction tunnel direct	27
➤ La conduction par saut (Hopping)	28
➤ La conduction tunnel Fowler-Nordheim	28
VII. L'oxydation.....	28
VII.1. Principe de l'oxydation.....	28
VII.2. L'oxydation thermique.....	29
VIII. Conclusion.....	31

Chapitre II

Présentation des échantillons et techniques de caractérisation

I. Introduction.....	32
II. Présentation des échantillons étudiés (Si-LPCVD)	32
a-Nettoyage	34
b-Désoxydation superficielle.....	35
III. Les techniques de caractérisation	35
III.1. La microscopie électronique à balayage (MEB).....	35
III.1.1. Principe de fonctionnement.....	36
III.1.2. Qualités et défauts du MEB.....	37
III.2. Caractérisation électrique par la méthode des quatre pointes.....	37
III.3. Caractérisation électrique par effet Hall.....	40
III.3.1.Principe de l'effet Hall.....	40
III.3.2. Méthode de Van der Pauw.....	42
III.4. La caractérisation par la méthode I(V).....	44
III.4.1. L'interaction rayonnement-matière.....	44

III.5. La caractérisation par la méthode C(V).....	47
III.5.1. Extraction de paramètres à partir de la mesure C(V) pour le MOS...	49
▪ Propriétés électriques.....	49
▪ Propriétés diélectriques.....	50
IV. Conclusion.....	50

Chapitre III

Caractérisation des échantillons par MEB, FPPR et effet Hall

I. Introduction	51
II. Caractérisation des films de polysilicium par microscopie électronique à balayage (MEB).....	51
II.1.Effet de niveau de dopage sur la taille des grains.....	54
II.2.Effet de l'épaisseur du Polysilicium sur la taille des grains.....	55
II.3. Effet de l'épaisseur d'oxyde sur la taille des grains.....	57
III. Caractérisation électrique des films Si-LPCVD par la méthode des quatre pointes.....	59
IV. Caractérisation électrique des films Si-LPCVD par Effet Hall.....	62
IV.1. Effet de niveau de dopage sur la concentration de porteurs.....	64
IV.2. Effet de niveau de dopage sur la mobilité.....	65
IV.3. Effet de niveau de dopage sur la résistivité.....	66
IV.4.Effet de l'épaisseur de Poly-Silicium.....	67
IV.4.1. Effet de l'épaisseur de Poly-Si sur la concentration des porteurs.....	67
IV.4.2. Effet de l'épaisseur de Poly-Si sur la mobilité.....	68
IV.4.3.Effet de l'épaisseur de Poly-Si sur la résistivité	69
V. Caractérisation des structures MOS PolySi-Oxyde-MonoSi.....	70
V.1. Relevé des caractéristiques courant-tension I(V).....	70
VI. Conclusion.....	72

Chapitre IV

Caractérisation capacité-tension des structure PolySi /SiO₂/cSi

I. Introduction.....	74
II. Préparation des structures PolySi-Oxyde-MonoSi.....	74
III. Caractéristiques capacité-tension C(V).....	75
III.1. Propriétés électriques.....	76

III.1. Propriétés diélectriques.....	76
IV. Etude de la série d'échantillons S	76
IV.1. Influence de la fréquence et du niveau de dopage.....	76
IV.1.1. Propriétés électriques.....	76
IV.1.1.1. Tracé des caractéristiques C(V).....	77
IV.1.1.2. Relevé de caractéristiques G(V).....	79
IV.1.1.3. Exploitation des résultats de mesure C(V).....	81
1. Détermination de la résistance série R_s	81
2. Détermination du dopage du substrat N_A	84
3. Charge fixe dans l'oxyde Q_{fix}	87
4. Densité des états d'interface N_{ss}	88
IV.1.2. Propriétés diélectriques.....	90
IV.2. Influence de l'épaisseur d'oxyde.....	95
IV.2.1. Propriétés électriques.....	95
IV.2.1.1 Relevé de caractéristiques G(V).....	97
1. Détermination du dopage N_A	98
2. Détermination de la résistance série R_s	99
3. Densité des états d'interface N_s	100
4. Charges fixes dans l'oxyde.....	101
IV.2. 2.Propriétés diélectriques.....	102
V. Série d'échantillons E	105
V.1. Influence de la fréquence, du niveau de dopage et du recuit.....	105
V.1.1. Propriétés électriques.....	105
V.1.1.1. Tracé de caractérisation C(V).....	106
V.1.1.2. Relevé de caractéristiques G(V).....	107
1. Détermination de la résistance série R_s	109
2. Détermination de N_A	110
3. Quantité de charge fixe Q_{fix}	113
4. Densité des états d'interface N_{ss}	114
V.1.2. Propriétés diélectriques.....	115
VI. Conclusion.....	120
Conclusion générale.....	121
Référence bibliographie.....	124

Liste des figures

Figure I.1. Maille cubique conventionnelle du silicium (structure diamant).....	7
Figure I.2. Bandes d'énergie dans le silicium.....	8
Figure I.3. Représentation schématique d'un réseau désordonnée de silicium amorphe.....	8
Figure I.4. Structures du silicium polycristallin (grains désordonnés, grains colonnaires)...	10
Figure I.5. Mécanismes de transport des porteurs à travers une barrière de potentiel.....	11
Figure II.6. Densité d'états localisés aux joints des grains du silicium polycristallin.....	12
Figure I.7. Représentation des étapes élémentaires d'un dépôt par CVD.....	13
Figure I.8. Représentation schématique de four LPCVD.....	14
Figure I.9. Etapes de formation d'un film mince de silicium.....	15
Figure I.10. Evolution de la résistivité en fonction du niveau de dopage.....	17
Figure I.11. (a) Schéma en coupe d'une structure MIS (plus générale que MOS montrée en (b)).....	18
Figure I.12. Evolution de la longueur des structures MOS.....	18
Figure I.13. Diagramme de bandes d'une structure MOS à grille métallique et substrat dopé P, pour une tension grille-substrat nulle.....	19
Figure I.14. Caractéristique C-V d'une structure MOS selon la fréquence et l'éclairement ; BF : Basse fréquence, HF : Haute fréquence.....	20
Figure I.15. Différents régimes de fonctionnement d'une structure MOS(P) sous polarisation: a) l'accumulation, b) la déplétion et c) l'inversion.....	21
Figure I.16. Les étapes de fabrication d'une structure MOS.....	23
Figure I.17. Avantage du polysilicium sur l'aluminium.....	24
Figure I.18. Le futur de la microélectronique vu par l'ENIAC.....	25
Figure II.19. Différentes localisations des défauts de charges dans une capacité MOS et leurs effets sur une caractéristique C-V.....	26
Figure I.20. Diagramme de bande d'énergie de la structure MOS représentant : (1) la conduction thermoïonique, (2) la conduction Poole-Frenkel, (3) la conduction tunnel direct, (4) la conduction par sautet (5) la conduction tunnel Fowler-Nordheim.....	27
Figure I. 21. Four d'oxydation thermique.....	21
Figure I.22. Evolution de l'oxydation du silicium.....	30
Figure I.23. Redistribution des dopants dans une couche de silicium en cours d'oxydation..	30

Figure II.1. Four de diffusion thermique.....	33
Figure II.2. Principe du microscope électronique à balayage.....	36
Figure II.3. Photo d'un banc de mesure par les quatre pointes.....	38
Figure II.4. Montage expérimental d'une mesure par les quatre pointes.....	38
Figure II.5. Les équipotentielles forment des cylindres dans le cas d'une couches minces...	40
Figure II.6. Disposition des vitesses de dérive et de la force magnétique dans le cas d'un semi-conducteur de type n (à gauche) et de type p (à droite)	41
Figure II.7. Montage de la mesure d'effet Hall par la méthode Van Der Pauw.....	43
Figure II.8. Forme diverses d'échantillons pour la méthode Van der Pauw.....	43
Figure II.9. Équipement de l'effet Hall.....	43
Figure II.10. Banc de mesure électrique de la caractéristique I (V).....	44
Figure II.11. Gamme de rayonnement électromagnétique.....	45
Figure II.12. Interaction rayonnement-matière.....	47
Figure II.13. Schéma équivalent de la structure MIS.....	48
Figure II.14. Capacimètre pour la mesure C(V).....	49
Figure III.1. Observations MEB des films de Si-LPCVD : (a) non dopé, (b) dopé phosphore ($5,45 \cdot 10^{19} \text{ cm}^{-3}$), dopé phosphore ($7,38 \cdot 10^{19}$).....	52
Figure III.2. Observations MEB des films de Si-LPCVD dopé au phosphore : (a) $9,43 \cdot 10^{19} \text{ cm}^{-3}$, (b) $1,07 \cdot 10^{20} \text{ cm}^{-3}$, (c) $1,36 \cdot 10^{20} \text{ cm}^{-3}$, (d) $1,81 \cdot 10^{20} \text{ cm}^{-3}$	53
Figure III. 3. Evolution de la taille des grains en fonction du niveau de dopage.....	55
Figure III.4. Observations MEB des films de Si-LPCVD dopés identiquement au phosphore : (a) $d_{Poly}=100 \text{ nm}$, (b) $d_{Poly} =175 \text{ nm}$, (c) $d_{Poly} =250 \text{ nm}$, (d) $d_{Poly} =350 \text{ nm}$	56
Figure III.5. Evolution de la taille des grains en fonction de l'épaisseur du film Poly-Si....	57
Figure III. 6. Observations MEB des films de Si-LPCVD d'épaisseur 175 nm, Identiquement dopés au phosphore et déposés sur des épaisseurs d'oxyde : (a) $d_{ox}=100\text{nm}$, (b) $d_{ox}=200 \text{ nm}$, (c) $d_{ox} = 300 \text{ nm}$	58
Figure III.7. Evolution de la résistivité en fonction du niveau de dopage (a) : échantillons S, (b) échantillons E.....	61
Figure III.8 . Evolution de la conductivité en fonction du la concentration du phosphore : (a) échantillons S, (b) échantillons E.....	61
Figure III. 9. Exemple de caractérisation par effet Hall.....	63
Figure III.10. Evolution de la concentration des porteurs libres en fonction de celle du phosphore.....	64

Figure III.11. Evolution de la mobilité en fonction de la concentration du phosphore.....	65
Figure III.12. Evolution de la résistivité en fonction du niveau de dopage des échantillons S.....	66
Figure III.13. Evolution de la concentration de porteurs en fonction de l'épaisseur de polysilicium.....	68
Figure III.14. Evolution de la mobilité en fonction de l'épaisseur de polysilicium.....	69
Figure III.15. Evolution de la résistivité en fonction de l'épaisseur de polysilicium.....	69
Figure III.16. Présentation schématique des structures caractérisées.....	70
Figure III.17. Tracé des courbes courant-tension en échelle linéaire en (a), et semi-logarithmique en (b) pour la structure polySi-oxyde-monoSi dans le cas du dopage $9,43.10^{19} \text{cm}^{-3}$	71
Figure IV.1. Caractéristiques C(V) de la structure MOS à polysilicium non dopé.....	77
Figure IV.2. Caractéristiques C(V) des structures à substrat de monoSi oxydé pour un niveau de dopage : (a) $5,45.10^{19} \text{cm}^{-3}$, (b) $9,43.10^{19} \text{cm}^{-3}$, (c) $1,07 .10^{20} \text{cm}^{-3}$	78
Figure IV.3. Caractéristiques G(V) de la structure MOS à polySilicium non dopé.....	79
Figure IV.4. Caractéristiques G(V) des structures MOS à polySi dopé à un niveau de dopage : (a) $5.45 \times 10^{19} \text{cm}^{-3}$, (b) $9.43 \times 10^{19} \text{cm}^{-3}$, (c) $1.07 \times 10^{20} \text{cm}^{-3}$	80
Figure IV.5. Circuit équivalent de la capacité MOS réelle : (a) cas général, (b) en haute fréquence, (c) représentation parallèle.....	81
Figure IV.6. Variation de la résistance série en fonction de la fréquence, pour différents niveaux de dopage.....	82
Figure IV.7. Variation de la capacité en fonction de la fréquence pour différentes valeurs de la tension.....	83
Figure IV.8. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS : (a) non dopé, (b) pour un niveau de dopage $5,45.10^{19} \text{cm}^{-3}$	84
Figure IV.9. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS pour un niveau de dopage: (a) $7,88.10^{19} \text{cm}^{-3}$, (b) $9,43.10^{19} \text{cm}^{-3}$, (c) $1,07 .10^{20} \text{cm}^{-3}$	85
Figure IV.10. Niveau de dopage à l'interface oxyde/substrat en fonction de la fréquence pour différents niveaux de dopage.....	86
Figure IV.11. Évolution de la charge fixe en fonction de la fréquence pour différents niveaux de dopage.....	87
Figure IV.12. Densités d'états d'interface en fonction de la fréquence pour différents niveaux de dopage.....	89

Figure IV.13. Variation de la partie réelle ϵ' de la permittivité diélectrique complexe en fonction de la fréquence pour différents niveaux de dopage : (a) en échelle linéaire (b) en échelle logarithmique.....	91
Figure IV.14. Variation en fonction de la conductivité : (a) des quantités K_1 et K_2 en échelle logarithmique ; (b) des paramètres de fit de K_1 et K_2 , en échelle linéaire.....	92
Figure IV.15. Variation en fonction de la fréquence pour différents niveaux de dopage : (a) de la partie imaginaire ϵ'' ; (b) des pertes diélectriques $\tan\delta$	93
Figure IV.16. Dépendance en fréquence de la conductivité électrique alternative de la structure PolySi/SiO ₂ /p-Si pour plusieurs niveaux de dopage.....	95
Figure IV.17. Caractéristiques C(V) des structures polysi-oxyde-monoSi pour une épaisseur d'oxyde : (a) 100 nm, (b) 200 nm, (c) 300 nm.....	96
Figure IV.18. Caractéristiques G(V) des structures polysi-oxyde-monoSi pour une épaisseur d'oxyde : (a) 100 nm, (b) 200 nm, (c) 300 nm.....	97
Figure IV.19. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS pour une épaisseur d'oxyde : (a) 100 nm, (b) 200 nm, (c) 300 nm.....	98
Figure IV.20. Evolution du niveau de dopage du substrat en fonction de la fréquence pour plusieurs épaisseur d'oxyde : (a) 100 nm, (b) 200 nm, (c) 300 nm.....	99
Figure IV.21. Dépendance envers la fréquence de la résistance série, des structures PolySi /SiO ₂ /monoSi pour différentes épaisseurs d'oxyde : 100 nm, 200 nm et 300 nm.....	99
Figure IV.22. Variation de la densité d'états d'interface des structures PolySi/Oxyde/cSi pour les épaisseurs d'oxyde : 100 nm, 200 nm et 300 nm.....	100
Figure IV.23. Évolution de la charge fixe en fonction de la fréquence, pour plusieurs épaisseurs d'oxyde.....	101
Figure IV.24. Variation de ϵ' en fonction de la fréquence : (a) échelle linéaire, (b) échelle logarithmique.....	102
Figure IV.25. Variation de ϵ'' et $\tan\delta$ en fonction de la fréquence pour différentes épaisseurs d'oxyde.....	103
Figure IV.26. Dépendance en fréquence de la conductivité électrique alternative pour différentes épaisseurs d'oxyde (100, 200 et 300 nm).....	104
Figure IV.27. Dépendance en fréquence de la : (a) partie réelle, (b) partie imaginaire, du module électrique M^* pour différentes épaisseurs d'oxyde.....	105
Figure IV.28. Caractéristiques C(V), avant et après recuit, des structures MOS à PolySi d'épaisseur 100 nm pour un niveau de dopage : (a) non dopé, (b) $5,25 \cdot 10^{18} \text{ cm}^{-3}$	106

Figure IV.29. Caractéristiques C(V), avant et après recuit, des structures MOS à PolySi d'épaisseur 100 nm pour un niveau de dopage $1,88 \cdot 10^{19} \text{ cm}^{-3}$	107
Figure IV. 30. Caractéristiques G(V) avant et après recuit, des structures MOS à PolySi d'épaisseur 100 nm pour un niveau de dopage : (a) non dopé, (b) $5,25 \cdot 10^{18} \text{ cm}^{-3}$, (c) $1,88 \cdot 10^{19} \text{ cm}^{-3}$	108
Figure IV. 31. Variation de la résistance série en fonction de la fréquence à différents niveaux de dopage : (a) avant recuit, (b) après recuit.....	109
Figure IV.32. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS avant et après recuit : (a) non dopé, (b) $5,25 \cdot 10^{18} \text{ cm}^{-3}$	110
Figure IV.33. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS avant et après recuit : (a) $1,88 \cdot 10^{19} \text{ cm}^{-3}$, (b) $6,60 \cdot 10^{19} \text{ cm}^{-3}$, (c) $1,27 \cdot 10^{20} \text{ cm}^{-3}$	111
Figure IV. 34. Niveau de dopage à l'interface oxyde/substrat en fonction de la fréquence pour différentes conductivités du polysilicium : (a) avant recuit, (b) après recuit.....	112
Figure IV. 35. Évolution de la charge fixe en fonction de la fréquence pour différents niveaux de dopage : (a) avant recuit, (b) après recuit.....	113
Figure IV. 36. Évolution de la densité d'états d'interface en fonction de la fréquence pour différents niveaux de dopage : (a) avant recuit, (b) après recuit.....	114
Figure IV. 37. Variations avant recuit de ϵ' en fonction de la fréquence pour différents niveaux de dopage : (a) échelle linéaire, (b) échelle logarithmique.....	115
Figure IV. 38. Variations après recuit de ϵ' en fonction de la fréquence pour différents niveaux de dopage : (a) échelle linéaire, (b) échelle logarithmique.....	116
Figure IV. 39. Variations des paramètres de fit des constantes K_1 et K_2 en fonction de la conductivité: (a) échelle linéaire, (b) échelle logarithmique.....	117
Figure IV. 40. Variation de la partie imaginaire ϵ'' de la permittivité diélectrique complexe en fonction de la fréquence pour différents niveaux de dopage : (a) avant recuit, (b) après recuit.....	117
Figure IV.41. Variations de $\tan \delta$ en fonction de la fréquence pour différents niveaux de dopage : (a) avant recuit, (b) après recuit.....	118
Figure IV. 42. Dépendance en fréquence de la conductivité électrique alternative pour plusieurs niveaux de dopage : (a) avant recuit, (b) après recuit.....	119

Liste des tableaux

Tableau II.1. Présentation des conditions de dépôt de différents échantillons étudié.....	33
Tableau II. 2. Valeurs des coefficients correctifs en fonction de conditions de mesure.....	40
Tableau III.1. Taille des grains des échantillons S pour différents niveaux de dopage.....	56
Tableau III. 2. La taille des grains pour différentes épaisseurs du film de Poly-Si.....	59
Tableau III.3. Présentation des valeurs de résistivité des échantillons S d'épaisseur 175 nm de polysilicium dopé par diffusion au phosphore.....	62
Tableau III.4. Présentation des valeurs de résistivité des échantillons E d'épaisseur 100 nm de polysilicium dopé par diffusion au phosphore.....	62
Tableau III.5. Constantes électriques des films de polysilicium mesurées par effet Hall en fonction du niveau de dopage.....	64
Tableau III.6. Résultats des mesures d'effet Hall en fonction de l'épaisseur de la couche de Poly-Si.....	68

Introduction générale

Introduction générale

La microélectronique est un domaine particulièrement exigeant, mais malgré les barrières technologiques qui freinent son évolution, il s'est toujours distingué par son aptitude à produire régulièrement de nouvelles générations de dispositifs et par une réduction importante des dimensions de ces composants. Le développement des circuits intégrés nécessite leur réduction à des dimensions toujours plus petites afin d'augmenter les fréquences d'utilisation ainsi que la densité d'intégration, et cette évolution demande un effort important de recherche dans l'amélioration des procédés technologiques. Cette réduction des dimensions des composants a permis :

- de réduire le coût par fonction : En 1968, un transistor coûtait 1\$, aujourd'hui on en obtient 50 millions pour le même prix.
- d'augmenter la productivité des usines de microélectronique.
- d'améliorer les performances des circuits avec de nouvelles fonctionnalités [1].

La structure élémentaire utilisée dans la majorité des appareils électroniques et de technologie des semi-conducteurs moderne est la structure MOS métal-oxyde-semi-conducteur [2,3]. Dans la structure MOS réelle, les états d'interfaces localisées sont situés entre le semi-conducteur et l'isolant. Le comportement du dispositif diffère d'un cas idéal par suite de la présence de ces états d'interface. Généralement, on distingue plusieurs sources d'erreurs possibles, causant des déviations de comportement du MOS idéal telles que les propriétés électriques, et qui doivent être pris en considération [4].

L'avènement de la technologie silicium est sans doute l'une des avancées les plus importantes à la fois dans les domaines de la microélectronique et de l'optoélectronique.

L'apparition du polysilicium remonte au début des années 70 afin de remplacer le métal dans la réalisation des grilles de transistors MOS. Dans la technologie microélectronique, le silicium polycristallin fortement dopé est actuellement le matériau de grille le plus utilisé [5, 6]. Il permet non seulement de réaliser les électrodes de grille, mais aussi les interconnexions dans les circuits M.O.S. intégrés et les dispositifs mémoires [7].

Le choix du polysilicium en tant que matériau de grille du transistor MOS a permis de réduire les effets de canal court et de diminuer les tensions de seuil des transistors, mais aussi d'avoir un auto-alignement de la grille avec la source et le drain et une amélioration

de la fiabilité des transistors. Les films de silicium polycristallin sont obtenus à partir de divers méthodes de dépôts chimiques tels que la méthode LPCVD (Low Pressure Chemical Vapor Deposition) qui permet d'aboutir à des films de bonne qualité à basse pression. Le polysilicium présente une structure caractérisée par une juxtaposition de grains, séparés les uns des autres par les joints de grains. L'augmentation de la taille des grains qui a pour conséquence la diminution des joints de grains parvient donc à améliorer les propriétés électroniques du matériau.

L'épaisseur de l'isolant étant très faible, les dopants peuvent facilement diffuser vers le substrat après recuit thermique. Ce phénomène apparaît essentiellement pour le bore (dopant pour le type P) vu sa faible dimension [8, 9, 10]. Une solution consiste à effectuer un recuit thermique en réduisant le budget thermique, mais elle se heurte à l'effet de la déplétion de grille lié à une mauvaise activation du dopant à l'interface grille / oxyde [11, 12,13].

En conséquence, il apparaît nécessaire de s'intéresser au développement d'une structure MOS à grille de polysilicium dopé phosphore (NMOS) permettant d'assurer un bon dopage de la grille.

Nous nous sommes intéressés dans le cadre de ce travail à l'étude et l'analyse des propriétés électriques et diélectrique des structures MOS à grille de polysilicium pour voire l'influence de plusieurs paramètres sur les valeurs de la capacité telle que la fréquence, le niveau de dopage, l'épaisseur de la couche d'oxyde et le recuit. Deux séries d'échantillons sont étudiés, à savoir :

- Une première série d'échantillons (notée S) de films minces de polysilicium obtenus par dépôt LPCVD et dopés au phosphore par diffusion. L'épaisseur du polysilicium et de la couche d'oxyde sont respectivement 175 nm et 100 nm.
- Une deuxième série (notée E) de films minces de polysilicium obtenus par dépôt LPCVD et dopés au phosphore par diffusion. L'épaisseur du polysilicium et de la couche d'oxyde sont toutes deux de 100 nm.

Ce travail, de thèse intitulée « Etude des structures MOS à grille de polysilicium », est développée en quatre chapitres.

Dans **Le premier chapitre**, nous présenterons une étude théorique sur les structures MOS, et les différents régimes de fonctionnement qui sont influencés par plusieurs paramètres tel que les charges existantes dans l'oxyde, plus particulièrement à

grille de polysilicium. Ensuite, nous discuterons les différents types de silicium en insistant sur le silicium polycristallin et ses propriétés électriques, ainsi que les méthodes chimiques d'élaboration des films minces en se basant sur la technique LPCVD, qui est la méthode utilisée lors du dépôt de nos couches. Les avantages et les inconvénients de cette méthode sont présentés, et en outre les méthodes de dopage. Puis, nous citerons les différentes charges existantes dans l'oxyde de grille, et les différents modes de conduction à travers cette couche.

Dans **le deuxième chapitre**, nous présentons les échantillons utilisés dans notre travail et leur procédure de nettoyage, ainsi qu'une description des techniques de caractérisation structurale et électrique, telle que le MEB, la méthode des quatre pointes, l'effet Hall et les techniques I(V) et C(V).

Nous consacrons **le troisième chapitre** à nos résultats expérimentaux concernant la caractérisation structurale et électrique des films LPCVD. En premier lieu, nous présentons les images des films issues des observations par le microscope électronique à balayage (MEB), qui permet d'étudier la microstructure des films en visualisant clairement la forme et la taille des grains. Les valeurs de résistivité électrique de nos films sont déduites de la résistance carrée obtenue par les méthodes des quatre pointes et d'effet Hall, qui permet en outre d'aboutir aux valeurs de la mobilité et la concentration des porteurs. Ensuite, les résultats de la technique I(V) des structures MOS sous l'influence de la lumière.

Le dernier chapitre est consacré à nos résultats expérimentaux découlant des mesures C-V sous obscurité pour les structures PolySi/SiO₂/p-Si sur la plage de fréquences 100 kHz - 1 MHz. Nous présentons les mesures des caractéristiques C-V et G-V pour les deux séries d'échantillons, puis à partir de ces mesures on extrait plusieurs paramètres électriques pour voir l'influence de la fréquence, du niveau de dopage et de l'épaisseur de la couche d'oxyde. Pour déterminer les constantes ϵ' , ϵ'' , $\tan\delta$ et σ_{ac} , la technique d'admittance a été utilisée.

Nous terminerons cette étude par une synthèse des principaux résultats établis dans cette thèse, ainsi que sur les perspectives à donner à cette étude.

Chapitre I

Généralités sur les structures MOS

I. Introduction

Les progrès technologiques dans le domaine de la microélectronique permettent de répondre à la demande croissante du marché en circuits intégrés rapides, consommant peu d'énergie, et offrant la possibilité d'intégrer des fonctions électroniques de plus en plus complexes. La structure métal/oxyde/semi-conducteur (MOS) est le dispositif élémentaire utilisé dans la majorité d'appareils électroniques apparus dans les années 60. Actuellement, la réduction des dimensions de cette structure implique une épaisseur d'oxyde plus bas, aussi bien qu'une superficie inférieure [3,14]. Une couche SiO_2 ultra-mince est utilisée généralement pour les diélectriques de grille dans la structure MOS intégrée à grande échelle dans les dispositifs et transistors en couches minces. L'épaisseur uniforme et de haute qualité sont exigées due à la réduction des dispositifs de semi-conducteur [15].

L'objectif de ce chapitre est de présenter la structure MOS et les différents régimes de fonctionnement. On présentera en particulier, la structure MOS à grille de silicium polycristallin, les techniques d'obtention de ce matériau et les différentes méthodes de dopage. On abordera également l'oxyde de grille de la structure MOS et les charges existantes dans cette couche, ainsi que la méthode de fabrication de cette structure.

II. Position du problème

Au niveau de l'élaboration des matériaux, le développement du silicium polycristallin par LPCVD (Low Pressure Chemical Vapor Deposition) pour remplacer la grille métallique(aluminium) a permis l'auto-alignement des zones de source et de drain avec la grille et une amélioration significative de la tenue au claquage du diélectrique.

La miniaturisation des composants a permis d'augmenter la densité d'intégration, la vitesse de fonctionnement des circuits et les fréquences d'utilisation.

La ségrégation à l'interface grille/oxyde dépend de la taille des impuretés. Dans le cas des dopants de type N, comme l'arsenic, le phosphore ou l'antimoine, l'oxyde joue un rôle de barrière à la diffusion et, par conséquent, la réduction de l'épaisseur de l'oxyde n'est pas contraignante de ce point de vue.

Le polysilicium est un semiconducteur. Pour pouvoir l'utiliser comme matériau de grille (à la place d'une électrode métallique), il faut que celui-ci soit très dopé, car tout

semiconducteur dégénéré se comporte comme un métal. Selon les impuretés ionisées, on peut obtenir des grilles de type P ou de type N. Par exemple, avec l'arsenic As et le phosphore P, on obtient des grilles de type N⁺, avec du bore, la grille est de type P⁺. Ces trois dopants sont les plus largement utilisés. Le dopage s'effectue soit par le procédé in situ, soit par implantation. Cependant l'épaisseur importante de la couche de polysilicium et les phénomènes d'exo-diffusion peuvent poser de sérieux problèmes pour l'obtention d'un dopage homogène, tout spécialement dans le cas du bore.

Lorsque la grille est insuffisamment dopée, il se produit un phénomène de désertion dans la grille. Cette désertion en porteur dans le polysilicium de grille correspond à l'existence d'une charge image positive liée au régime d'inversion côté canal. Elle affaiblit l'action de grille sur le canal d'inversion par diminution de la capacité totale du système grille-oxyde-silicium. Cette couche de désertion contribue à augmenter l'épaisseur apparente de la couche d'oxyde à quelques Angströms qui correspond à la courbure de bande dans la grille à l'interface avec l'oxyde.

L'une des solutions proposées pour remédier aux problèmes de désertion est d'augmenter le niveau du dopage de la grille afin d'améliorer les valeurs de la capacité obtenue.

Les mesures de $C-V$ et $G-V$ fournissent plusieurs informations importantes sur des caractéristiques électriques et diélectriques des structures MOS. Dans cette étude, l'utilisation des mesures $C-V$ et $G-V$ nous a permis de comprendre la réponse en fréquence de la structure MOS constituée des couches Poly-Si, SiO₂ et cSi, sur la plage de fréquences 100kHz–1MHz. D'ailleurs, pour réaliser une meilleure compréhension des effets du niveau de dopage, nous avons pris en considération ce paramètre dans l'étude des propriétés électriques et diélectriques de la structure Poly-Si/SiO₂/cSi, en considérant diverses concentrations en phosphore comprises entre $5,25 \cdot 10^{18}$ et $1,27 \cdot 10^{20} \text{ cm}^{-3}$.

III. Les différents types de silicium

Comme beaucoup d'autres éléments, le silicium peut exister à température ambiante sous différentes structures, dont les deux extrêmes sont respectivement l'état amorphe et l'état cristallin. Il est habituel de considérer que le silicium polycristallin, noté par la suite

PolySi, est composé d'une manière hétérogène de ces deux formes, c'est-à-dire de grains monocristallins séparés par des zones amorphes.

III.1.Silicium monocristallin

Dans un cristal idéal de silicium, les atomes sont arrangés selon la structure diamant avec une distance inter-atomique $d = 2,35 \text{ \AA}$ (figure I. 1). À ce type de liaison correspondent des états électroniques, conduisant à des bandes d'énergie permises et interdites pour les électrons. La bande interdite, appelée « gap », sépare ainsi la bande permise inférieure, appelée bande de valence (énergie maximale E_v), de la bande permise supérieure, appelée bande de conduction (énergie minimale E_c). Au zéro absolu, la bande de valence est pleine alors que la bande de conduction est vide. L'énergie les séparant est égale à $E_g = 1,12 \text{ eV}$ à température ambiante [16].

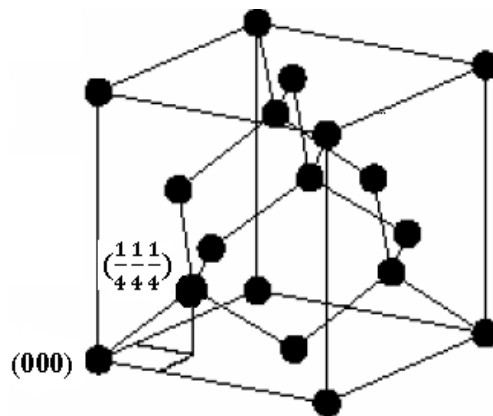


Figure I.1.Maille cubique conventionnelle du silicium (structure diamant) [17].

Comme le minimum de la bande de conduction est repéré en un autre point dans la zone de Brillouin que le maximum de la bande de valence, on parle d'un gap indirect, contrairement au gap direct où les deux maxima se correspondent (comme par exemple dans le cas du semi-conducteur GaAs).

L'importance du gap, E_g , tient au fait qu'il détermine l'échange des porteurs de charge entre les différentes bandes d'énergie et ainsi les propriétés électroniques du semi-conducteur.

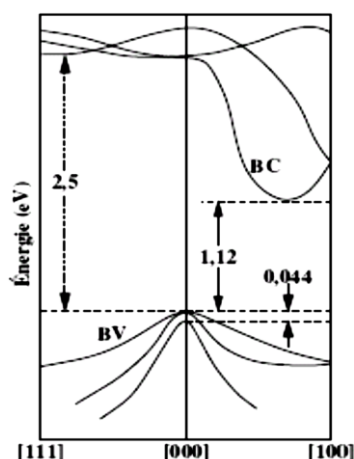


Figure I.2. Bandes d'énergie dans le silicium [18].

III.2. Silicium amorphe

L'arrangement des atomes dans le silicium amorphe n'est pas régulier. En effet, des distorsions apparaissent dans le réseau, induisant une distribution des états électroniques, ce qui se traduit par l'apparition d'états localisés dans la bande interdite en haut de la bande de valence et en bas de la bande de conduction. Ils forment ce que l'on appelle les queues de bande. D'autre part, ces distorsions peuvent devenir suffisamment importantes pour empêcher une liaison de se former et ainsi donner lieu à des liaisons insatisfaites que l'on appelle également liaisons pendantes (figure I.3) [16].

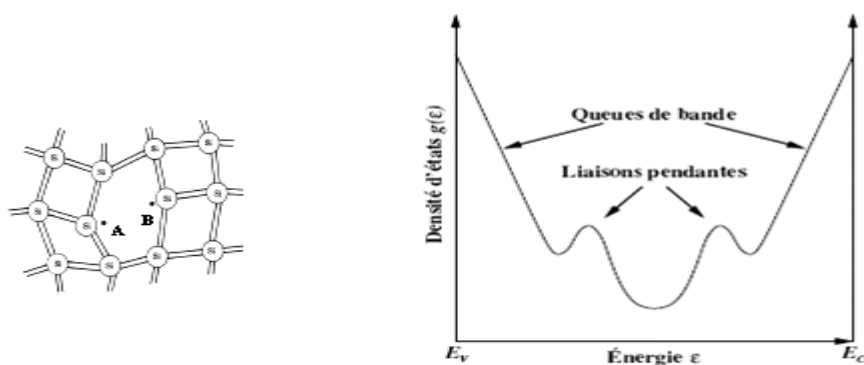


Figure I.3. Représentation schématique d'un réseau désordonné de silicium amorphe [18].

III.3. Polysilicium

L'apparition du polysilicium remonte au début des années 70, où il en a été fait usage pour remplacer le métal dans la réalisation de grilles de transistors MOS. Il a

également été utilisé pour la première fois dans des applications piézorésistives dans les années 70 et comme matériau mécanique dans les années 80 [1].

III.3. 1. Propriétés structurales du film de polysilicium

On définit ainsi le silicium polycristallin, ou polysilicium, par la structure intermédiaire qu'il présente entre les deux états extrêmes : parfaitement ordonné (phase monocristalline) et désordonné (phase amorphe). Ce matériau est en effet, constitué de grains monocristallins séparés entre eux par des zones désordonnées et riches en défauts cristallins, que l'on peut assimiler à du silicium amorphe et que l'on nomme joints de grains (figure I.4). Chacun de ces deux constituants du PolySi, grains et joints de grains, possède des caractéristiques propres que nous rappelons brièvement.

- Le grain peut être défini par sa taille et par sa qualité cristalline. Parler de grain monocristallin constitue un abus de langage. De plus, il n'est pas exempt de défauts. Ces défauts peuvent être en pratique : des dislocations ou des défauts d'empilement. Les dislocations induisent l'apparition de liaisons pendantes, qui sont électriquement actives. La densité de ces défauts détermine donc la qualité du grain. En outre, ces grains ont une orientation aléatoire entre eux contrairement aux substrats de silicium monocristallin.
- Les caractéristiques essentielles du joint de grains peuvent être définies comme suit : son épaisseur qui est la distance inter-grains et la densité de défauts qu'il renferme.

Parler d'un type unique de silicium polycristallin serait donc une erreur et pour résumer, on peut distinguer plusieurs types de silicium polycristallin, que l'on peut définir selon les critères suivants:

- Texture et taille des grains.
- Densités de défauts intragranulaires et intergranulaires
- Rapport du volume cristallin sur le volume amorphe.
- Porosité.

Ces paramètres vont dépendre des conditions de dépôt, de la cristallisation et du traitement post-élaboration du silicium (recuit, hydrogénation...).

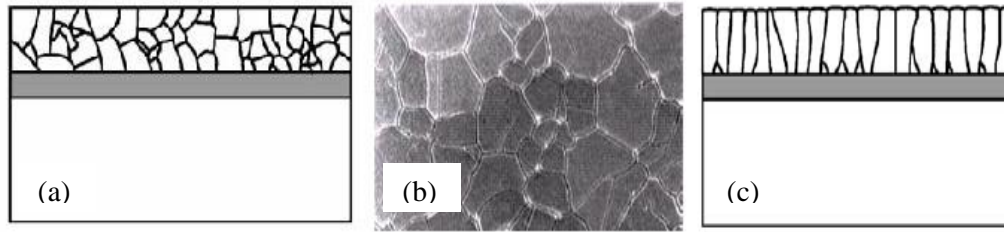


Figure I.4. Structures du silicium polycristallin : (a) grains désordonnés, (b) image MEB, (c) grains colonnaires [19].

III.3. 2. Propriétés électriques du film de polysilicium

De nombreuses études ont déjà démontré que la résistivité d'un film de polysilicium dopé est supérieure à celle du silicium cristallin à dopage équivalent [20]. Cet écart s'explique par la nature hétérogène du matériau de polysilicium. D'abord, les dopants présents dans les joints de grains sont électriquement inactifs, ce qui augmente la résistivité du matériau. En outre, la présence des joints de grains réduit la mobilité des porteurs. Ces deux phénomènes dépendent de la densité de joints de grains. Bien évidemment, la résistivité du polysilicium varie également en fonction des conditions de dépôt du matériau, des conditions de dopage et des bilans thermiques appliqués.

Le transport à travers les joints de grains peut être engendré par deux mécanismes possibles [21,22] :

- ❖ Mécanisme de ségrégation des atomes dopants : Ce mécanisme décrit la tendance des joints de grains à se comporter comme puits vis-à-vis des impuretés. Aux faibles concentrations d'impuretés, les atomes dopants se localisent aux joints de grains. Par la suite les cristallites se trouvent dépeuplées, la conduction induite est alors faible. Par contre, aux concentrations d'impuretés supérieures, une saturation des joints de grains se produit, accompagnée d'une migration des atomes en excès vers l'intérieur des cristallites, ce qui induit une nette amélioration de la conduction électrique.
- ❖ Mécanisme de piégeage des porteurs de charges sur des états pièges :

Le modèle basé sur ce mécanisme tient compte du nombre important de défauts présents aux joints de grains, la présence des charges dans les centres pièges des joints de grains induit une barrière de potentiel, réduisant ainsi leur mobilité.

Le transport des porteurs à travers le joint de grain s'effectue de façon analogue à celui observé dans une structure métal/semiconducteur (diodes Schottky). Par conséquent,

-L'émission thermoïonique : elle permet aux porteurs ayant une énergie cinétique supérieure à la barrière d'énergie E_B de passer d'un grain à un autre.

- La conduction par effet tunnel : elle est décrite par une probabilité non nulle de transit des porteurs d'un grain vers un autre à travers une barrière de potentiel suffisamment fine.

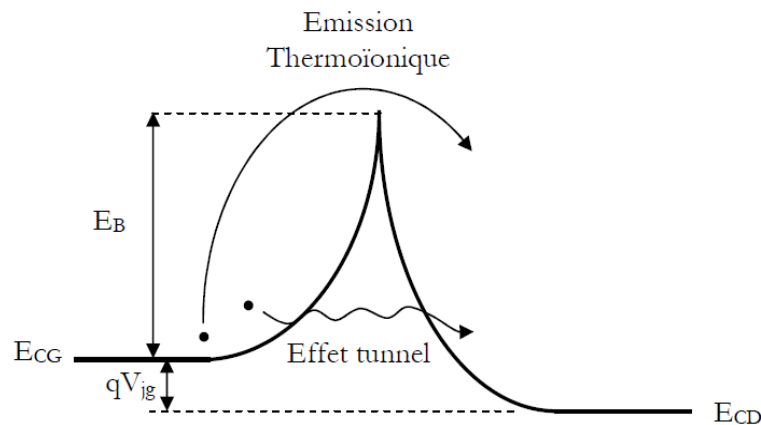


Figure I.5. Mécanismes de transport des porteurs à travers une barrière de potentiel.

Ceci montre que le comportement électrique du polysilicium est directement lié à son profil de densité d'états de charge dont l'allure est indiquée sur la figure I.6. On distingue deux types d'états dont :

- Les états de queues de bandes généralement attribués à des défauts légers de nature géométrique telle la liaison Si-Si.
- Les états profonds dus aux liaisons Si-Si pendantes.

Les états localisés dans la partie supérieure du gap énergétique se comportent comme des états accepteurs, alors que ceux de la partie inférieure se comportent comme des états donneurs. Ils peuvent être accepteurs et se diviser en états de queue accepteurs et états profonds accepteurs, ou donneurs divisés en états de queue donneurs et états profonds donneurs [23].

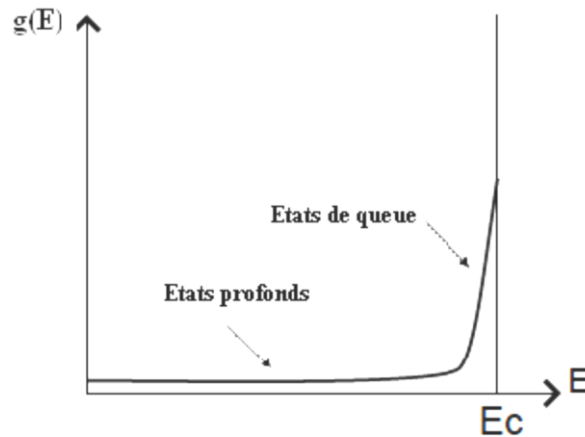


Figure II.6. Densité d'états localisés aux joints des grains du silicium polycristallin [23].

IV. Principe de base de la CVD

Parmi toutes les techniques de dépôts, le procédé dit CVD (Chemical Vapor Deposition), est le plus utilisé pour faire croître une couche de matériau solide sur un substrat. Le dépôt se fait à partir de la réaction d'un composé gazeux du corps à déposer (des gaz dits "semi-conducteurs" c-à-d : SiH_4 , Si_2H_6 , SiH_2Cl_2 , GeH_4 , B_2H_6 , PH_3 , etc.) avec un gaz réducteur (souvent l'hydrogène). Une transition entre phase gazeuse et phase solide se produit lors de la réaction chimique, au voisinage de la surface du substrat [24].

La CVD offre donc une large gamme de possibilités. Non seulement le type des gaz initiaux peut être très différent, mais également les paramètres comme la pression ou la température dans le réacteur peuvent changer. En outre, plusieurs géométries de réacteur sont utilisées: des fours tubulaires qui peuvent contenir beaucoup de substrats, ou des petits réacteurs sphériques à substrat unique.

L'ensemble des étapes élémentaires qui peuvent intervenir lors d'un procédé de dépôt chimique en phase vapeur peut être décrit par la séquence suivante [25] :

- Transport de la matière dans la phase gazeuse depuis l'entrée du réacteur jusqu'à proximité du substrat.
- Réaction chimique en phase gazeuse conduisant à la formation de précurseurs et de résidus.
- Transport de ces précurseurs jusqu'à la surface du substrat.
- Adsorption des précurseurs sur la surface du substrat.

- Diffusion des précurseurs à la surface jusqu'au site de croissance.
- Incorporation du ou des constituants dans le film en croissance.
- Désorption des produits de la réaction.
- Transport des produits de la réaction depuis le substrat jusqu'à l'extraction du réacteur.

Ces différentes étapes sont résumées sur la figure suivante :

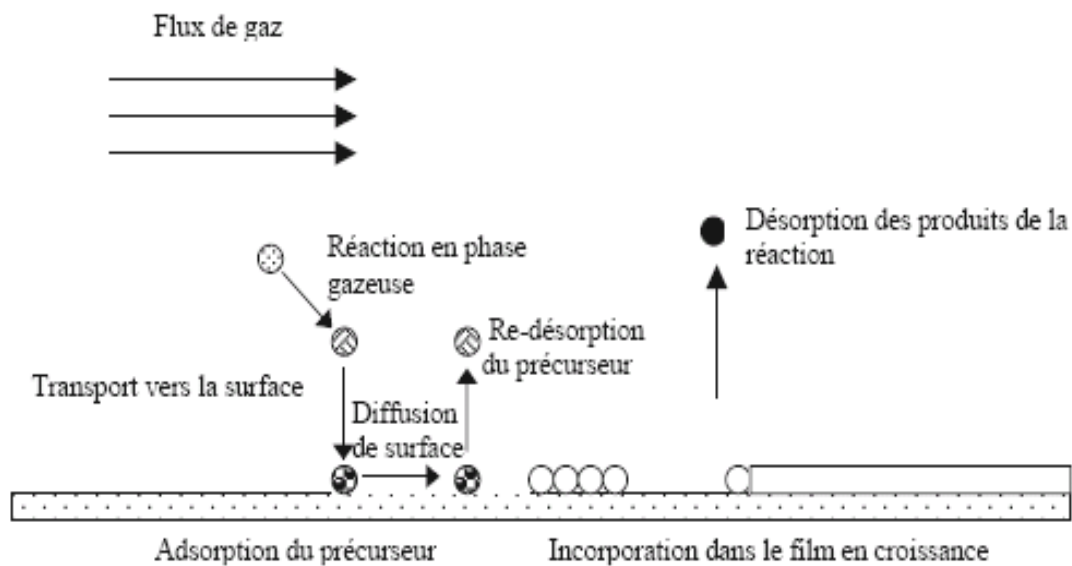


Figure I. 7. Représentation des étapes élémentaires d'un dépôt par CVD.

Selon le type d'énergie utilisé pour obtenir la décomposition (activation du milieu gazeux) il existe plusieurs types de procédés CVD, dont on cite les plus importants :

- Déposition chimique en phase vapeur à basse pression (LPCVD : Low Pressure CVD).
- Déposition chimique en phase vapeur assisté par plasma (PECVD : Plasma Enhanced CVD).
- Déposition chimique en phase vapeur à pression atmosphérique (APCVD : Atmospheric Pressure CVD).

Le choix de la technique dépend de plusieurs paramètres; qualité des films à déposer, température de dépôt, compatibilité avec les structures déjà présentes sur le substrat, etc.

Les gaz les plus couramment utilisés sont : le silane (SiH_4) et à un degré moindre le disilane (Si_2H_6) ou le dichlorosilane (Si_2HCl_2) pour ne mentionner que les plus importants.

IV.1. Définition de la technique LPCVD

L'apparition des nouvelles technologies de la miniaturisation a fait émerger un développement important de méthodes de dépôts en films minces; le dépôt chimique en phase vapeur à basse pression, dit LPCVD est aujourd'hui la méthode la plus répandue dans l'industrie microélectronique et s'effectue dans un réacteur tubulaire. Dans cette technique de dépôt les molécules du gaz réactif sont décomposées à basse pression (<2mbar) par voie thermique. Les caractéristiques physiques des films déposés telles que la taille de grains et la structure cristalline (orientation et forme de grains) dépendent aussi bien des conditions de pression, de température et de débit, que des réactions de dissociation ou de formation de molécules qui se produisent.

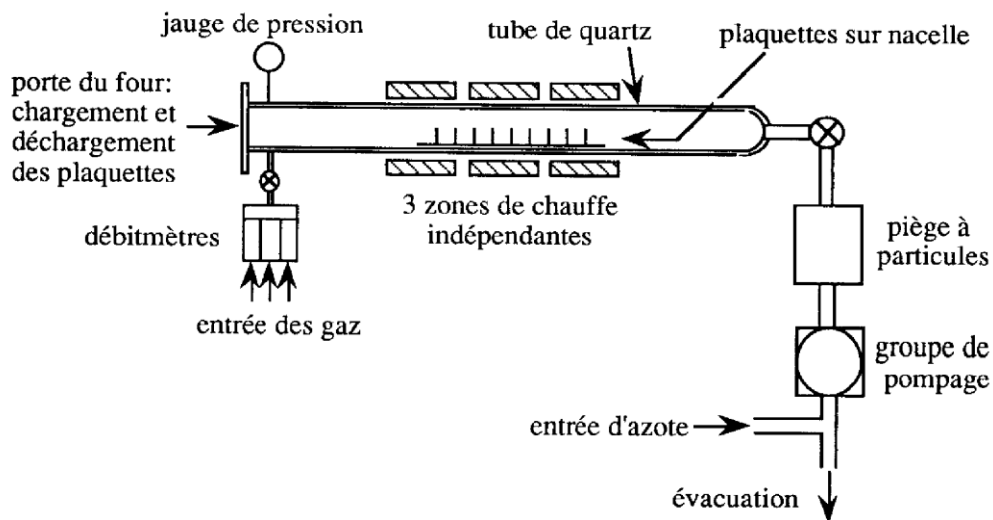


Figure I.8. Représentation schématique de four LPCVD [26].

- Les avantages de la LPCVD

La technique de dépôt LPCVD traite un grand nombre de plaquettes lors d'un même cycle de dépôt en obtenant des couches de bonne qualité et d'épaisseur uniforme sur toutes les plaquettes avec une réduction de température et une faible consommation de gaz. Cette technique permet donc de répondre à la double préoccupation de qualité des couches et du coût du procédé en milieu industriel [27].

- Les inconvénients de la LPCVD

Son inconvénient majeur est la limitation de température, car certains réacteurs chimiques ont besoin de très hautes températures dépassant la température que le substrat peut supporter, ce qui peut entraîner la détérioration de ce dernier ou la modification des propriétés physique du matériau.

IV.2. Etapes de formation d'un film de silicium polycristallin

Dans le cas d'un dépôt du silicium polycristallin sur substrat étranger (SiO_2 thermique, mullite, alumine), les atomes sont plus fortement liés entre eux qu'au substrat et la nucléation est d'emblée tridimensionnelle (modèle de Volmer-Weber). Ainsi, des premiers germes isolés (îlots) sont formés aléatoirement au cours des premiers instants du dépôt (figure I.9). Ensuite, le dépôt se poursuit par une augmentation de la densité de germes et un grossissement des premiers germes. Ce dernier phénomène a été étudié par Ostwald (maturation d'Ostwald) qui affecte ce grossissement à l'absorption des petits germes par les grands germes.

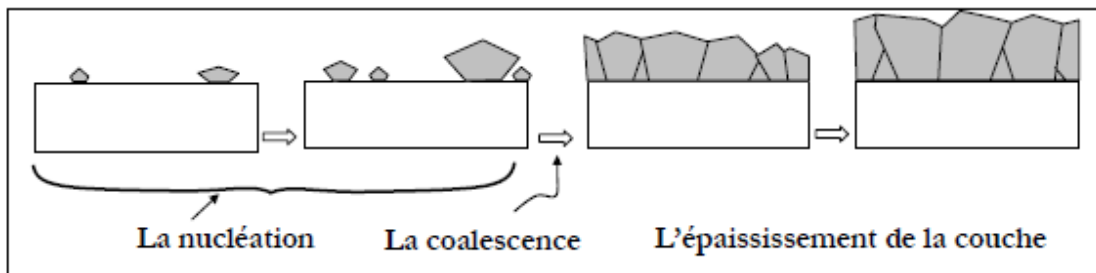


Figure I.9. Etapes de formation d'un film mince de silicium [28].

Ainsi, la densité de germes augmente jusqu'à ce que ces derniers se touchent et recouvrent complètement la surface. Cette étape est appelée "coalescence", et le dépôt est suivi d'un épaisseur de la couche.

IV.3. Méthodes de dopage

Pour augmenter la conductivité à l'intérieur d'un semi-conducteur, il faut introduire des impuretés, on dit alors que l'on a réalisé un dopage. Le dopage est dit de type N lorsque les impuretés sont pentavalentes comme dans le cas du phosphore, et de type P lorsque les impuretés sont trivalentes comme par exemple le bore.

Il existe trois techniques de dopage utilisées pour l'introduction des impuretés dopantes.

- Le dopage par diffusion.
- Le dopage par implantation ionique.
- Le dopage in situ.

IV.3.1. Dopage par diffusion

L'étape de diffusion est généralement réalisée à des températures relativement élevées (700°C-1300°C). Cette méthode correspond à une oxydation thermique humide du polysilicium, mais la vapeur d'eau est remplacée par un flux d'azote ayant barboté dans une solution à base POCl_3 . Il en résulte la croissance d'un verre fortement dopé phosphore (P_2O_5) qui sert ensuite de source de dopants qui diffuseront dans le polysilicium lors du recuit de pré-dépôt et surtout lors de la redistribution.

L'avantage de la diffusion est la possibilité d'atteindre des niveaux de dopage très élevés au sein du polysilicium, permettant d'atteindre des résistivités très faibles. Cependant, les hautes températures nécessaires ont tendance à augmenter la rugosité et le niveau de dopage effectif n'est pas contrôlable et l'on ne maîtrise pas la diffusion latérale (localisation de la jonction PN).

IV.3.2. L'implantation ionique

L'implantation ionique revient à bombarder à haute énergie des atomes dopants pour les faire pénétrer dans la couche de polysilicium. Pour cela, on accélère des ions d'espèces dopantes à haute énergie (des dizaines de kilovolts). L'implantation ionique a des effets destructeurs sur la structure cristalline du matériau et doit être suivie d'une étape de recuit qui répare ces défauts mais surtout qui active les dopants implantés (ces atomes passent de sites interstitiels en sites substitutionnels).

L'atout de cette technique réside à la fois dans le contrôle des niveaux et profils du dopage, mais surtout leur localisation avec précision. Cependant, on peut également atteindre des niveaux de résistivité plus bas que ceux obtenus par diffusion.

La figure I.10 montre les possibilités qu'offre le dopage du polysilicium par implantation. Les trois courbes présentent les résistivités de couches dopées par les trois dopants les plus usités à savoir pour le type N, l'arsenic (As) et le phosphore (P), et bore (B) pour le type P. Pour chacun, on retrouve pour les plus forts niveaux de dopages

($>2.10^{20}$ at/cm⁻³), correspondant à une dose élevée, un mécanisme de solubilité limite, caractérisé par un « planchet » de la résistivité.

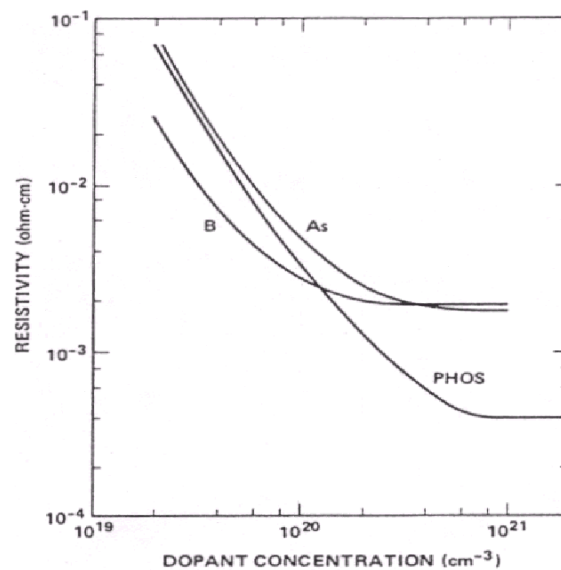


Figure I.10. Evolution de la résistivité en fonction du niveau de dopage [29].

Cependant, dans le cas du polysilicium, les valeurs de résistivité sont extrêmement sensibles au procédé de dépôt. Il sera donc nécessaire de caractériser la conduction dans les films minces de polysilicium.

V. Présentation de la structure MOS

La structure MOS est constituée des trois matériaux Métal, Oxyde et Semi-conducteur, empilés de telle façon à constituer une Capacité intégrée. Le métal est généralement de l'aluminium ou du polysilicium dégénéré (appelé grille), l'isolant (SiO₂, HfO₂, Ta₂O₅, Si₃N₄), et le substrat de silicium (silicium monocristallin). Selon le dopage du substrat on distingue les p-MOS dont le fonctionnement est basé sur les trous, des n-MOS qui mettent en jeu les électrons.

La structure MOS est l'un des composants les plus importants de la microélectronique en filière silicium . Elle fournit le canal de conduction des transistors MOSFET. La capacité MOS est par conséquent un élément essentiel dans la caractérisation d'une technologie.

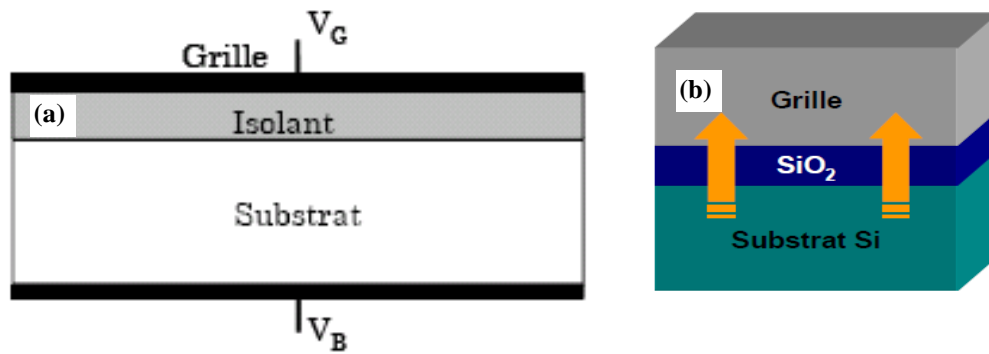


Figure I.11. (a) Schéma en coupe d'une structure MIS (plus générale que MOS montrée en (b)).

Les raisons de la miniaturisation de cette structure sont les suivantes [1]:

- Financières :
 - ✓ Réduction du coût par fonction.
 - ✓ Augmentation de la productivité des usines microélectroniques.
- Technologiques :
 - ✓ Augmentation de la densité de composants par « wafer ».
 - ✓ Réduction de la consommation électrique.
 - ✓ Vitesse des circuits.

La figure I.12 nous donne un aperçu du point de vue historique, de l'évolution de la taille des structures MOS sur une cinquantaine d'années d'histoire des circuits intégrés. On notera l'année particulière de 1990 au cours de laquelle les dimensions sont devenues submicrométriques.

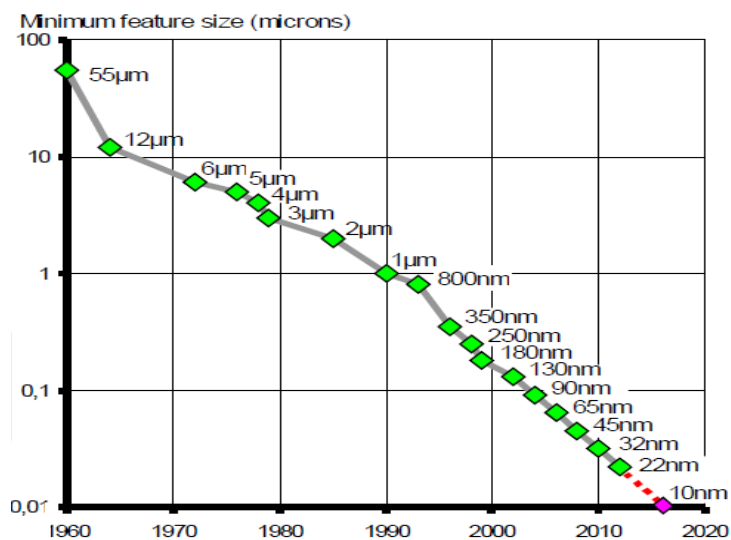


Figure I.12. Evolution de la longueur des structures MOS.

V.1. Structure MOS idéale non polarisée

Une structure MOS est considérée comme idéale si les conditions suivantes sont réalisées:

- Il n'existe pas de différence entre les travaux de sortie du métal et du semi-conducteur.
- Il n'y a pas de charge électrique dans l'oxyde.
- Il n'y a pas d'états électroniques à l'interface oxyde/silicium.

Dans ce cas les structures de bandes d'énergie des trois matériaux vont s'ajuster par rapport au niveau du vide. La structure MOS est alors dans la condition dite de bandes plates.

Considérons une structure MOS idéale dont la grille est de type métallique sur un substrat de silicium cristallin de type p. On se placera à température ambiante, c.à.d. 300 K. Une fois le métal, l'oxyde et le semi-conducteur mis en contact, leurs niveaux de Fermi s'alignent. Du fait que la différence de travail de sortie entre le semi-conducteur et le métal n'est pas nulle, les bandes d'énergie du silicium ne sont pas plates au niveau de l'interface. Il faut donc appliquer une tension V_{fb} dite de bande-plate (flat-band voltage) pour aligner les bandes du silicium. Le schéma du diagramme de bandes de la structure MOS à tension nulle évoquée ci-dessus est représenté sur la Figure I.13.

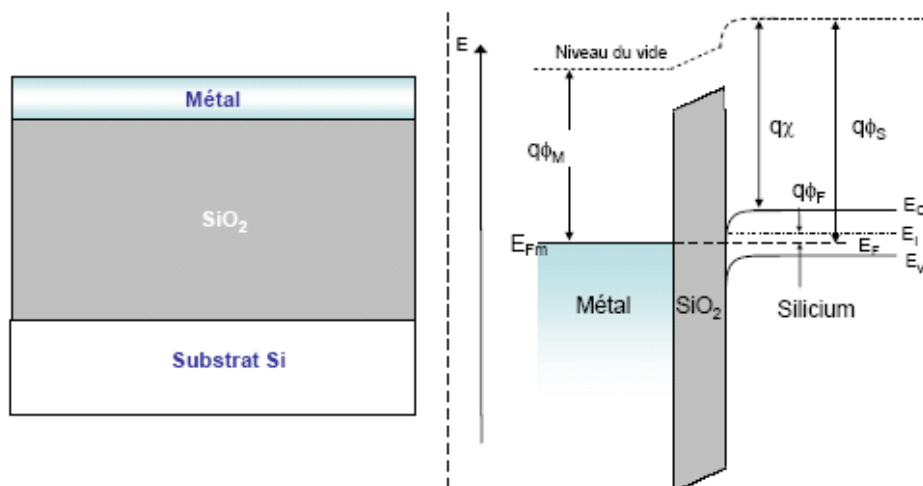


Figure I. 13. Diagramme de bandes d'une structure MOS à grille métallique et substrat dopé P, pour une tension grille-substrat nulle [30].

La tension de bande-plate est importante d'un point de vue technologique, car elle est directement reliée à la tension de seuil du transistor MOS qui est un paramètre clé en

technologie CMOS (Equation I.1). La tension de bande-plate peut s'exprimer de la manière suivante [31]:

$$V_{fb} = \phi_M - \phi_S = \phi_M - \left[\left(\chi + \frac{E_G}{q} \right) - \frac{E_i - E_V}{q} + \phi_F \right] \quad (I.1)$$

Où ϕ_M et ϕ_S sont respectivement les travaux de sortie du métal et du substrat. ϕ_S s'exprime alors en fonction de l'affinité électronique du semiconducteur χ , de la hauteur de la bande interdite du silicium $E_G = E_C - E_V$ (1,12 eV à 300K), de la différence entre les niveaux d'énergie intrinsèque et de la bande de valence $E_i - E_V$ (qui peut être approximé à $E_G/2$) et de ϕ_F le potentiel de Fermi que l'on peut également écrire [32]:

$$\phi_F = E_i - E_F = \frac{KT}{q} \ln \left(\frac{N_A}{n_i} \right) \quad (I.2)$$

Où N_A est le dopage du substrat et n_i la densité de porteurs intrinsèque.

V. 2. Fonctionnement d'une capacité MOS

Sur la caractéristique donnant la capacité en fonction de la tension (caractéristique C-V) d'une structure MOS, on peut distinguer trois régimes de fonctionnement : l'accumulation, la désertion et l'inversion (figure I.14).

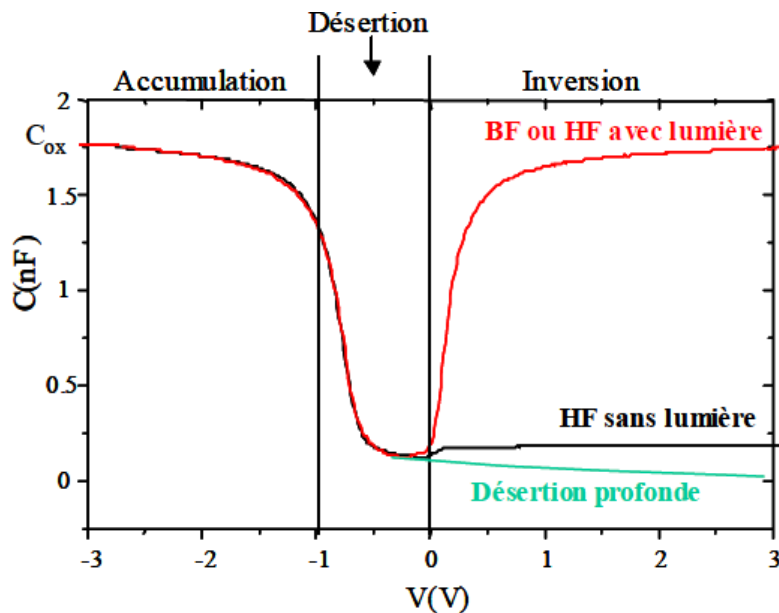


Figure I.14. Caractéristique C-V d'une structure MOS selon la fréquence et l'éclairement ; BF : Basse fréquence, HF : Haute fréquence [33].

La Figure I.15 montre ces différents modes de fonctionnement et les charges associées. Les charges jouant un rôle pour la mesure de la capacité différentielle sont indiquées en surface bleue [30].

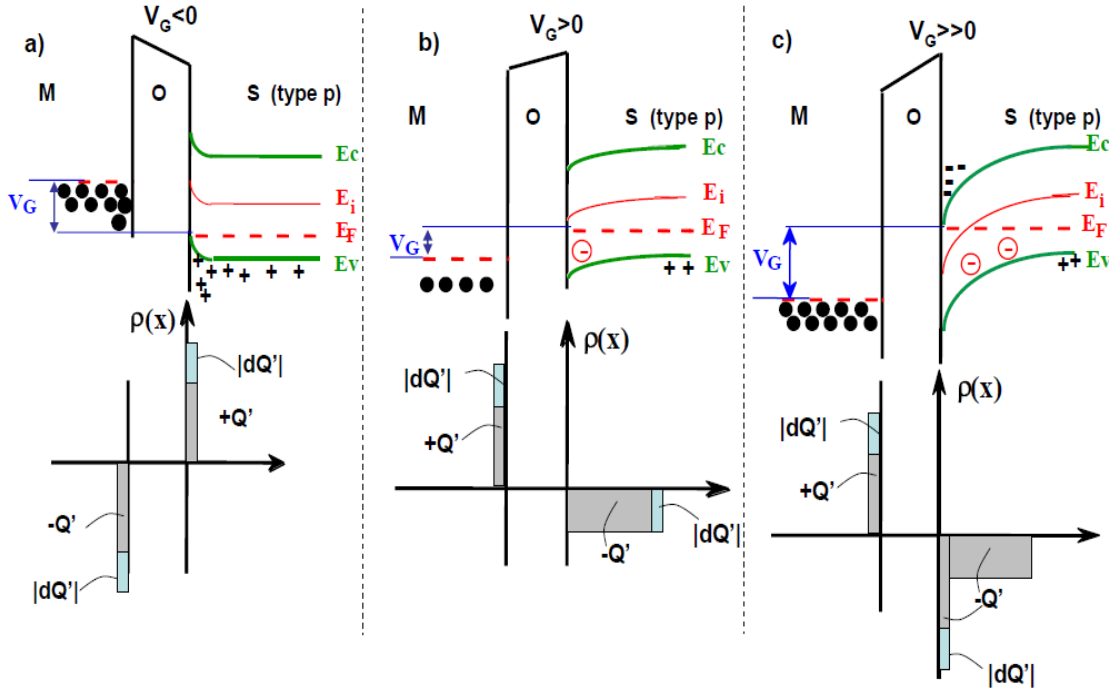


Figure I.15. Différents régimes de fonctionnement d’une structure MOS(P) sous polarisation: a) l’accumulation, b) la déplétion et c) l’inversion.

V.2.1. Régime d’accumulation ($V_G < V_{fb} < 0$)

Lorsqu’on applique une tension négative sur la grille ($V_G < V_{fb} < 0$), les bandes d’énergies du silicium se courbent vers le haut et les porteurs majoritaires du semi-conducteur sont attirés vers la grille. Les trous s’accumulent alors à l’interface Si/SiO₂. Dans ce cas, les charges le long de l’interface « écrantent » celles du volume et la capacité mesurée est la capacité C_{ox} de la couche d’oxyde donnée par la relation [3] :

$$C_{ox} = \frac{\epsilon_0 \epsilon_{ox} A}{d_{ox}} \tag{I.3}$$

Où ϵ_0 est la permittivité du vide, ϵ_{ox} la permittivité relative du SiO₂, d_{ox} son épaisseur et A la surface de la capacité.

V.2.2. La déplétion (ou désertion) ($V_G > V_{fb}$)

Les trous sont repoussés de la surface du semi-conducteur vers le volume du substrat par les charges positives appliquées sur la grille. Il se crée à l’interface oxyde/Si

une charge négative due à la zone de charge d'espace engendrée. En régime de déplétion, la capacité de la structure est égale à la capacité de l'isolant en série avec la capacité de la zone de désertion des porteurs majoritaires, donc la capacité totale est donnée par la relation [32]:

$$\frac{1}{C} = \frac{1}{C_{ox}} \sqrt{1 + \frac{2C_{ox}^2 V_G}{\epsilon_{sc} q N_A}} \quad (\text{I.4})$$

Cette dernière varie en fonction de la tension appliquée sur la structure. Par ailleurs, une variation très rapide de la charge de l'électrode de métal étant compensée par une variation aussi rapide de l'épaisseur de la zone de charge d'espace, la valeur de la capacité est par conséquent la même à basse fréquence qu'à haute fréquence.

V.2.3. Régime d'inversion ($V_G \gg 0$)

Lorsque la tension devient très grande ($V_G \gg 0$), les bandes se courbent suffisamment pour que les porteurs minoritaires (électrons dans notre cas) soient attirés vers l'interface Si/SiO₂ où leur concentration croît exponentiellement avec V_G . La structure est dite en régime d'inversion forte lorsque les porteurs majoritaires compensent les charges positives dans le volume. La capacité mesurée devrait alors normalement valoir C_{ox} , or nous verrons par la suite que cela n'est pas forcément le cas. Il faut préciser que la capacité différentielle, la plus importante dans la technologie des semi-conducteurs, sera différente de la capacité statique dû à la non-linéarité de la variation de la charge avec la tension.

Pour mieux comprendre ce régime, il est nécessaire de distinguer deux gammes de fréquences :

- ❖ Basses fréquences : La faible variation de la tension au cours du temps, permet aux électrons de la couche d'inversion de suivre le signal. Comme le montre la figure (II.14.c), la capacité totale correspond uniquement à celle de l'oxyde.
- ❖ Hautes fréquences : La charge négative attribuée aux électrons, porteurs minoritaires dans un substrat de type P, ne peut pas suivre les variations de la tension de polarisation. La modulation de la charge d'espace du semi-conducteur résulte uniquement de la charge de désertion. La capacité totale dans ces conditions correspond à l'association de deux capacités en série (celle de l'oxyde et celle du substrat).

Enfin, un autre état peut être distingué dans la caractéristique $C-V$ d'une structure MOS : c'est celui de la désertion profonde (voir figure I.14). Situé dans la gamme de tension de l'inversion, ce régime provient de l'état hors équilibre de la structure.

En régime d'inversion, il y a trois couches dans le substrat : le volume, la zone de charges d'espace (ZCE) et la zone d'inversion. À l'équilibre, la ZCE a une épaisseur limitée. Le reste de la charge négative est assuré par la couche d'inversion. En régime de désertion profonde, la couche d'inversion n'existe pas et la ZCE s'étale loin dans le substrat. Il y a alors décroissance de la capacité totale [33].

V.3. Fabrication des structures MOS

La fabrication des structures MOS passe par plusieurs étapes essentielles (représentées sur la figure I.16):

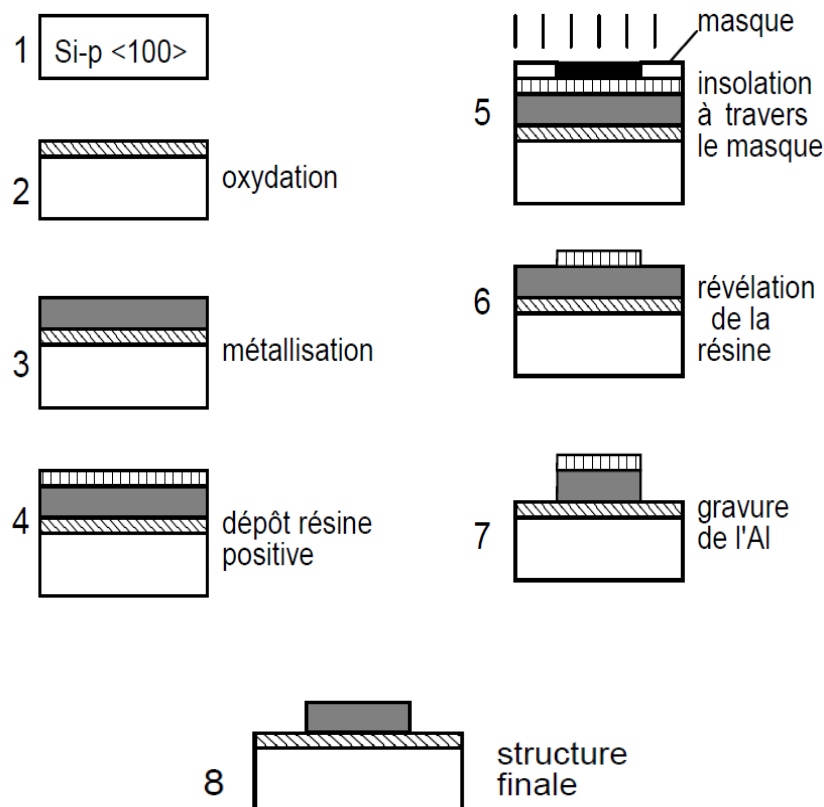


Figure I.16. Les étapes de fabrication d'une structure MOS.

V.4. La grille en polysilicium

Les couches minces de silicium polycristallin, couramment appelé polysilicium sont très largement utilisées pour la réalisation d'électrodes de grille dans les technologies MOS. Elles sont aussi employées pour la réalisation de résistances ainsi que pour assurer des contacts ohmiques avec des jonctions peu profondes. Dans le cadre de l'utilisation comme électrode de grille, un métal (tel que le tungstène) peut être déposé à sa surface pour augmenter sa conductivité. Le polysilicium est compatible avec des traitements à haute température tels que l'oxydation thermique du silicium ou les recuits d'activation après implantation. Comme électrode de grille, il s'est avéré plus fiable que l'aluminium, car il limite les charges parasites dans l'oxyde.

Le choix du polysilicium en tant que matériau de grille du transistor MOS a permis de réduire les effets de canal court et de diminuer les tensions de seuil des transistors [34], mais aussi d'avoir un auto-alignement de la grille avec la source et le drain et une amélioration de la fiabilité des transistors.

La figure I.17 montre une comparaison de la durée de vie des capacités à grille d'aluminium et de polysilicium. La plus faible durée pour l'aluminium est due à la migration des atomes d'Al dans la silice sous l'action du champ électrique.

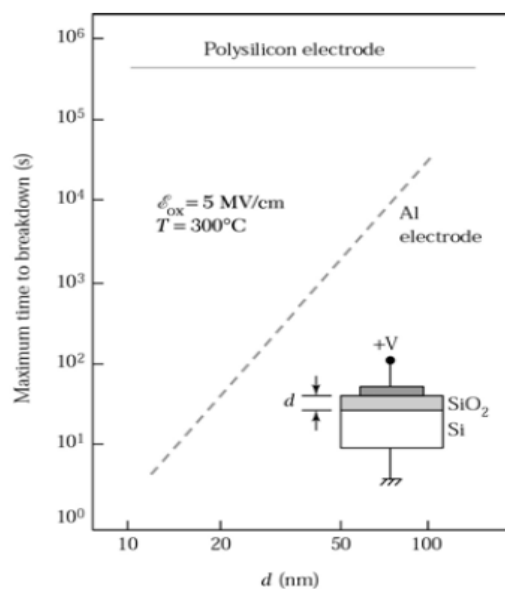


Figure I.17.Avantage du polysilicium sur l'aluminium [35].

Les grands domaines de recherche de la microélectronique silicium peuvent être divisés, comme proposé par l'European Nanoelectronics Initiative Advisory Council [36], en trois grandes catégories (Fig. I.18):

- "More Moore" (CMOS ultime) : poursuivre la miniaturisation des transistors.
- "More than Moore" (complémentaire au CMOS) : intégration de nouvelles fonctions sur silicium.
- "Beyond CMOS" (au-delà du CMOS) : introduction de nouveaux concepts n'utilisant pas l'architecture classique du transistor CMOS et les techniques de fabrication de la microélectronique silicium.

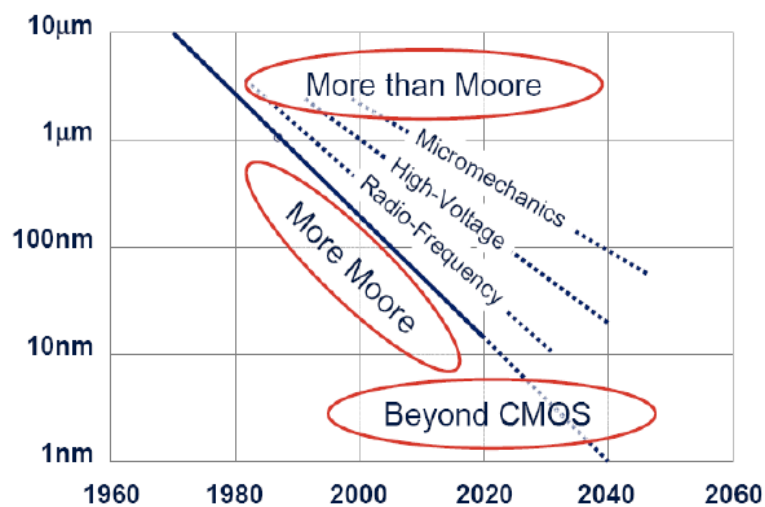


Figure I.18. Le futur de la microélectronique vu par l'ENIAC.

VI. L'oxyde de grille

VI.1. les différents défauts chargés de l'oxyde de grille

L'oxyde de grille est caractérisé par les nombreuses charges qu'on y rencontre, aussi bien mobiles qu'immobiles. On distingue quatre types de charges : la charge fixe, la charge piégée, la charge mobile ionique et la charge des états d'interface.

VI.1.1. La charge fixe

C'est une charge positive localisée très près des interfaces Si-SiO₂ et grille-SiO₂ qui n'évolue pas, sauf si des conditions thermiques ou électriques particulières dégradent le dispositif (radiations ionisantes, contraintes électriques, ...). Elle dépend des procédés de fabrication et non pas d'une excitation extérieure [37].

La présence éventuelle d'une charge fixe à l'interface Si-SiO₂ est un fait important, puisqu'elle va induire à la surface du silicium une charge image négative qui modifie le potentiel de surface du semi-conducteur et donc les tensions de seuil et de bandes plates du dispositif.

VI.1.2. La charge piégée

C'est une charge stockée par les pièges du volume de l'oxyde (interfaces non comprises). Elle peut être positive ou négative. Cette charge n'est pas permanente au même titre que la charge fixe, puisqu'un apport thermique ou un champ électrique approprié peuvent favoriser sa diminution (dépiégeage des charges stockées).

VI.1.3. La charge mobile ionique

C'est une charge due à la contamination de l'oxyde par des impuretés ioniques (métaux alcalins : K⁺, Li⁺, Na⁺...). Ces impuretés, localisées à l'interface Si-SiO₂, peuvent migrer d'une interface à une autre sous l'effet d'un champ électrique ou de la température.

VI.1.4. La charge piégée des états d'interface

Elle est piégée par les défauts qui résultent de la discontinuité de réseau à l'interface Si-SiO₂. Ces défauts appelés états d'interface jouent un rôle primordial dans le fonctionnement du transistor MOS, car contrairement aux défauts de volume de l'oxyde, ils sont en communication électrique directe avec le semiconducteur, un état d'interface est chargé négativement, positivement ou neutre.

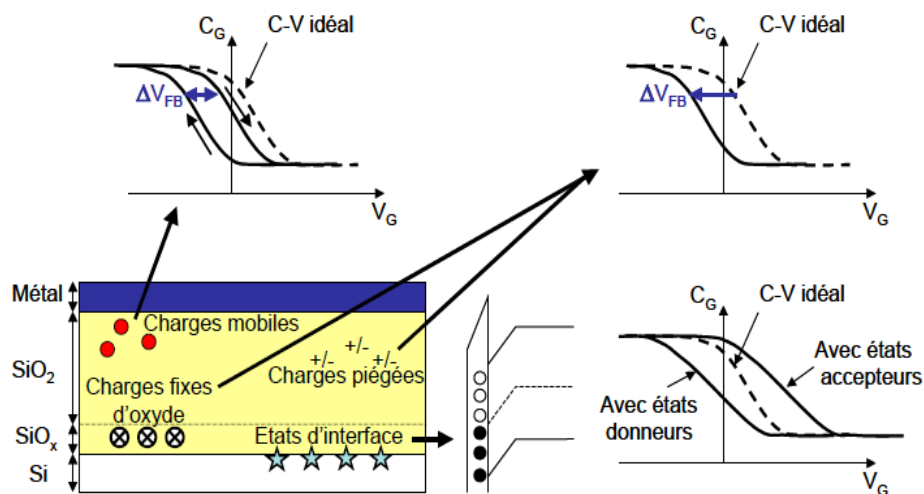


Figure II.19. Différentes localisations des défauts de charges dans une capacité MOS et leurs effets sur une caractéristique C-V [38].

VI.2. Mécanismes de conduction à travers l'oxyde

La conduction à travers l'oxyde peut être généralisée sous 5 mécanismes différents.

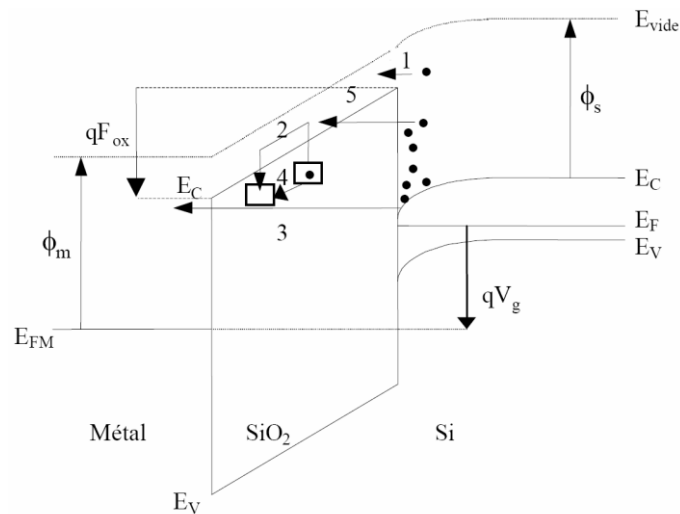


Figure I.20. Diagramme de bande d'énergie de la structure MOS représentant : (1) la conduction thermoionique, (2) la conduction Poole-Frenkel, (3) la conduction tunnel direct, (4) la conduction par saut et (5) la conduction tunnel Fowler-Nordheim.

➤ La conduction thermoionique (1)

Le porteur a une énergie suffisante pour être injecté dans la bande de conduction de l'oxyde. Le porteur passe à travers l'oxyde par conduction thermoionique. Cette conduction est également appelée conduction par effet Schottky. Une formulation analytique a été proposée par Richardson-Schottky en 1986.

➤ La conduction Poole-Frenkel (2)

La conduction Poole-Frenkel est une conduction de piège à piège. L'énergie du porteur étant suffisante pour passer d'un piège à l'autre (conduction thermoionique locale).

➤ La conduction tunnel direct (3)

La conduction tunnel directe est un passage d'un porteur d'une électrode à l'autre à travers une barrière de potentiel trapézoïdale.

➤ **La conduction par saut (Hopping) (4)**

Lorsque l'énergie de l'électron est inférieure au maximum de la barrière énergétique entre deux pièges, il y a conduction par saut (hopping). Dans ce cas, la conduction entre les deux pièges se fait par conduction tunnel directe.

➤ **La conduction tunnel Fowler-Nordheim (5)**

La conduction tunnel Fowler-Nordheim est un passage d'un porteur d'une électrode à l'autre à travers l'oxyde rendue triangulaire dans le diagramme par la tension appliquée.

VII. L'oxydation

L'oxydation est une étape très importante dans la réalisation des circuits intégrés au silicium, puisque c'est grâce à ce procédé spécifique que le silicium, qui n'est pas a priori un très bon semi-conducteur, est devenu le matériau le plus utilisé en microélectronique. Cette opération est nécessaire tout au long des procédés modernes de fabrication des circuits intégrés. Il est donc primordial de savoir réaliser un oxyde de bonne qualité.

L'oxyde peut servir :

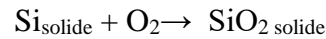
- de masque d'implantation ou de diffusion de dopants,
- de couche passivante à la surface du silicium,
- de zones d'isolation entre différents composants d'une structure intégrée,
- de couche active dans les transistors MOS (oxyde de grille),
- d'isolation électrique entre des couches adjacentes pour améliorer l'intégration et la diminution des dimensions ("espaceur" par exemple, cf. plus loin),
- d'isolation électrique entre les différents niveaux de métallisation ou de couches conductrices en silicium polycristallin fortement dopé,

VII.1. Principe de l'oxydation

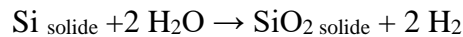
L'oxyde de silicium, avec sa largeur de bande interdite de 9 eV et sa résistivité élevée de l'ordre de 10^{15} à 10^{16} ohm.cm, présente d'excellentes propriétés isolantes. Le diélectrique de grille s'obtient par l'oxydation du silicium du substrat.

La croissance de l'oxyde se fait en consommant du silicium (environ 1 nm de silicium consommé pour 2 nm d'oxyde formé). Selon la nature de l'oxydant on distingue deux types d'oxydation :

- L'oxydation sèche est réalisée en présence d'un courant gazeux d'oxygène sec, selon :



- L'oxydation humide, beaucoup plus rapide, se caractérise par un courant d'oxygène chargé en vapeur d'eau, soit :



VII.2. L'oxydation thermique

L'oxydation thermique est la technique la plus couramment utilisée depuis les années 50, car c'est elle qui donne les oxydes de meilleure qualité.

L'oxydation thermique du silicium est effectuée à hautes températures (800 à 1200°C) à l'intérieur d'un four parcouru par un courant gazeux oxydant. Si ce dernier est de l'oxygène (O_2), l'oxydation sera dite sèche, tandis que dans le cas où c'est de la vapeur d'eau (H_2O), l'oxydation est qualifiée d'humide. La figure I.21 montre le four d'une installation d'oxydation thermique.

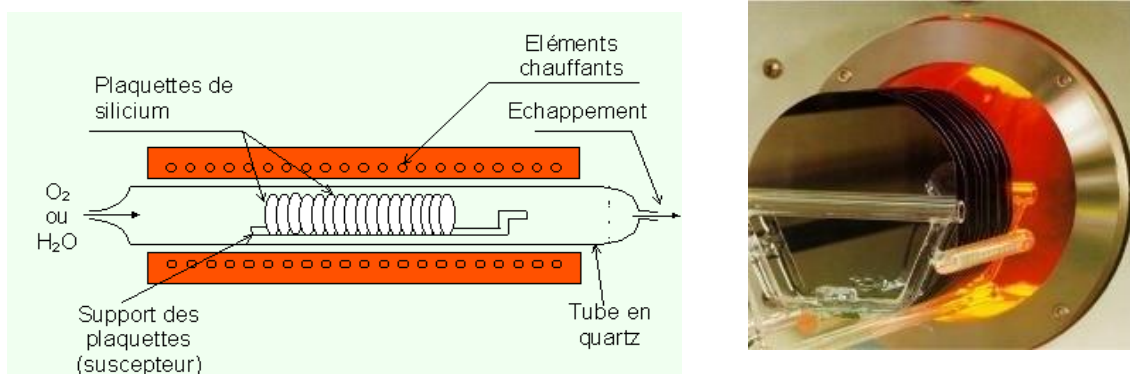


Figure I. 21. Four d'oxydation thermique.

Pour réaliser des oxydes épais, on utilise l'oxydation humide car elle est plus rapide. Toutefois, l'oxyde humide étant plus poreux que l'oxyde sec, ce mode d'oxydation sera suivi d'un oxyde sec de manière à densifier l'oxyde total. De même, l'opération d'oxydation sera commencée en oxygène sec de façon à obtenir une interface Si/SiO_2 de bonne qualité. Pour les oxydes minces, de l'ordre de quelques Angstrom, l'oxygène sec donne des taux de

croissance encore relativement élevés. Pour bien contrôler les faibles épaisseurs, on utilise alors l'effet de dilution de l'oxygène dans un gaz neutre, tel que l'azote ou l'argon.

Durant l'oxydation, il y a consommation de Si, et par conséquent, l'interface Si/SiO₂ se déplace vers l'intérieur de la plaquette. On admet en première approximation que l'épaisseur de silicium consommé représente 44% de celle de l'oxyde : $e_{Si} = 0.44e_{Ox}$, où e_{Si} est l'épaisseur de Si consommé et e_{Ox} l'épaisseur d'oxyde formé. Donc pour avoir 1 μm de SiO₂ thermique, on consomme environ 0,5 μm de Si [39].

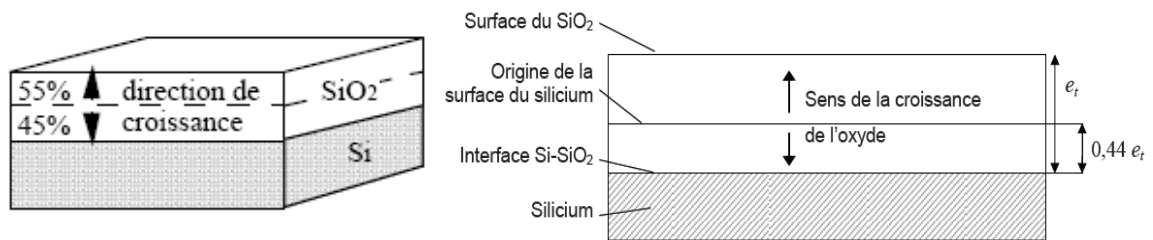


Figure I.22. Evolution de l'oxydation du silicium.

Lorsque l'oxyde est créé à partir de silicium dopé, l'oxydation s'effectuant à haute température, les dopants se redistribuent dans le substrat. Etant donné la consommation de silicium lors de l'oxydation, une partie des atomes dopants se retrouve dans l'oxyde. Mais les coefficients de diffusion des atomes dopants, à une température donnée, dans le silicium et dans l'oxyde sont en général différents. Il se crée alors une discontinuité de concentration de dopants à l'interface Si/SiO₂ (Figure I.23.) [40].

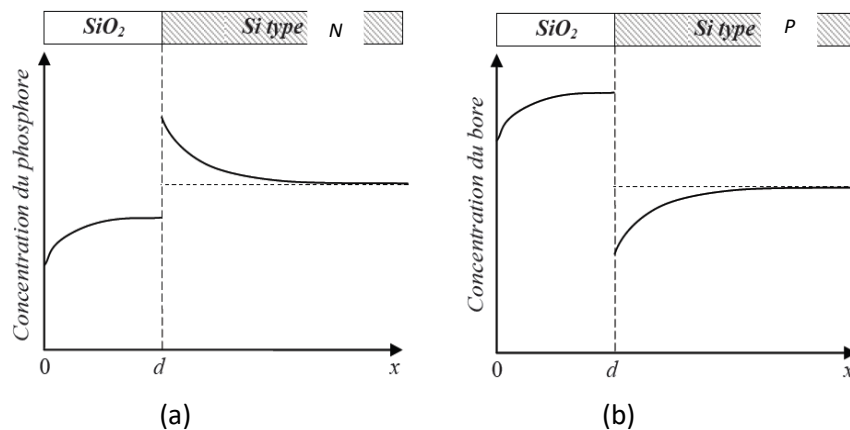


Figure I.23. Redistribution des dopants dans une couche de silicium en cours d'oxydation.

VIII. Conclusion

Dans ce chapitre, nous avons présenté une étude théorique sur la capacité des structures MOS d'une façon générale, et les différents régimes de fonctionnement de cette capacité, puis nous avons discuté le cas des structures à grille de polysilicium. Le choix du polysilicium en tant que matériau de grille du transistor MOS permet de réduire les effets de canal court et de diminuer les tensions de seuil des transistors, mais aussi d'avoir un auto-alignement de la grille avec la source et le drain et une amélioration de la fiabilité des transistors.

Les films de polysilicium déposés par CVD jouent le rôle de grille d'une structure MOS. Compte tenu de cela, nous avons présenté le matériau silicium sous différents aspects, en insistant en particulier sur sa forme polycristalline déposée par LPCVD. Ainsi, ces propriétés électriques, les techniques de dopage, le principe de l'oxydation thermique, l'oxyde de grille, les modes de conduction à travers l'oxyde dans ces structures et les charges existantes dans cette couche ont été passés en revue.

Chapitre II
Présentation des échantillons et
techniques de caractérisation

I. Introduction

Dans le cadre de la microélectronique, la plupart des travaux de recherche a été consacrée à l'étude et à la caractérisation des dépôts LPCVD de silicium pour le développement de films polycristallins. Cette politique réductrice a abouti à une connaissance accrue en matière de silicium polycristallin déposé à des températures supérieures à 625°C, mais n'a pas permis une connaissance globale des mécanismes physico-chimiques des dépôts de silicium et/ou des relations entre propriétés des films déposés et paramètres de dépôt.

Ce chapitre est consacré à la présentation des échantillons sur lesquels porte notre étude, ainsi que les techniques de caractérisation utilisées pour la détermination des différentes propriétés des films, nécessaires à notre étude. Nous aborderons les procédures de nettoyage de nos échantillons, et nous citerons les techniques employées pour la caractérisation structurale des films de silicium polycristallin en l'occurrence la microscopie électronique à balayage. Ensuite, nous décrirons les techniques de caractérisation électrique telle que les quatre pointes, l'effet Hall, courant-tension et capacité-tension.

II. Présentation des échantillons étudiés

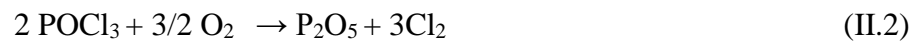
Les échantillons sur lesquels a été basé notre travail, nommés Si-LPCVD en référence à la méthode de dépôt, sont composés de couches minces de silicium polycristallin non dopées ou dopées au phosphore par diffusion. Les substrats ayant reçu les dépôts sont constitués de silicium monocristallin d'orientation $\langle 100 \rangle$, d'épaisseur 380 μm et de résistivité 25ohm.cm, ayant été préalablement oxydés. Les couches de polysilicium submicroniques ont des épaisseurs de 100, 175, 250 et 350 nm, et ont été déposées à la température de dépôt 620°C.

Ces échantillons de silicium polycristallin ont été fournis par le laboratoire ICTEAM de Belgique en forme de plaquettes carrées 15x15mm². La croissance des couches non dopées a eu lieu dans un réacteur LPCVD par dissociation des molécules du gaz SiH₄ (décomposition chimique en phase vapeur à basse pression).

Les réactions chimiques globales de décomposition de gaz réactif sont les suivantes :



En ce qui concerne le dopage type N, des molécules de POCl_3 sont introduites dans le tube à des températures de l'ordre de 900°C . Elles réagissent chimiquement avec l'oxygène pour donner du P_2O_5 .



Ce P_2O_5 se combine à la couche de SiO_2 qui croit sur le silicium. Ensuite, c'est à partir de cette couche que les atomes de phosphore vont diffuser dans la plaquette de silicium sous l'effet de la température (900°C).

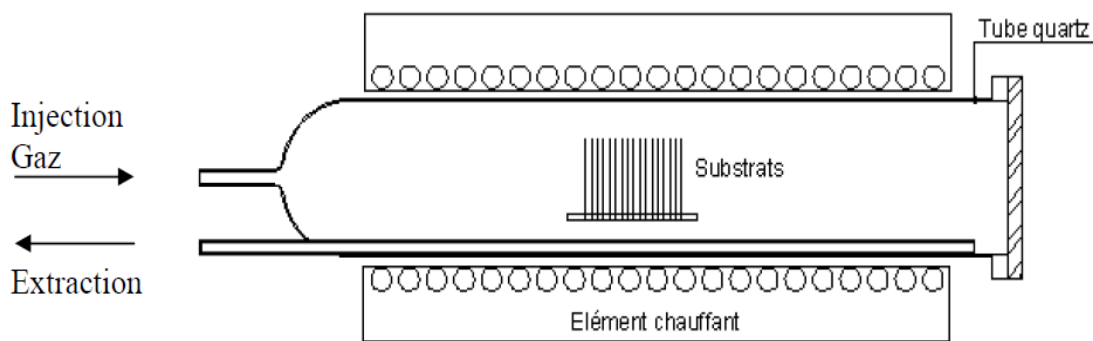


Figure II.1. Four de diffusion thermique.

Pour différencier le niveau de dopage de nos échantillons, nous avons utilisé des durées de diffusion variant de 15 à 45 minutes pour la série S et entre 3 et 25 minutes pour la série E, sachant que la source et la température sont les mêmes.

Dépôt Si-LPCVD	Substrat	Oxyde thermique d_{ox} (nm)	Température de dépôt T_d (°C)	Epaisseur de film $d_{Poly-Si}$	Dopage (cm^{-3})
S_1	Monocristal (100) $\rho = 25 \Omega.cm$ $d_{sub} = 380\mu m$ type P	100	620	175	non dopé
S_2		100		175	$5,45.10^{19}$
S_3					$7,88.10^{19}$
S_4					$9,43.10^{19}$
S_5					$1,07 \times 10^{20}$
S_6					$1,36.10^{20}$
S_7		$1,81.10^{20}$			
S_8		100		250	Non relevée
S_9				350	
S_{10}				100	
S_{11}		200		175	Non relevée
S_{12}		300			
E_1	100	100	non dopé		
E_2			$5,25 . 10^{18}$		
E_3			$1,88 . 10^{19}$		
E_4			$6,60 . 10^{19}$		
E_5			$1,27 . 10^{20}$		

Tableau II.1. Présentation des conditions de dépôt de différents échantillons étudié.

Avant chaque manipulation, les échantillons subissent un nettoyage afin d'éliminer toutes sortes d'impuretés à la surface, ainsi que la couche d'oxyde développée thermiquement ou native.

a- Nettoyage

Le nettoyage est l'une des étapes clé de la fabrication des films minces. La qualité de l'état de surface du substrat dépend de celle du nettoyage utilisé. La contamination se présente sous deux formes :

- ❖ Sous forme de particules pouvant provenir de l'air ambiant, de l'opérateur, lors du polissage ou de sciage, ou du matériel de manipulation des substrats.
- ❖ Sous forme de couche minces, par exemple résine photosensible, dépôt de vapeur d'huile provenant des pompes, les empreintes de l'opérateur, dépôt de produit de réaction lors d'une attaque chimique, etc.

La présence de contamination à la surface du substrat a pour effet :

1. d'introduire des impuretés lors du dépôt du film et par suite dégrader les propriétés physiques des ces films.
2. d'empêcher la bonne adhésion des films déposés.
3. de rendre difficile voir impossible l'élaboration d'une photolithographie précise à cause de la taille de la poussière qui peut être du même ordre de grandeur ou plus grand que celle du plus petit motif qu'on cherche à réaliser.

b- Désoxydation superficielle

La désoxydation est une opération nécessaire pour supprimer la couche d'oxyde natif, pour cela on utilise une solution tamponnée fluorhydrique HF (40%), dans laquelle est trempé l'échantillon pendant 15 s, ceci étant suivi d'un rinçage à l'eau désionisée et d'un séchage sous azote.

III. Les techniques de caractérisation

Il existe une variété de méthodes de caractérisation des films minces semi-conducteurs à base de silicium : électrique, optique, structurale, etc. Dans ce travail les propriétés électriques des films sont déterminées à travers des mesures de résistivité par la méthode des quatre pointes (FPPR), des caractérisations par effet Hall (EH) et des relevés courant-tension $I(V)$ et capacité-tension $C(V)$. La morphologie des films est étudiée via les observations par microscope électronique à balayage (MEB).

III.1. La microscopie électronique à balayage (MEB)

La microscopie électronique à balayage MEB (SEM en anglais pour Scanning Electron Microscopy) est une technique traditionnellement utilisée dans l'analyse des surfaces [41, 42], basée sur le principe des interactions électrons-matière. Elle permet d'analyser la morphologie de la surface et la composition chimique de la plupart des matériaux solides.

Cette technique a la particularité d'offrir une très grande profondeur de champ (plusieurs centaines de microns) et donne des vues qualitatives des surfaces d'une grande utilité. En revanche, la mesure absolue des dimensions dans le sens de la hauteur nécessite l'analyse d'une section de l'échantillon.

III.1.1. Principe de fonctionnement

Le principe du balayage consiste à explorer la surface de l'échantillon par lignes successives et à transmettre le signal du détecteur à un écran cathodique dont le balayage est exactement synchronisé avec celui du faisceau incident.

Le fonctionnement du microscope est basé sur l'émission d'électrons produits par une cathode et la détection de signaux provenant de l'interaction de ces électrons avec l'échantillon (électrons secondaires et rétrodiffusés). Un faisceau primaire d'électrons de diamètre compris entre 5 et 20 nm et d'énergie allant de quelques keV à 50 keV, est focalisé sur l'échantillon (sous vide). Ce faisceau est balayé sur la surface à étudier par un système de déflection (Figure II. 2).

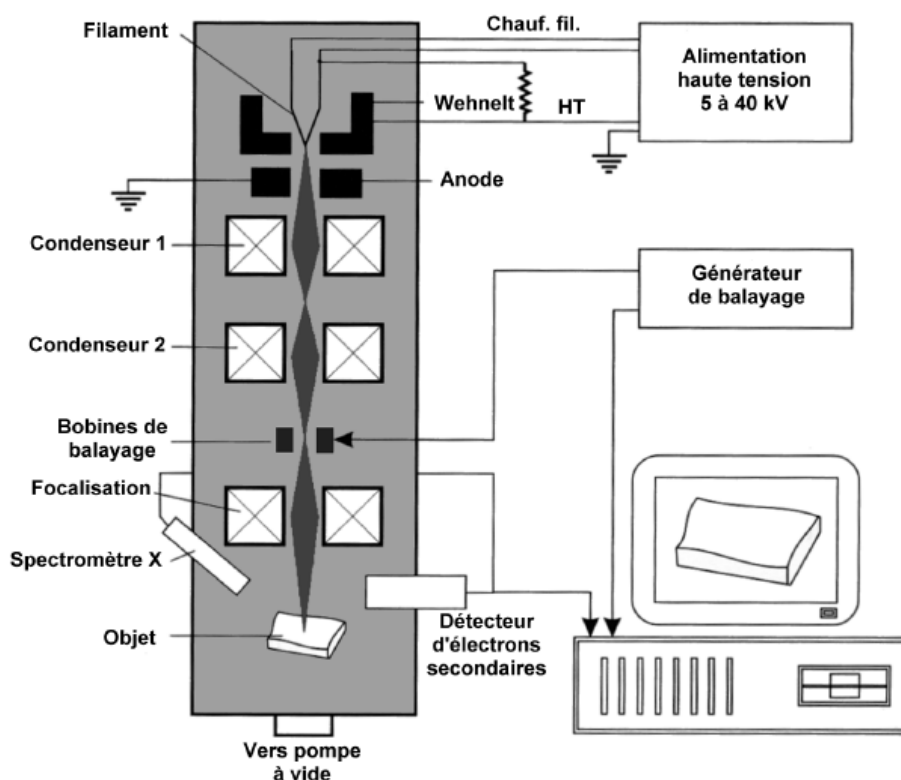


Figure II. 2. Principe du microscope électronique à balayage.

Les électrons émis par l'échantillon sont détectés par un scintillateur couplé à un photomultiplicateur. Le signal obtenu est amplifié et sert à moduler l'intensité du faisceau d'un oscilloscope dont le balayage est synchrone avec celui du faisceau primaire. À chaque point de la zone balayée sur l'échantillon correspond donc un point sur l'écran de visualisation. L'image est obtenue séquentiellement point par point en déplaçant le faisceau d'électrons. Le grandissement s'obtient en changeant les dimensions de la zone balayée. Le contraste de l'image observée provient pour l'essentiel des différences de relief qui existent sur l'échantillon.

III.1.2. Qualités et défauts du MEB

La taille des échantillons à analyser représente un des grands avantages du MEB, qui peut aller de quelques micromètres cubes à quelques centimètres cubes. Le MEB a la particularité d'offrir une grande profondeur de champ allant jusqu'à plusieurs centaines de microns.

Par contre, cette technique de caractérisation souffre d'un certain nombre d'inconvénients bien connus, tels que :

- La mise sous vide.
- Les difficultés de calibration.
- L'échantillon doit être conducteur ou rendu conducteur par dépôt d'une couche mince d'or de 10 à 30 nm d'épaisseur (en général) afin d'éviter l'accumulation des charges électriques qui risque de créer des champs parasites et de perturber l'image.
- Il faut s'assurer que l'échantillon est de nature à supporter le bombardement électronique souvent intense dans le vide. La majeure partie de l'énergie primaire du faisceau est dissipée sous forme de chaleur dans l'échantillon, ce qui peut entraîner une dégradation ou une fusion locale (risque avec les polymères, telle que la résine photosensible par exemple, ou les échantillons biologiques).

III.2. Caractérisation électrique par la méthode des quatre pointes

La méthode des quatre pointes, par sa simplicité, est la méthode la plus utilisée pour déterminer la résistivité des films minces [43]. Ces mesures sont effectuées au moyen d'un résistivimètre.

La figure II. 3 montre une photo du banc de mesure. Les quatre pointes métalliques sont équidistantes et alignées. Elles sont appliquées sur la surface de l'échantillon avec une pression appropriée.

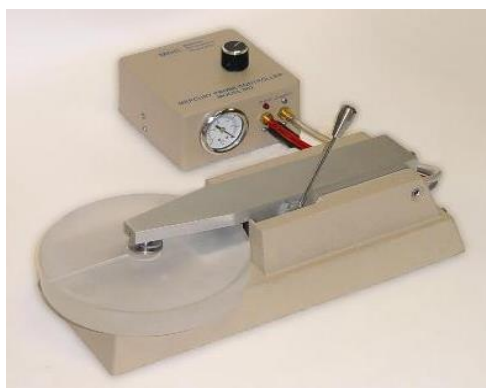


Figure II. 3. Photo d'un banc de mesure par les quatre pointes.

Pour mieux expliquer la procédure de mesure, nous donnerons le montage expérimental de la méthode utilisée. Ce montage est schématisé sur la figure II. 4, il s'agit d'injecter un courant continu I entre les deux pointes externes à l'aide d'une source de courant et de mesurer la tension résultante entre les deux pointes internes reliées à un voltmètre. Ce dernier est choisi avec une impédance interne grande devant celle de l'échantillon. Ceci permet de s'affranchir des contacts.

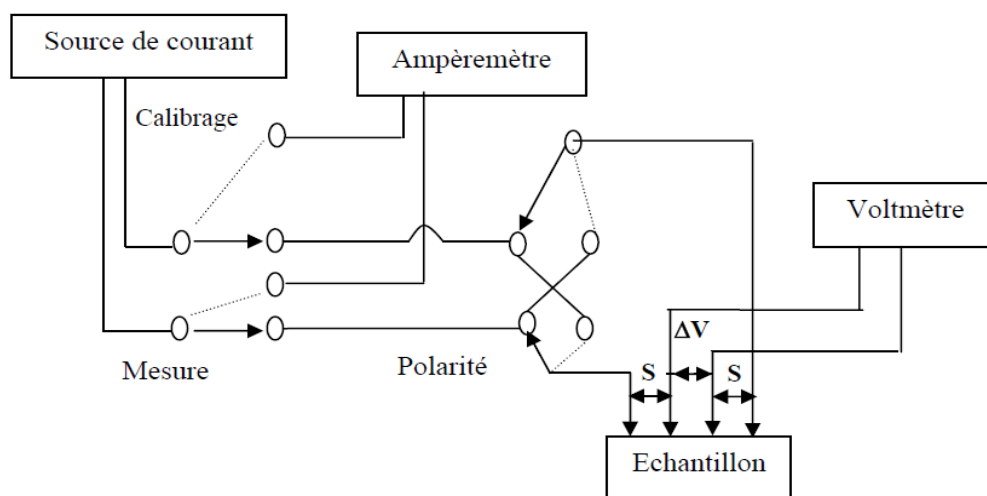


Figure II. 4. Montage expérimental d'une mesure par les quatre pointes [44].

La mesure de la tension conduit à la valeur de résistance. La résistance R mesurée dépend de la géométrie de l'échantillon, et du positionnement des quatre pointes sur ce dernier, car ils définissent les lignes de champ. Le problème concerne l'expression du facteur de correction K qui résulte de la prise en compte de ces différents paramètres dans l'expression :

$$R = K \frac{U}{I} \quad (\text{II.4})$$

Cette valeur traduit la résistance parallèle à la surface, du fait de la technique elle-même.

La résistance par carrée est définie comme la résistance d'un échantillon dont la longueur L serait égale à la largeur W pour une épaisseur d , soit une section transversale $A=W.d$. La résistance R , en Ω /carrée, est alors donnée par :

$$R(\Omega/\text{carrée}) = \frac{\rho L}{Wd} = \frac{\rho}{d} \quad (\text{II.5})$$

Où ρ est la résistivité en Ω .cm. La résistivité sera évaluée à partir du produit entre la résistance obtenue par l'équation II. 5 et l'épaisseur du film. Ce calcul suppose que le dopage est uniforme en volume, et que les longueur et largeur sont très grandes devant l'épaisseur du film. Ainsi, la résistance par carrée est donnée par la formule II.8. La conductivité est par définition l'inverse de la résistivité.

$$\sigma = \frac{1}{\rho} \quad (\text{II.6})$$

La mesure de la tension, permet de mesurer la résistivité en se basant sur les hypothèses suivantes [44] :

- Le diamètre du contact des pointes sur l'échantillon est petit devant S (figure II. 4).
- L'épaisseur de la couche est très inférieure à la distance entre les pointes S .
- La vitesse de recombinaison à l'interface pointes-échantillon est élevée de sorte que les porteurs injectés s'y recombinent et ont un effet négligeable sur la conductivité du matériau.

Dans le cas d'une couche mince de profondeur d , les équipotentiels sont de forme cylindrique. On calcule la résistance entre la pointe 2 et la pointe 3 en ne considérant que la moitié de la couronne cylindrique située dans le sens du passage du courant, on trouve :

$$dR = \rho \frac{dr}{\pi r d} \quad \text{d'où} \quad R = \frac{\rho}{\pi d} \int_s^{2s} \frac{dr}{r} = \frac{\rho}{\pi d} [\ln(r)]_s^{2s} = \frac{\rho}{\pi d} \ln(2) \quad (\text{II.7})$$

$$\text{Or, } R = \frac{V}{I} \quad \text{et} \quad R_{\square} = \frac{\rho}{d} \quad (\text{II.8})$$

$$\text{Donc :} \quad R_{\square} = \frac{\pi}{\ln(2)} \frac{V}{I} = 4.53 \frac{V}{I} \quad (\text{II.9})$$

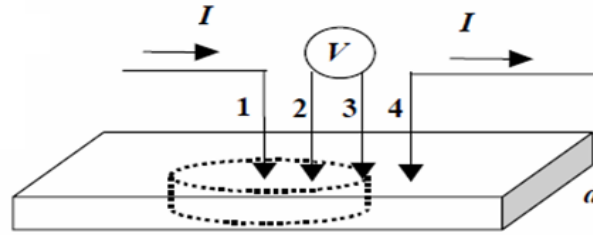


Figure II. 5. Les équipotentielles forment des cylindres dans le cas d'une couches minces [45].

Dans le cas où les électrodes sont équidistantes et sur un segment dont la longueur est grande devant les dimensions de l'échantillon, le facteur correctif dépend de la position des électrodes choisies pour réaliser la mesure comme indiqué dans le tableau suivant [46].

Mesure du courant		Mesure du potentiel		Facteur correctif K
électrodes n°	électrodes n°	électrodes n°	électrodes n°	
1,4	2, 3	2, 3	1,4	4,53
1,2	3,4	3,4	1,2	21,84
1,3	2,4	2,4	1,3	15,50

Tableau II. 2. Valeurs des coefficients correctifs en fonction de conditions de mesure.

III.3. Caractérisation électrique par effet Hall

La plupart des études faites sur un semi-conducteur nécessitent la connaissance préalable de ses caractéristiques, et en particulier de sa résistivité et de sa constante de Hall (qui donne accès à la concentration des porteurs), à différentes températures [47]. Pour cela l'effet Hall est fréquemment utilisé dans l'industrie comme dans la recherche pour caractériser les matériaux semi-conducteurs.

III.3.1. Principe de l'effet Hall

Lorsqu'un solide conducteur est soumis à l'action d'un champ électrique E_x et d'un champ magnétique perpendiculaire B_z , il s'ensuit l'apparition d'un champ électrique E_y normal au plan défini par les deux champs appliqués : c'est l'effet Hall.

En effet lorsque le semiconducteur parallélépipédique de la figure est soumis à un champ électrique E_x , les porteurs se déplacent avec une vitesse de dérive v_d qui est orientée dans le sens du champ si les porteurs majoritaires sont des trous (cas d'un semiconducteur de type p), et dans le sens contraire si les porteurs majoritaires sont des électrons (cas d'un

semiconducteur de type n). Dans leur déplacement, ces porteurs sont soumis à une force de Lorentz F_m proportionnelle à la vitesse de dérive v_d et au champ B_z , et dirigée perpendiculairement aux deux, F_m est orientée dans le sens des y négatifs dans les deux cas (la charge q et v_d sont toujours de même signe).

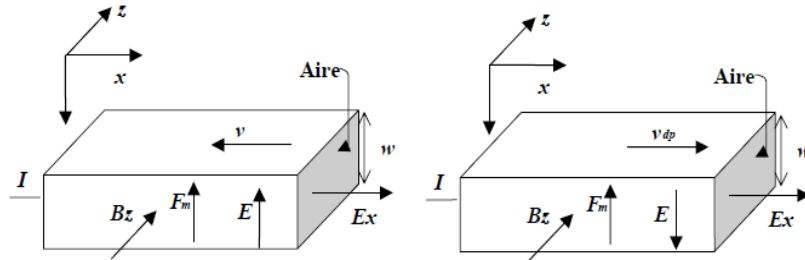


Figure II.6. Disposition des vitesses de dérive et de la force magnétique dans le cas d'un semi-conducteur de type n (à gauche) et de type p (à droite) [45].

La force de Lorentz est définie par :

$$\vec{F}_m = q\vec{v}_d \times \vec{B}_z \quad (\text{II.10})$$

Ce qui donne :

$$\vec{F}_m = -e\vec{v}_{dn} \times \vec{B}_z \quad \text{pour un semi-conducteur de type n,}$$

$$\text{et } \vec{F}_m = e\vec{v}_{dp} \times \vec{B}_z \quad \text{pour un semi-conducteur de type p.}$$

Si aucun courant ne parcourt l'échantillon suivant l'axe des y, un champ électrostatique s'établit pour s'opposer à la poursuite du déplacement latéral des charges. La force F_e due à ce champ doit être égale et de sens opposé à la force magnétique. Pour un semi-conducteur de type P on a : $eE_y = ev_x B_z$,

Ce qui donne :

Pour un semi-conducteur de type p.

$$E_y = v_x B_z \quad (\text{II.11})$$

L'établissement du champ électrique E_y est connu sous le nom d'effet Hall. Le champ de l'équation (II.11) s'appelle le champ de Hall.

Le produit $E_y \cdot w$ s'appelle tension de Hall :

$$V_H = v_x B_z w \quad (\text{II.12})$$

En utilisant les équations on a : $v_{dp} = -\mu_p E_x$ et $J_x = \sigma E_x$,

Ce qui donne,

$$E_y = \left(\frac{1}{ep}\right) J_x B_z \quad (\text{II.13})$$

Où e est la charge élémentaire du trou. Un raisonnement similaire pour les électrons donne :

$$E_y = -\left(\frac{1}{en}\right) J_x B_z \quad (\text{II.14})$$

Le champ de Hall est proportionnel au courant J_x et au champ magnétique B_z , la constante de proportionnalité s'appelle coefficient de Hall ; elle est noté R_H . Pour un semi-conducteur de type p :

$$R_H = \frac{1}{ep} \quad (\text{II.15})$$

Pour un semi-conducteur de type n :

$$R_H = -\frac{1}{en} \quad (\text{II.16})$$

Où n ou p représentent respectivement la densité d'électrons ou de trous par cm^3 . La concentration des trous dans un semi-conducteur de type p est obtenue en mesurant la tension de Hall sur un échantillon parallélépipédique de dimensions connues pour un courant électrique et un champ magnétique connus, ce qui donne :

$$p = \frac{1}{qR_H} = \frac{J_p B_z}{qE} = \frac{\frac{I}{A} B_z}{q \frac{V_H}{w}} = \frac{I B_z w}{q V_H A} \quad (\text{II.17})$$

I , B_z , w , V_H et A sont mesurables, on peut donc connaître le type de porteurs majoritaires dans un semi-conducteur et leur concentration par la mesure de l'effet Hall.

III.3.2. Méthode de Van der Pauw

Pour la mesure de l'effet Hall, la méthode Van der Pauw consiste à utiliser le montage de la figure II.7. On envoie le courant I entre les contacts opposés et on mesure une première fois la tension entre les deux autres ; on répète la mesure en appliquant un champ magnétique B perpendiculaire à la surface de la lamelle. Les deux résistances $R = V_{24}/I_{13}$ (sans champ magnétique) et $R' = V'_{24}/I_{13}$ (avec champ magnétique) sont différentes. Van der Pauw a montré que :

$$R_H = \frac{d}{B} (R - R') \tag{II.18}$$

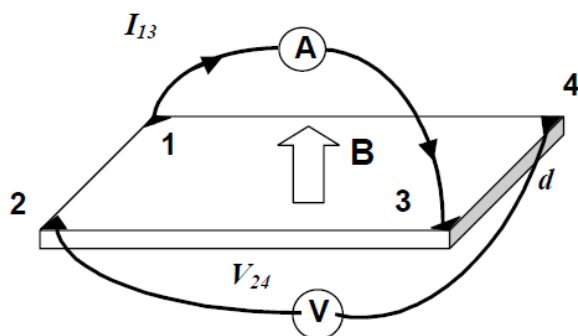


Figure II. 7. Montage de la mesure d’effet Hall par la méthode Van Der Pauw [45].

D’ailleurs le NIST (National Institute of Standards and Technology) conseille d’utiliser certaines formes plutôt que d’autres (Figure II.8.)

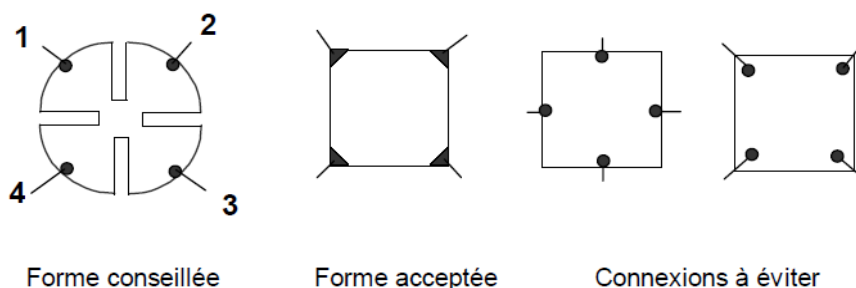


Figure II. 8 Forme diverses d’échantillons pour la méthode Van der Pauw [45].

La figure III. 9, représentant un banc de mesure par effet Hall, permet d’obtenir des résultats de résistivité, de concentration des porteurs libres et de mobilité dans un matériau.



Figure II.9. Équipement de l’effet Hall.

III.4. Caractérisation par la méthode I(V)

La méthode courant-tension I(V) consiste à mesurer le courant qui traverse la structure PolySi-Oxyde-MonoSi (MOS), sous obscurité et sous différentes intensités du rayonnement solaire pour étudier l'influence de la lumière. L'appareillage se compose d'une alimentation continue, d'un luxmètre pour la mesure de la lumière, d'un milliampèremètre placé en série avec une résistance de protection et d'un voltmètre placé en parallèle avec la structure. Les résultats sont directement relevés sur les appareils puis leur évolution est visualisée sur le logiciel Origin sous forme de courbes. La figure suivante illustre le circuit de mesure.

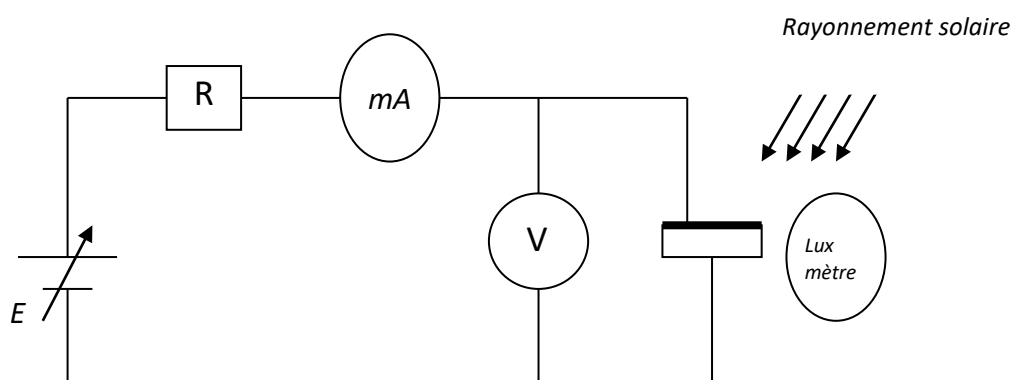


Figure II.10. Banc de mesure électrique de la caractéristique I (V).

III.4.1. L'interaction rayonnement-matière

L'étude de l'interaction rayonnement-matière a été en grande partie effectuée au vingtième siècle et trouve son origine dans la découverte de la radioactivité par Henri Becquerel en 1896. Cette découverte a permis des avancées aussi bien fondamentales que technologiques.

Un rayonnement est défini comme un mode de propagation de l'énergie dans l'espace, vide ou matériel. La figure II.11 présente la gamme de rayonnement électromagnétique entourant le spectre visible ainsi que les longueurs d'onde correspondantes [48].

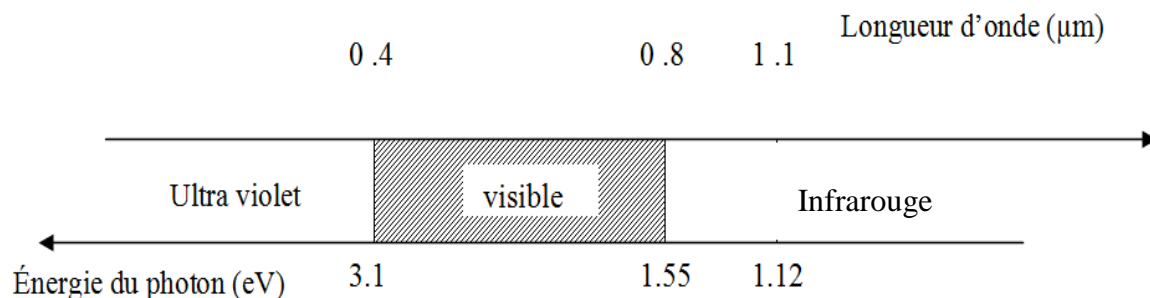


Figure II.11. Gamme de rayonnement électromagnétique [48].

Lorsqu'un photon interagit avec un électron, il transfère intégralement son énergie à ce dernier, à la condition que le niveau énergétique final de l'électron soit autorisé et libre.

Ainsi dans un métal tous les niveaux supérieurs à E_F (en dessous ou au dessus de E_0) étant autorisés, et la quasi-totalité de ces niveaux étant inoccupés à température ambiante, toutes les longueurs d'onde pourront être absorbées (transition 1, figure II.12-a).

Cependant, cet électron ne restera pas longtemps sur le niveau d'arrivée et reviendra à son énergie initiale (transition th, sur la figure II.12.a). En un temps très bref (10^{-12} à 10^{-13} s), l'énergie libérée par l'électron est immédiatement transformée en chaleur (augmentation de l'état vibrationnel des atomes du réseau). L'énergie apportée par le rayonnement a été perdue sous forme de phonons au travers d'un processus appelé thermalisation de l'électron. Un métal absorbera donc le rayonnement mais l'énergie reçue ne sera utilisée par les électrons que sous forme thermique.

Dans un isolant, le photon ne pourra interagir avec un électron que s'il peut fournir à cet électron une énergie supérieur à la largeur de la bande interdite E_g afin d'atteindre les premiers niveaux autorisés et libres.

Il faudra donc $E_{ph} > 8$ eV soit $\lambda < 0,15$ μm (transition 2). On constate donc que le rayonnement solaire, qui est tel que $\lambda > 0,3$ μm, ne sera pas absorbé par les isolants pour ce qui est de l'interaction photon-électron.

Dans un semiconducteur, la largeur de bande interdite est plus faible que pour les isolants et varie, pour les matériaux qui nous intéressent d'environ 0,6 eV à 2 ou 3 eV. Elle est de 1,12 eV pour le silicium cristallin à 300 °K (nous raisonnerons par la suite sur ce matériau).

Les photons du spectre solaire pourront être absorbés si l'énergie du photon E_{ph} est supérieure à E_g (transition 3, figure II.12-c). Pour le silicium tous les photons d'énergie E_{ph} supérieure à 1,12 eV, soit une longueur d'onde λ inférieure à 1,1 μm , pourront fournir de l'énergie à un électron de la bande permise (appelée bande de valence du silicium puisque correspondant aux électrons de la liaison Si-Si). Après absorption de l'énergie du photon, cet électron « libéré » dans le matériau aura donc une énergie située dans la bande permise appelé bande de conduction. Si l'énergie E_{ph} est supérieure à E_g , l'excès d'énergie $E_{ph} - E_g$ est immédiatement transféré au réseau sous forme de chaleur donc perdu par thermalisation (transition the, figure II.12.c).

La transition électronique (transition 3, figure II.12.c) a généré deux types de porteurs de charge :

- des électrons libres dans le réseau de silicium, électrons arrachés aux liaisons chimiques.
- des lacunes associées aux électrons de valence silicium (lacunes appelées trous).

On dit que l'on a créé une paire électron-trou, dont les deux composantes, l'électron et le trou, peuvent se mouvoir dans le matériau dans des sens opposés. Un trou est en effet l'absence d'un électron d'une liaison Si-Si, et de proche en proche ce « défaut » peut se déplacer dans le matériau (saut d'un électron de liaison chimique en liaison chimique en sens inverse).

Si la transition électronique concerne un électron de l'intérieur de la bande de valence (transition 4, figure II.12.c), la thermalisation aura lieu pour les deux types de porteurs (th_e et th_t).

En définitive ces effets sont tels que l'on ne dispose après thermalisation que d'une paire électron-trou d'énergie $E_{ph} - th_e - th_t = E_g$, une certaine partie de l'énergie initiale transférée par le photon étant directement perdue sous forme de chaleur. Contrairement à ce qui se passe dans un métal, ces porteurs, électrons et trous, pourront être utilisés pour générer un courant électrique avant de disparaître par recombinaison (cette recombinaison correspondant à un électron libre réintégrant une liaison chimique et perdant son énergie sous forme de chaleur dans le matériau). Ceci est dû au fait que, avant de se recombiner, ces porteurs ont une certaine durée de vie sur les niveaux énergétiques du bas de la bande de conduction pour les électrons et du haut de la bande de valence pour les trous. Il est

alors possible de les séparer pour utiliser l'énergie restante, ce qui ne serait pas possible s'ils se recombinaient instantanément.

On constate donc que seul un matériau semi-conducteur possède la structure électronique permettant de générer, à partir du rayonnement solaire, des paires électron-trou utilisables.

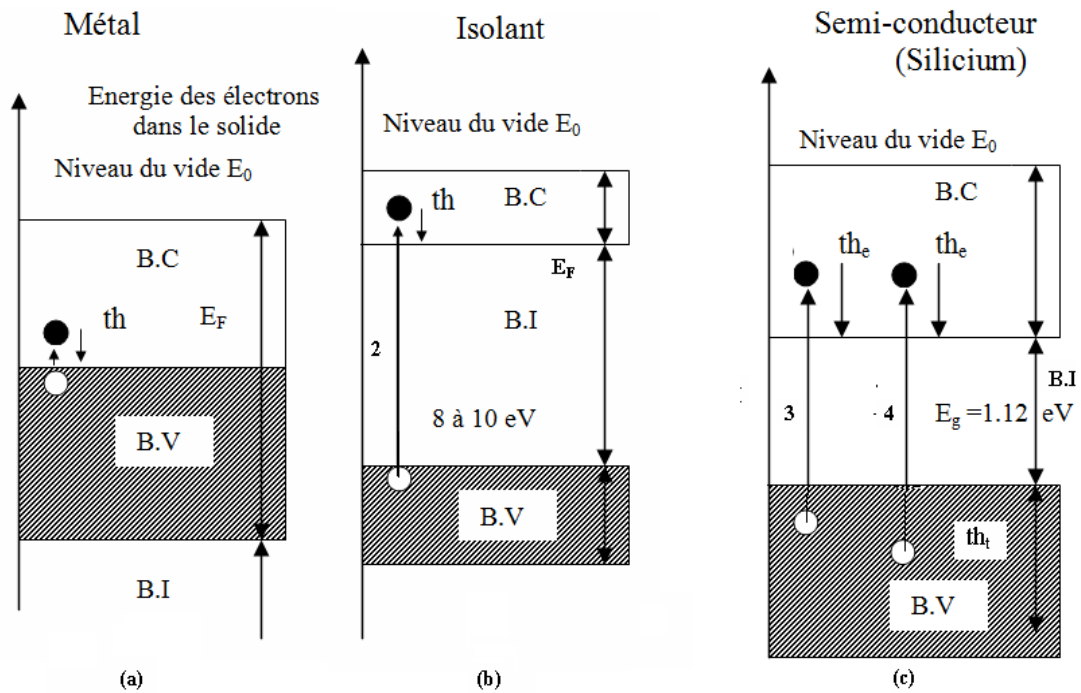


Figure II.12. Interaction rayonnement-matière [48].

III.5. Caractérisation par la méthode C(V)

La mesure C(V) est une technique mise au point dès le début des années 60 pour caractériser les capacités Métal-Oxyde-Semi-conducteur (MOS) et la capacité de la jonction métal-semi-conducteur. Ses avantages sont multiples :

- Il s'agit d'une méthode relativement simple à mettre en œuvre, rapide, peu coûteuse et non destructive (contrairement aux mesures physiques telles que l'observation au microscope électronique à transmission). On peut donc l'utiliser pour faire du test statistique (c'est à dire sur un grand nombre de composants et pas seulement sur une ou deux structures).
- Elle permet d'obtenir un grand nombre d'informations sur les caractéristiques électriques de la structure tels que le niveau de dopage du substrat, l'épaisseur d'oxyde, la tension de bande plate, la tension de seuil, et les caractéristiques des

défauts de l'interface Si/SiO₂ tels que les densités de pièges d'interface et les concentrations de charges piégées dans l'oxyde.

- Contrairement aux mesures électriques traditionnelles (mesures statiques de courant continu en fonction de la tension), on peut l'utiliser sur des capacités MOS et pas seulement sur des transistors MOS. Elle permet donc de séparer la caractérisation de la capacité MOS de celle du transistor MOS, c'est-à-dire de mesurer les paramètres de l'interface Si/SiO₂ sans passer par l'étude du transport le long du canal.

Mais, comme pour toutes les mesures électriques, il faut confronter les mesures avec des modèles physiques pour obtenir le maximum d'informations. La validité des résultats dépend donc non seulement de la mesure elle-même, mais aussi et surtout de la procédure d'extraction utilisée pour remonter aux paramètres que l'on souhaite mesurer.

Aujourd'hui comme hier, la mesure C(V) est largement utilisée dans l'industrie de la microélectronique :

- pour mettre au point une technologie donnée (en particulier pour comparer de façon qualitative les avantages ou inconvénients des procédés d'oxydation, de dopage de la grille ou du substrat, etc.). En particulier, la mesure C(V) trouve également un grand regain d'intérêt pour la caractérisation des structures MOS à diélectrique de grille de forte permittivité.
- pour calibrer les modèles dits compacts (type SPICE) utilisés pour la simulation des circuits.

Les schémas électriques équivalents de la structure MIS sont représentés sur la figure II.13.

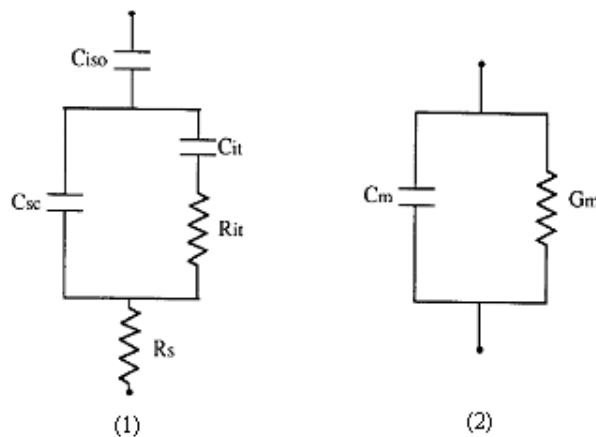


Figure II.13. Schéma équivalent de la structure MIS [49].

Le schéma (1) de la figure II.13, correspond au modèle général : C_{iso} représente la capacité de la couche isolante, C_{sc} la capacité de la zone de charge d'espace, C_{it} et R_{it} sont respectivement la capacité et la résistance associées aux états d'interface et R_s est la résistance série due au reste de la structure. En haute fréquence, la capacité C_{it} peut être négligeable si bien que sa valeur pourra être déduite par comparaison avec l'étude en basse fréquence.

Le schéma (2) représente les paramètres mesurés : le capacimètre permet la détermination des variations de la capacité C_m et de conductance G_m en fonction de la tension appliquée, à fréquence variable.



Figure II. 14. Capacimètre pour la mesure C(V).

III.5.1. Extraction de paramètres à partir de la mesure C(V) pour le MOS.

Le but de l'extraction de paramètres est de pouvoir estimer le plus précisément possible les grandeurs caractéristiques de la capacité MOS à partir des mesures. On recherche en général, des procédures d'extraction les plus simples possibles, afin que le traitement des mesures ne nécessite pas des temps de calcul excessifs. Si tel est le cas, il sera alors possible d'extraire les paramètres d'un grand nombre de composants et donc de pouvoir faire un traitement statistique des mesures.

Les mesures C-V permettent d'extraire un grand nombre de paramètres électriques et diélectriques du MOS :

- **Paramètres électriques :**
 - La résistance série R_s .
 - Le dopage du substrat semi-conducteur (N_A ou N_D).

-la densité de charges fixes dans l'isolant.

-la densité d'état d'interface N_{ss} .

▪ **Paramètres diélectriques :**

- La constante diélectrique (ϵ')

- La partie imaginaire de la permittivité diélectrique complexe (ϵ'')

- La tangente des pertes diélectriques ($\tan \delta$)

- La conductivité diélectrique (σ_{ac})

IV. Conclusion

Dans ce chapitre nous avons présenté les échantillons utilisés dans notre travail, ainsi que leurs caractéristiques d'élaboration, et une description de la technique de caractérisation structurale par la microscopie électronique à balayage (MEB). Cette dernière technique permet de voir la microstructure et la taille des grains de nos films. Ont été également présentées : la caractérisation électrique par la méthode des quatre pointes, d'effet Hall, ainsi que les techniques courant-tension I(V) et capacité-tension C(V), qui nous permettent d'extraire et traiter les paramètres des structures MOS.

Chapitre III
Caractérisation des échantillons par
MEB, FPPR, effet Hall et I(V)

I. Introduction

Ce chapitre est consacré à l'étude expérimentale des propriétés électriques et structurales des films Si-LPCVD. La caractérisation électrique de ces films sera réalisée par les méthodes des quatre pointes et d'effet de Hall, qui nous permettront de connaître les valeurs de la résistivité des couches de polysilicium dopé ou non au phosphore, tandis que leurs applications à la réalisation d'une structure MOS, où ils jouent le rôle d'électrode de grille, font intervenir les relevés courant-tension I(V). Par ailleurs, les propriétés structurales des dépôts sont déterminées à partir de l'observation par microscopie électronique à balayage (MEB). Cette méthode de caractérisation structurale, va nous permettre de suivre l'évolution de la structure cristalline des films et la taille des grains en fonction des conditions de dépôt.

II. Caractérisation des films de Poly-Si par microscopie électronique à balayage (MEB)

Dans notre étude, cette méthode de caractérisation structurale a été utilisée pour relever des images de la surface des échantillons afin d'observer l'état de cristallisation des films de silicium dopés au phosphore, et non dopés, après nettoyage. Ceci a été mis en œuvre au moyen d'un microscope électronique à balayage (MEB) de type Philips XL 30, permettant un grossissement de 200 000 fois sous une tension d'accélération de 5 KV.

Les échantillons destinés aux observations MEB doivent subir une préparation qui consiste à révéler la partie du film à observer par application d'une solution SECOO. Cette dernière est composée de 2 volumes d'HF (40%) pour un volume de $K_2Cr_2O_7$ (44 g/litre), et a pour but d'enlever le silicium amorphe entourant les cristallites de façon à bien mettre celles-ci en évidence. Les échantillons sont trempés dans cette solution pendant une durée n'excédant pas quelques secondes [50].

Selon les figures III.1 et III.2, on remarque d'après la microstructure que les couches de silicium déposées sont polycristallines, puisqu'elles se présentent comme un assemblage de grains séparés les uns des autres par des régions hautement désordonnées, qui sont les « joints de grains ». Ces observations sont relevées pour tous les niveaux de dopage. Les dépôts présentent un état polycristallin même dans le cas non dopé et une

meilleure cristallinité lorsque le niveau de dopage augmente. Les régions cristallisées sont représentées par les zones éclairées sur les images MEB.

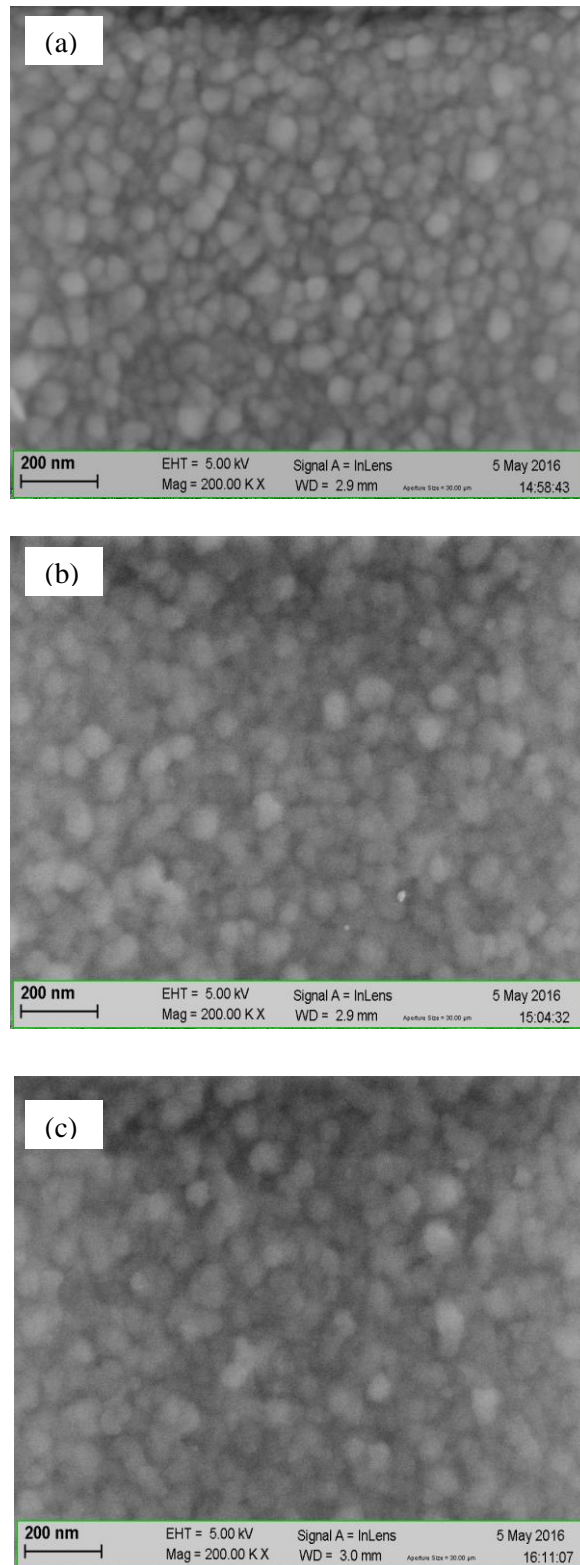


Figure III.1. Observations MEB des films de Si-LPCVD :
(a) non dopé, (b) dopé phosphore ($5,45 \cdot 10^{19} \text{ cm}^{-3}$), dopé phosphore ($7,38 \cdot 10^{19}$).

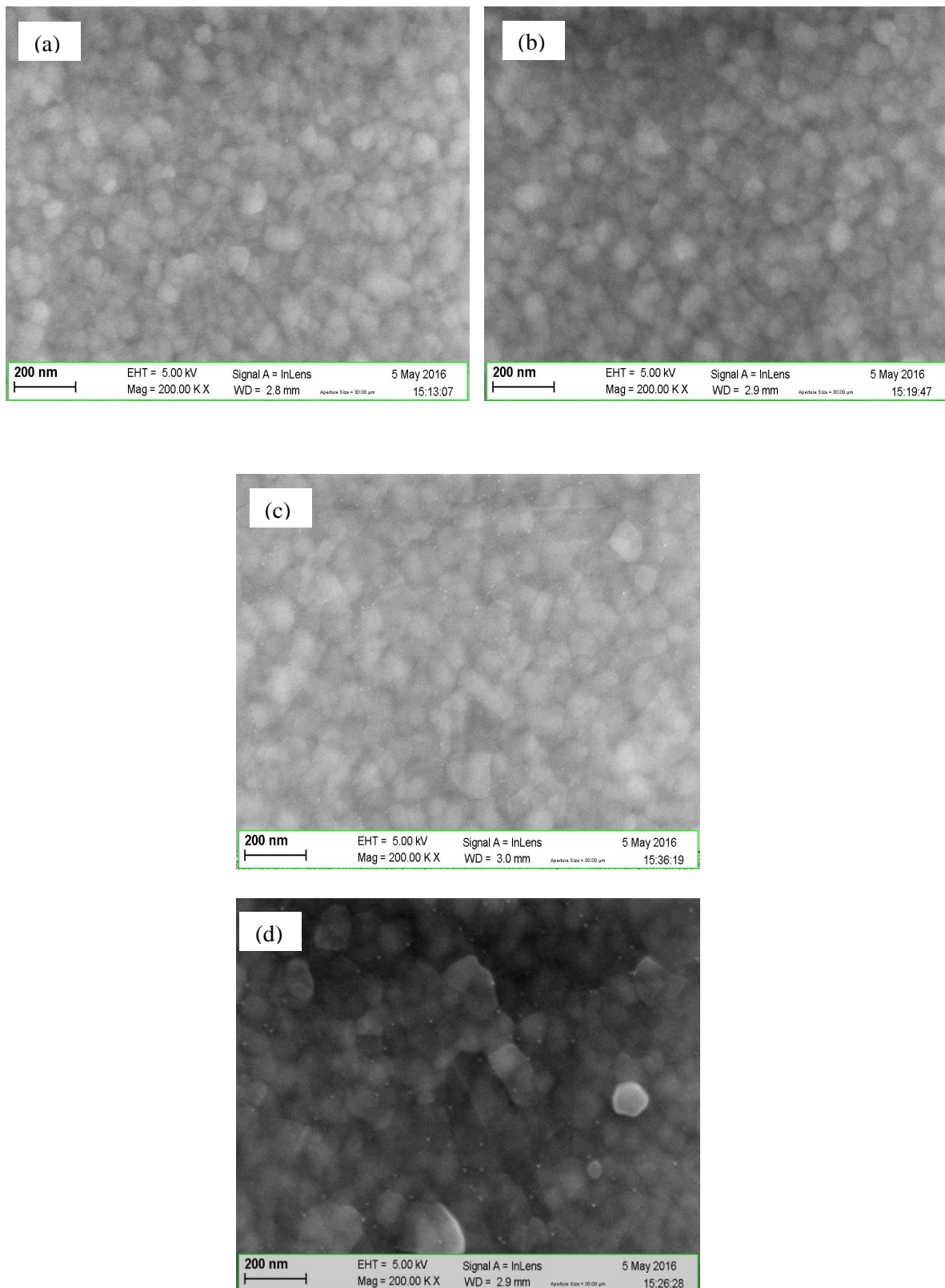


Figure III.2. Observations MEB des films de Si-LPCVD dopé au phosphore : (a) $9,43 \cdot 10^{19} \text{ cm}^{-3}$, (b) $1,07 \cdot 10^{20} \text{ cm}^{-3}$, (c) $1,36 \cdot 10^{20} \text{ cm}^{-3}$, (d) $1,81 \cdot 10^{20} \text{ cm}^{-3}$.

II.1.Effet du niveau de dopage sur la taille des grains

Les figures III.1 et III.2 illustrent l'effet du niveau de dopage sur l'évolution de la taille des cristallites. Elles regroupent en effet des photographie MEB parmi lesquelles on peut comparer sept films non dopé et dopé au phosphore à la concentration de $5,45.10^{19} \text{ cm}^{-3}$, $7,38.10^{19} \text{ cm}^{-3}$, $9,43.10^{19} \text{ cm}^{-3}$, $1,07.10^{20} \text{ cm}^{-3}$, $1,36.10^{20} \text{ cm}^{-3}$ et $1,81.10^{20} \text{ cm}^{-3}$.

Pour la détermination de la taille des grains des films de Poly-Si à partir des images MEB, on utilise la méthode de comptage des grains sur une certaine distance (c'est une approche). Pour cela on trace une ligne sur toute la longueur de l'image et on compte le nombre de grains le long de cette ligne. La taille moyenne des grains se déduit alors comme suit [51] :

$$L = \text{échelle} \times \text{longueur de la ligne en cm} / \text{nombre des grains}$$

Les résultats obtenus sont rassemblés dans le tableau III.1.

échantillon	Concentration de phosphore (cm^{-3})	Nombre moyen de grains sur la longueur de l'image	Estimation de la taille des grains (nm)
S ₁	Non dopé	40	76
S ₂	$5,45.10^{19}$	33	93
S ₃	$7,38.10^{19}$	34	
S ₄	$9,43.10^{19}$	35	
S ₅	$1,07.10^{20}$	34	
S ₆	$1,36.10^{20}$	29	106
S ₇	$1,81.10^{20}$	24	128

Tableau III.1. Taille des grains des échantillons S pour différents niveaux de dopage.

Le film non dopé montre bien une structure très proche de celle des dépôts dopés au phosphore, avec des cristallites de petite taille (environ 76 nm). On note de plus que le niveau de dopage influe sur la taille des grains puisque les images montrent clairement que les grains ont subi un accroissement bien identifiable, particulièrement pour les très forts dopages. En effet, leur taille moyenne augmente de 40 à 65% en passant de 76 nm à 106

ou 128 nm respectivement pour les niveaux $1,36 \cdot 10^{20}$ et $1,81 \cdot 10^{20} \text{cm}^{-3}$, comme on relève sur le tableau III.1. La figure III.3 visualise mieux cette évolution.

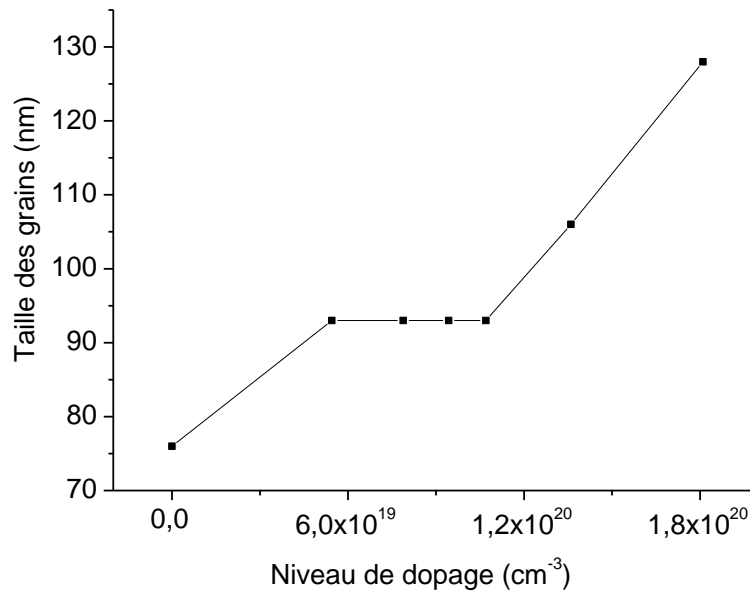


Figure III. 3. Evolution de la taille des grains en fonction du niveau de dopage.

La dimension des grains constituant les films de silicium LPCVD dopés au phosphore est plus grande que celle des films non dopés, ce qui montre bien l'effet sur la structure de la présence du dopant, sachant que les autres paramètres expérimentaux sont fixés. En effet, l'action du dopant (présence de phosphore) a un effet catalytique, sur l'évolution de la taille des grains [52, 53], ceci peut être expliqué par le fait que le dopage au phosphore au-delà de $5,45 \cdot 10^{19}$ augmente le taux de croissance des grains, ce qui est attribuée à l'autodiffusion de silicium par l'amélioration de joint de grains avec la concentration en phosphore. Ces résultats sont en bon accord avec ceux trouvés par d'autres auteurs [54].

II.2.Effet de l'épaisseur du Poly-Si sur la taille des grains

Actuellement, la fabrication des circuits à haute densité d'intégration nécessite la réduction de plus en plus poussée des dimensions des composants, qui sont passées de quelques microns à des dimensions inférieures à quelques nanomètres. La réduction des dimensions est envisagée non seulement à l'échelle horizontale (en surface) mais aussi à l'échelle verticale. Il est donc important de connaître et de maîtriser les propriétés des films très minces.

En ce qui concerne nos résultats, la figure III. 4 illustre l'effet de l'épaisseur du film de polysilicium sur l'évolution de la taille des cristallites. Elles regroupent en effet des photographies MEB de la surface de quatre films de Poly-Si dopés par diffusion au phosphore à des quantités comparables (mêmes durées et température de diffusion), mais sont caractérisés par des épaisseurs différentes : 100 nm, 175 nm, 250 nm et 350 nm.

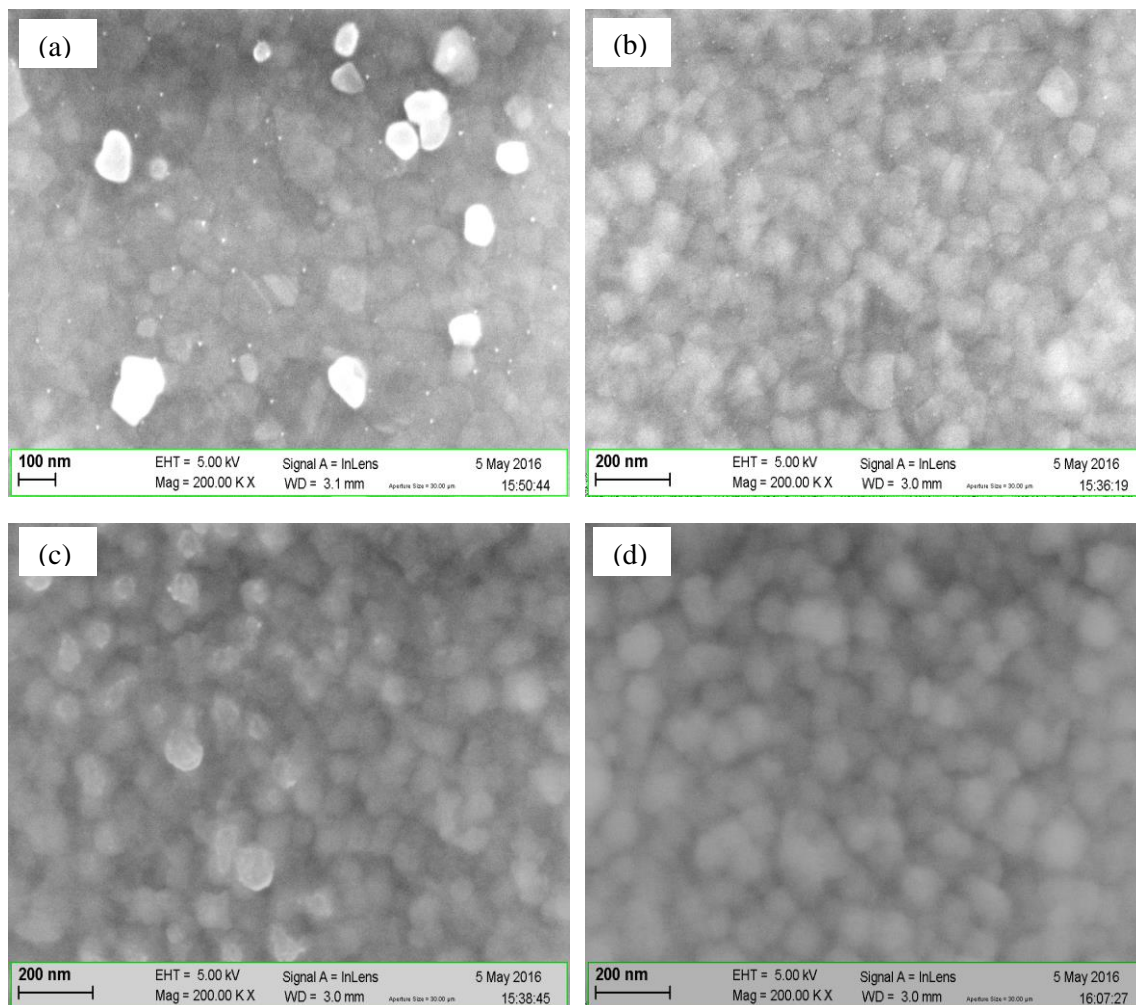


Figure III.4. Observations MEB des films de Si-LPCVD dopés identiquement au phosphore :
(a) $d_{Poly}=100$ nm, (b) $d_{Poly}=175$ nm, (c) $d_{Poly}=250$ nm, (d) $d_{Poly}=350$ nm.

Pour la mesure de la taille des grains, on utilise la même méthode citée précédemment et les résultats obtenus sont rassemblés dans le tableau III.2.

Echantillon	Épaisseur du Poly-Si (nm)	Nombre moyen de grains sur la longueur d'image	Estimation de la taille des grains (nm)
S ₁₀	100	18	94
S ₆	175	29	106
S ₈	250	13	130
S ₉	350	12	141

Tableau III. 2. La taille des grains pour différentes épaisseurs du film de Poly-Si.

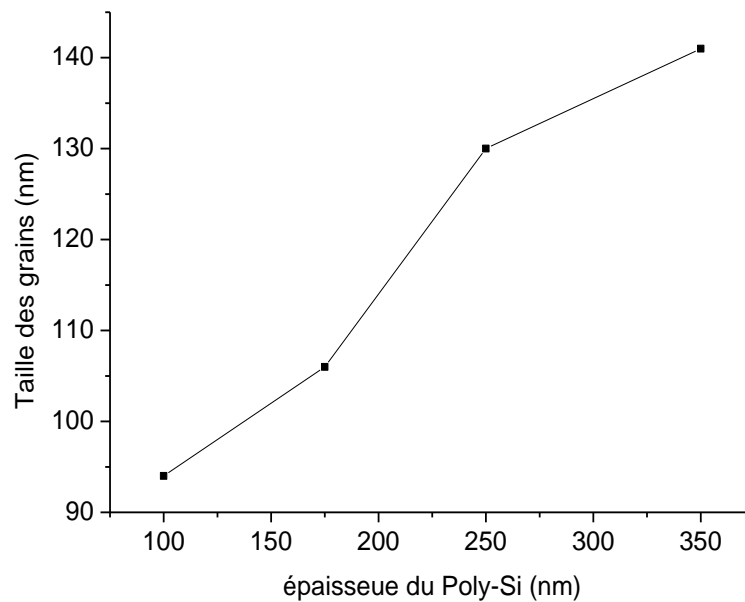


Figure III.5. Evolution de la taille des grains en fonction de l'épaisseur du film Poly-Si.

Les résultats obtenus grâce au microscope électronique à balayage indiquent qu'il y a une différence entre les dimensions des grains constituant les films de silicium LPCVD d'épaisseurs différentes. Ces dimensions varient d'environ 50% (de 94 nm à 141 nm), lorsqu'on augmente l'épaisseur du polysilicium de 100 à 350 nm. Donc, comme mentionné ci-dessus, les résultats du MEB ont prouvé que quand l'épaisseur de film de Poly-Si est réduite [51], la taille des grains diminue. L'effet d'un tel changement de la taille des grains est à prévoir sur la résistivité des films de polysilicium et sera examiné ci-après.

II.3. Effet de l'épaisseur d'oxyde sur la taille des grains

Sur la figure III.6, sont indiquées à titre de comparaison, des observations MEB sur les films Si-LPCVD de même épaisseur (175 nm) et ayant subi un dopage au phosphore

dans les mêmes conditions expérimentales (durées et températures de diffusion identiques), et déposés sur des substrats préalablement oxydés avec des épaisseurs d'oxyde différentes (100nm, 200 nm, et 300 nm).

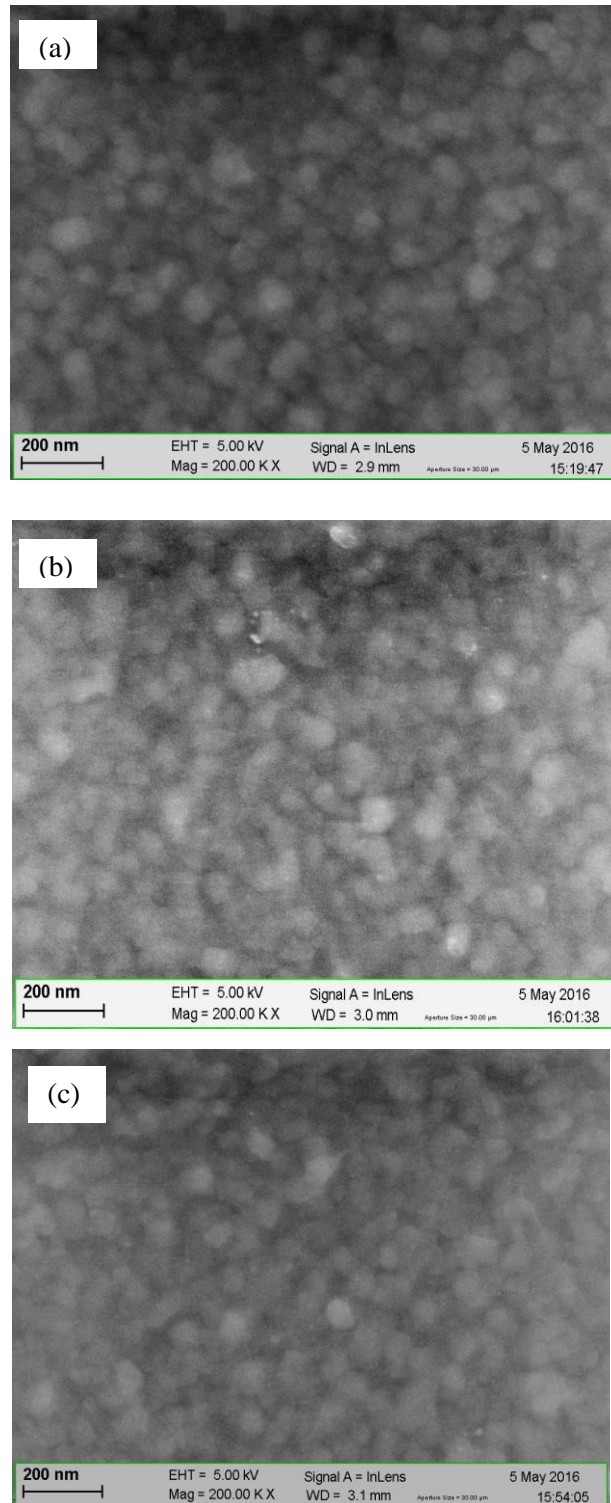


Figure III. 6. Observations MEB des films de Si-LPCVD d'épaisseur 175 nm, Identiquement dopés au phosphore et déposés sur des épaisseurs d'oxyde : (a) $d_{ox}=100$ nm, (b) $d_{ox}=200$ nm, (c) $d_{ox} = 300$ nm.

À partir des images MEB de la figure III.6, on relève que l'épaisseur de la couche d'oxyde influe sur la taille des grains, puisqu'elle varie de 121 nm à 113 nm, puis à 106 nm lorsque les épaisseurs d'oxyde passent de 100 à 200 nm, ensuite à 300 nm, respectivement. Cette diminution de la taille des cristallites pourrait être liée à une augmentation des liaisons entre les atomes de silicium et de l'oxyde, aussi lorsqu'on augmente l'épaisseur d'oxyde qui a une structure amorphe riche en défauts, il y a une forte ségrégation du dopant vers ces lacunes, les grains deviennent dépeuplés, d'où une faible germination initiale à l'interface Polysilicium-oxyde et par conséquent une diminution de la taille des grains du film Poly-Si.

Donc à partir de ces résultats, nous pouvons remarquer que le niveau de dopage, l'épaisseur du film de polysilicium et l'épaisseur de la couche d'oxyde, agissent de façon appréciable sur la cristallinité ainsi que sur la taille des grains. Ceci nous permet de dire que les caractéristiques de ces films sont étroitement liées aux conditions expérimentales de dépôt.

III. Caractérisation électrique des films Si-LPCVD par la méthode des quatre pointes

La détermination des propriétés électriques des couches de silicium polycristallin a une grande importance dans la compréhension de leur comportement lors de l'utilisation de ces couches. Il est opportun de rappeler ici que la conduction électrique dans un matériau polycristallin est étroitement liée à sa microstructure, qui se présente comme un assemblage de petits cristaux ou grains séparés les uns des autres par des zones fortement désordonnées. Ces zones intergranulaires, ou joints de grains, présentent de nombreuses liaisons incomplètes, et sont en grande partie responsable de la limitation de la conduction dans les films polycristallins.

La caractérisation des films de polysilicium fortement dopés au phosphore, ou non dopés, et déposés à la température de 620 °C sur un substrat oxydé, a été réalisée en se basant sur les mesures de résistivité. Les valeurs expérimentales ont été déduites à partir de mesures de résistance carrée à l'aide de la technique des quatre pointes (Four Point Probe Resistivity, FPPR), par un appareillage de type Keithley.

Les résultats de mesure de la résistivité de la série d'échantillons S sont montrés sur le tableau suivant :

<i>L'échantillon</i>	<i>Niveaudedopage (cm^{-3})</i>	<i>Résistivité ($\Omega.cm$)</i>	<i>Conductivité ($\Omega^{-1}cm^{-1}$)</i>
S_1	Non dopé	$3,27.10^3$	$0,3.10^{-4}$
S_2	$5,45.10^{19}$	$1,47.10^{-2}$	67,95
S_3	$7,38 .10^{19}$	$6,84.10^{-3}$	146,20
S_4	$9,43 .10^{19}$	$4,16.10^{-3}$	240,38
S_5	$1,07.10^{20}$	$2,48.10^{-3}$	403,22
S_6	$1,36.10^{20}$	$1,29.10^{-3}$	775,19
S_7	$1,81.10^{20}$	$1,08.10^{-3}$	925,92

Tableau III.3. Présentation des valeurs de résistivité des échantillons S d'épaisseur 175 nm de polysilicium dopé par diffusion au phosphore.

Les résultats de mesure de la résistivité de la série d'échantillons E dopés au phosphore sont montrés sur le tableau suivant :

<i>L'échantillon</i>	<i>Niveau de dopage (cm^{-3})</i>	<i>Résistivité ($\Omega.cm$)</i>	<i>Conductivité ($\Omega^{-1}cm^{-1}$)</i>
E_1	Non dopé	$3,27.10^3$	$0,3.10^{-4}$
E_2	$5,25 .10^{18}$	$1,35.10^{-1}$	7,24
E_3	$1,88 .10^{19}$	$3,40.10^{-2}$	27,10
E_4	$6,60 .10^{19}$	$1,15.10^{-2}$	91,90
E_5	$1,27 .10^{20}$	$1,43.10^{-3}$	633,00

Tableau III.4.Présentation des valeurs de résistivité des échantillons E d'épaisseur 100 nm de polysilicium dopé par diffusion au phosphore.

Les figures III. 7 (a) et III. 7 (b), figures III. 8 (a) et III. (b) représentent l'évolution de la résistivité et de la conductivité en fonction du niveau de dopage, pour les deux série d'échantillons S et E.

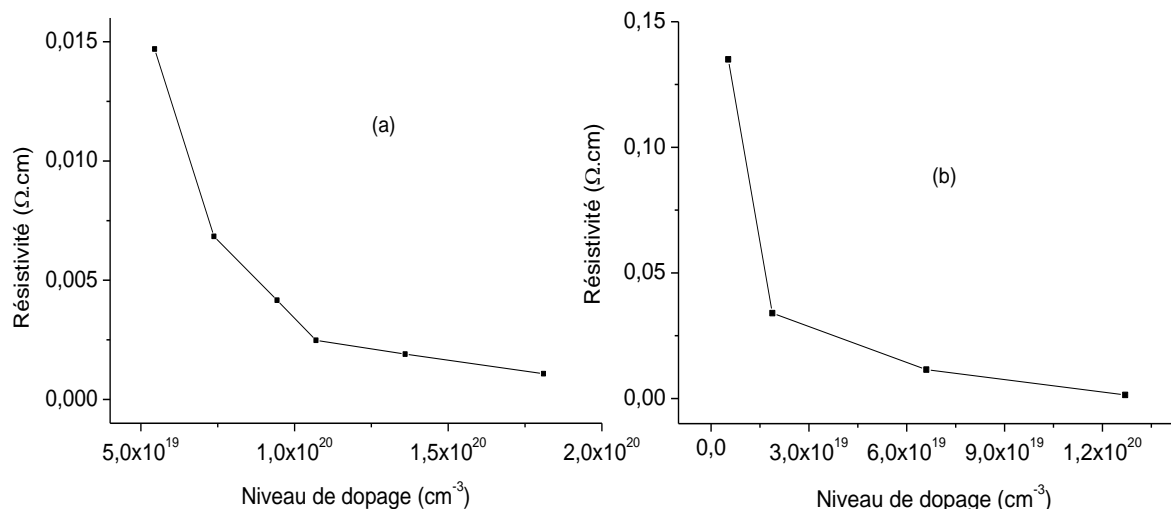


Figure III.7. Evolution de la résistivité en fonction du niveau de dopage (a) : échantillons S, (b) échantillons E.

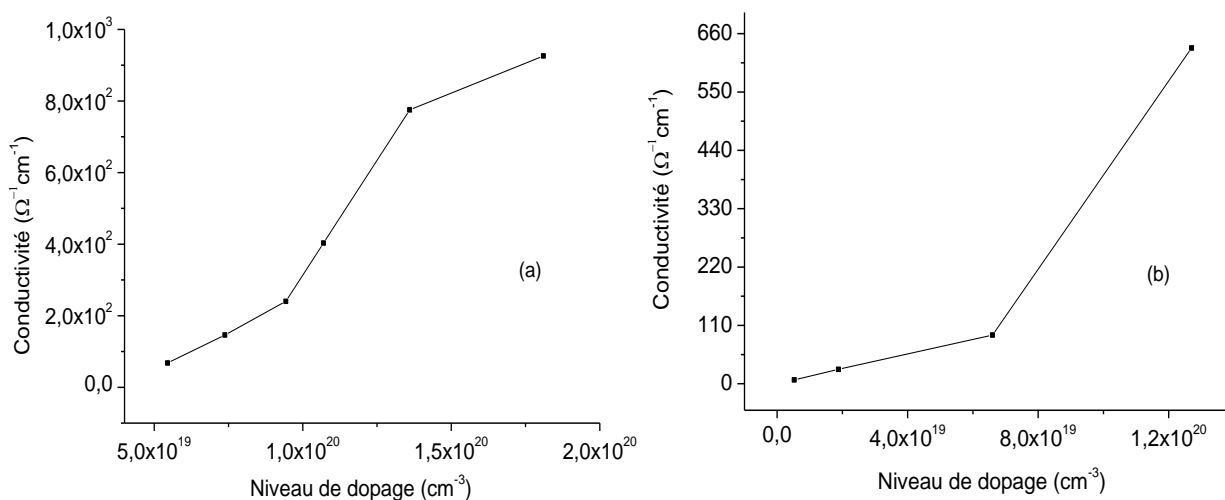


Figure III.8. Evolution de la conductivité en fonction de la concentration du phosphore : (a) échantillons S, (b) échantillons E.

À partir des figures III. 7 (a) et III. 7 (b), figure III.8 (a) et III.8 (b), on relève les observations suivantes :

- La conductivité des films fortement dopés au phosphore, que ce soit pour les échantillons de la série S ou de la série E, augmente avec l'augmentation du niveau de dopage, et diminue lorsque l'épaisseur du Poly-Si augmente (passage du tableau III.4 au tableau III.3).

- Comme on peut s'y attendre, pour le cas des films non dopés, on relève une résistivité largement supérieure à celle des films dopés par diffusion au phosphore, donc ils sont moins conducteurs que ces derniers.

On note, par exemple pour la série S, que la résistivité initiale de 3,27 K Ω .cm pour l'échantillon non dopé passe à 1,47.10⁻² Ω .cm pour le niveau de dopage 5,45.10¹⁹ cm⁻³ et à 1,08.10⁻³ Ω .cm pour 1,81.10²⁰ cm⁻³. Tandis que pour la série E, la résistivité passe de 3,27 K Ω .cm du film non dopé à 1,43.10⁻³ Ω .cm pour le niveau de dopage 1,27 .10²⁰ cm⁻³.

Il en résulte que les films présentent un comportement d'autant plus conducteur que l'une des conditions suivantes est vérifiée :

- Des impuretés sont introduites ;
- L'épaisseur du matériau est faible ;

Puisque l'action du dopant est en faveur d'une plus grande mobilité des porteurs dans le silicium en présence de phosphore, corrélée avec l'accroissement de sa concentration, il s'ensuit l'augmentation de la conductivité pour les hauts niveaux de dopage [7]. Ceci est en accord avec l'évolution de la microstructure des dépôts, où on relève l'augmentation de la taille des grains lorsque le niveau de dopage augmente donc la diminution des joints de grains, induisant moins de ségrégation d'atomes de phosphore qui donc sont disponibles à la conduction d'où une diminution de la résistivité.

Après ces observations nous pouvons dire que la microstructure des films qui est influencée par les conditions de dépôts (le niveau du dopage, l'épaisseur du film déposé etc...), agit bien clairement sur les propriétés électriques de ces films.

IV. Caractérisation électrique des films Si-LPCVD par Effet Hall

Les mesures de la résistivité ont été obtenues dans un premier temps à l'aide de la méthode des quatre pointes, puis par celle de l'effet de Hall, ce qui a permis d'accéder en plus aux valeurs de la mobilité de Hall μ_H et de la concentration des porteurs libres n dans les films de silicium polycristallin.

La méthode d'effet Hall (Van der Pauw) nécessite de doter l'échantillon de contacts métalliques. Dans notre cas, des dépôts d'aluminium ont été répartis sur les quatre coins

des échantillons carrés ($15 \times 15 \text{ mm}^2$). Différentes méthodes sont proposées pour métalliser, selon la nature du métal à déposer sur l'échantillon. La métallisation est faite dans notre cas par évaporation sous vide d'aluminium.

L'application de la méthode d'effet Hall (Van der Pauw) doit passer par une étape de masquage qui consiste à découper des feuilles d'aluminium pour recouvrir l'échantillon. Ces films d'aluminium présentent à la périphérie quatre fenêtres de forme triangulaire à travers les quelles s'effectue le dépôt du métal d'aluminium.

L'appareillage utilisé est du type Ecopia HMS-3000 ver 3.52, disponible au niveau de la salle des mesures du laboratoire ICTEAM (Belgique).

The screenshot displays the 'HALL EFFECT MEASUREMENT SYSTEM' software interface. It is divided into several sections:

- INPUT VALUE:** Includes fields for DATE (07-19-2016), USER NAME (Birouk), SAMPLE NAME (LD2-AR A), COM PORT (COM3), TEMP (300K), current I (0.01 mA), DELAY (0.010 s), diameter D (0.100 μm), magnetic field B (0.550 T), and Measurement Number (1000 Times).
- MEASUREMENT DATA:** A table of measured values:

AB [mV]	BC [mV]	AC [mV]	MAC [mV]	-JAC [mV]
-0.083	0.741	0.685	0.726	0.678
-0.548	0.724	0.241	0.267	0.276
CD [mV]	DA [mV]	BD [mV]	MBD [mV]	-JBD [mV]
-0.009	-0.480	0.445	0.419	0.446
-0.135	0.339	-0.448	-0.453	-0.464
- RESULT:** Displays calculated parameters:

Bulk concentration = $2.867\text{E}+19$ [cm^{-3}]	Sheet Concentration = $2.867\text{E}+14$ [cm^{-2}]
Mobility = $1.132\text{E}+3$ [cm^2 / Vs]	Conductivity = $5.201\text{E}+3$ [$1 / \Omega \text{ cm}$]
Sheet-Resistance = $1.923\text{E}+1$ [Ω / D]	Average Hall Coefficient = $2.177\text{E}-1$ [cm^3 / C]
Resistivity = $1.923\text{E}-4$ [$\Omega \text{ cm}$]	B-D Cross Hall Coefficient = $1.765\text{E}-1$ [cm^3 / C]
A-C Cross Hall Coefficient = $2.589\text{E}-1$ [cm^3 / C]	Ratio of Vertical / Horizontal = $7.164\text{E}-2$
Magneto-Resistance = $1.969\text{E}+0$ [Ω]	
- OPERATING DESCRIPTION:** Shows 'The calculation is completed.' and a progress bar at 100%.
- Buttons:** Includes 'GoTo IIV CURVE', 'COM.TEST', 'MEASURE', 'STOP', 'CLEAR', 'CALCUL', 'LOAD', 'SAVE', 'PRINT', 'CLOSE', and 'HELP'.

Figure III. 9. Exemple de caractérisation par effet Hall.

Le tableau ci-dessous regroupe les valeurs des constantes électriques extraites à partir des mesures d'effet Hall pour différents niveaux de dopage des échantillons S. Il s'agit en l'occurrence, de la concentration de porteurs N_b , de leur mobilité μ_H , de la résistivité ρ , de la conductivité σ et de la constante de Hall R_H .

L'échantillon	Niveau de dopage (cm^{-3})	N_b (cm^{-3})	μ_H ($\text{cm}^2/\text{V.s}$)	ρ ($\Omega.\text{cm}$)	σ ($\Omega.\text{cm}$) $^{-1}$	R_H ($\text{cm}^{-3}.\text{C}^{-1}$)
S_1	Non dopé	$5,344.10^{11}$	$1,282.10^2$	91160	$1,097.10^{-5}$	$1,168.10^7$
S_2	$5,45.10^{19}$	$3,408.10^{19}$	10,96	0,01672	59,81	$1,832.10^{-1}$
S_3	$7,38.10^{19}$	$6,459.10^{19}$	12,59	0,00768	$1,303.10^2$	$9,665.10^{-2}$
S_4	$9,43.10^{19}$	$9,635.10^{19}$	16,30	0,00398	$2,515.10^2$	$6,478.10^{-2}$
S_5	$1,07.10^{20}$	$1,488.10^{20}$	17,33	0,00242	$4,131.10^2$	$4,195.10^{-2}$
S_6	$1,36.10^{20}$	$2,099.10^{20}$	24,38	0,00122	$8,198.10^2$	$2,974.10^{-2}$
S_7	$1,81.10^{20}$	$2,866.10^{20}$	22,55	$9,658.10^{-4}$	$1,035.10^3$	$2,178.10^{-2}$

Tableau III.5. Constantes électriques des films de polysilicium mesurées par effet Hall en fonction du niveau de dopage.

IV.1. Effet du niveau de dopage sur la concentration de porteurs

De nombreux travaux de base relatifs à la concentration des porteurs libres et la mobilité des porteurs dans le silicium polycristallin ont fait l'objet de publications dans les années 1970 [55, 56,57, 58], et sont actuellement souvent cités dans les articles et thèses concernant les propriétés électriques de ce matériau.

La figure III.10 représente l'évolution de la concentration des porteurs libres en fonction du niveau du dopage. Il apparaît d'une façon claire sur cette figure que la concentration de porteurs augmente avec l'augmentation du niveau de dopage.

Elle donnée par la relation suivante : $N_b = \frac{1}{qR_H}$

Où q est la charge élémentaire des électrons et R_H la constante de Hall.

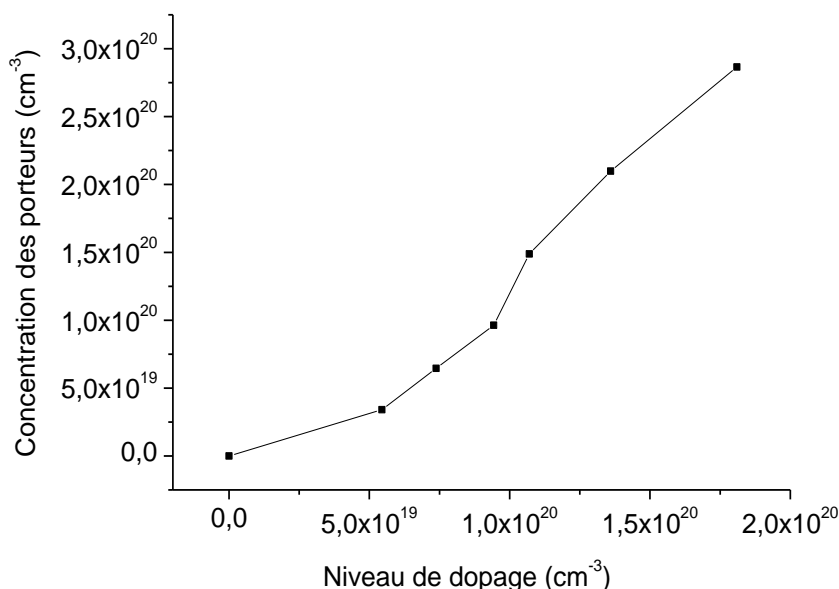


Figure III.10. Evolution de la concentration des porteurs libres en fonction de celle du phosphore.

Les valeurs mesurées de la concentration de porteurs libres indiquent une perte de dopant actif, ce qui s'explique par un piégeage des porteurs sur les nombreux défauts du cristal [27]. Seto [57] a montré que la concentration en porteurs libres dans un film de silicium polycristallin est toujours plus faible que la concentration du dopant. Mais pour les forts niveaux de dopage, elle approche la concentration de dopant, tout en restant légèrement supérieur.

IV.2. Effet du niveau de dopage sur la mobilité

La figure III.11 représente la variation de la mobilité des porteurs libres en fonction du niveau de dopage. À partir de cette figure il est bien clair que la mobilité augmente avec l'augmentation du niveau de dopage, elle passe de $10,96 \text{ cm}^2/\text{V.s}$ pour le niveau de dopage $5,45 \cdot 10^{19} \text{ cm}^{-3}$ à $24,38 \text{ cm}^2/\text{V.s}$ pour $1,36 \cdot 10^{20} \text{ cm}^{-3}$. L'augmentation de la mobilité observée lorsque le niveau de dopage augmente serait attribuée aux effets des régions de charge d'espace entourant les joints de grain du matériel polycristallin.

Quand la concentration des dopants est augmentée, la barrière de potentiel est réduite par suite de la saturation des pièges donnant lieu à une plus grande mobilité. Le changement de comportement de la mobilité se produit à une concentration de dopage critique (N^*), à la quelle tous les pièges aux joints de grains sont remplis par les porteurs [59].

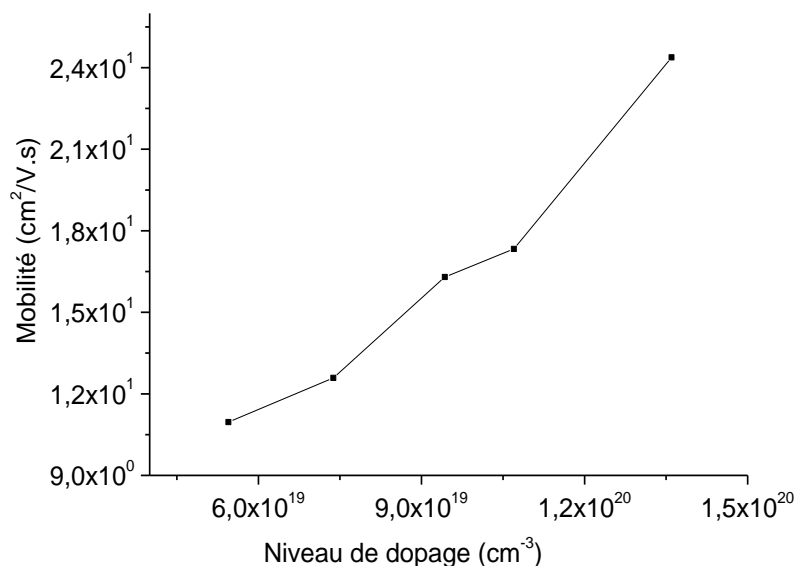


Figure III.11. Evolution de la mobilité en fonction du la concentration du phosphore.

Comme nous l'avons mentionné au paragraphe précédent, la mobilité est liée à la hauteur de barrière aux joints de grains, et lorsque les pièges aux joints de grains sont saturés, il est normal que la hauteur de barrière de potentiel diminue ainsi que la résistivité. Par conséquent la mobilité des porteurs augmente. La valeur critique de la concentration des dopants dépend de plusieurs paramètres tels que la taille des grains et la nature des atomes dopants [30].

IV.3. Effet du niveau de dopage sur la résistivité

Les valeurs de la résistivité varient en fonction du niveau de dopage comme c'est illustré sur la figure III.12. En effet, il apparaît sur cette figure que la résistivité diminue nettement quand le niveau de dopage augmente. Elle passe de $8,53 \cdot 10^{-5} \Omega \cdot \text{cm}$ à $6,56 \cdot 10^{-4} \Omega \cdot \text{cm}$. La résistivité du polysilicium diminue et la taille moyenne des grains s'accroît lorsque le niveau de dopage augmente. Ceci est expliqué par la diminution de piégeage des porteurs au niveau des joints de grains, puisque le volume de ces derniers est réduit et les pièges sont saturés. Ce qui a pour effet d'augmenter le nombre des porteurs libres à la conduction d'où diminution de la résistivité.

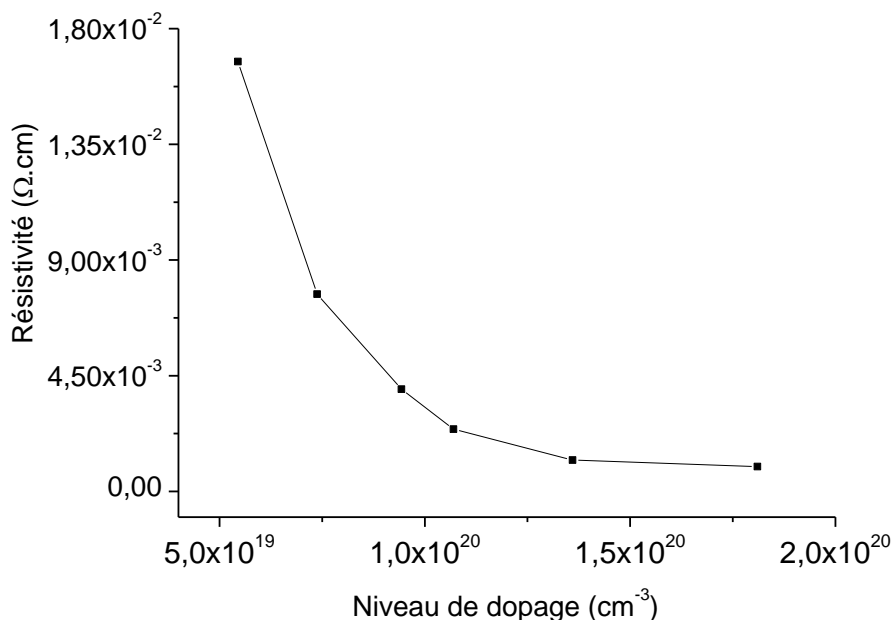


Figure III.12. Evolution de la résistivité en fonction du niveau de dopage des échantillons S.

Supposons que les défauts aux joints de grains produisent une densité N_t de pièges (cm^{-2}) et considérant ces pièges comme étant initialement neutres. Alors les porteurs issus

des atomes dopants peuvent être emprisonnés aux joints de grains, produisant un joint de grain chargé entourés par une région de charge d'espace de la polarité opposée. La résistivité de cette région de charges spatiales peut alors limiter la conductivité de l'échantillon. Le niveau de Fermi près du joint de grain est loin de l'un ou l'autre du bord de bande, la région près du joint de grain représente une résistivité élevée dans les matériaux dopés et limitera la conductivité dans l'un ou l'autre type de silicium polycristallin.

IV.4. Effet de l'épaisseur de Polysilicium

Comme on l'a dit auparavant, la réduction des dimensions est envisagée non seulement à l'échelle horizontale (en surface) mais aussi à l'échelle verticale. Afin de déterminer l'effet de l'épaisseur de la couche polycristalline sur les propriétés électriques, une série de films a été élaborée avec les mêmes conditions de dopage ($1.36 \times 10^{20} \text{ cm}^{-3}$) mais avec différentes épaisseurs de Poly-Si : 100 nm, 175 nm, 250 nm et 350 nm.

Les résultats des mesures par effet Hall sont rassemblés sur le tableau ci-dessous.

<i>Epaisseur de Poly-Si(nm)</i>	N_b (cm^{-3})	μ_H ($\text{cm}^2/\text{V.s}$)	ρ ($\Omega.\text{cm}$)	σ ($\Omega.\text{cm}$) ⁻¹	R_H ($\text{cm}^{-3}.\text{C}^{-1}$)
100	$7,504.10^{19}$	57,23	$1,454.10^{-3}$	$6,880.10^2$	$8,318.10^{-2}$
175	$1,372.10^{19}$	299,8	$1,517.10^{-3}$	$6,591.10^2$	$4,549.10^{-1}$
250	$7,583.10^{18}$	273,4	$3,010.10^{-3}$	$3,322.10^2$	$8,232.10^{-1}$
350	$2,560.10^{18}$	404,1	$6,034.10^{-3}$	$1,657.10^2$	2,438

Tableau III.6. Résultats des mesures d'effet Hall en fonction de l'épaisseur de la couche de Poly-Si.

IV.4.1. Effet de l'épaisseur de Poly-Si sur la concentration des porteurs

La figure III.13 représente l'évolution de la concentration des porteurs libres en fonction de l'épaisseur du Polysilicium qui est comprise entre 100 et 350 nm. Il apparaît sur cette figure que les valeurs de la concentration des porteurs libres diminuent avec l'augmentation de l'épaisseur du film de Polysilicium, avec une chute importante passant de la valeur $7,504.10^{19} \text{ cm}^{-3}$ à la valeur de $2,56.10^{18} \text{ cm}^{-3}$, pour les deux épaisseurs extrêmes, respectivement. Ceci équivaut à une division par 30 environ, lorsque l'épaisseur est accrue d'un facteur 3,5.

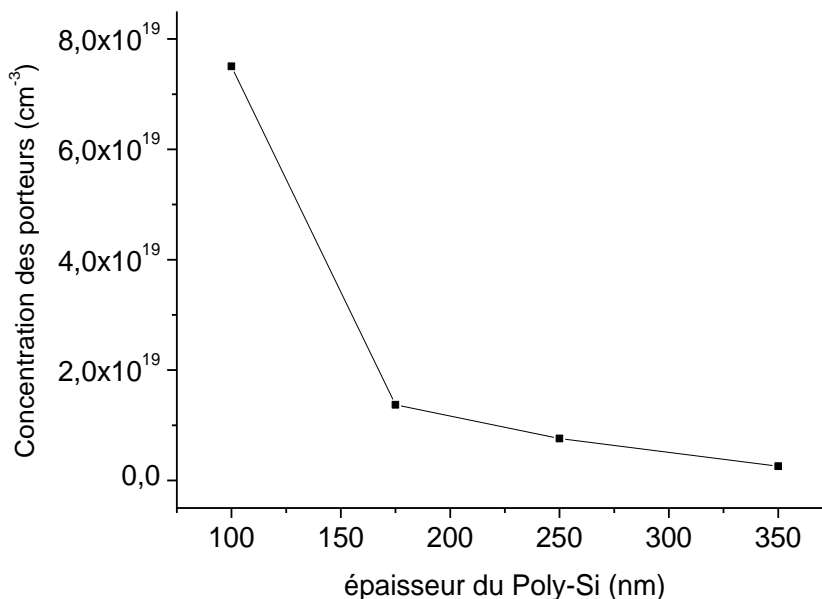


Figure III.13. Evolution de la concentration de porteurs en fonction de l'épaisseur de polysilicium.

Comme mentionné ci-dessus, les résultats du MEB ont prouvé que lorsque l'épaisseur du film de polysilicium est accrue, la taille des grains s'accroît. Or, lorsque la taille des grains augmente, les grains sont partiellement dépeuplés, et la concentration des porteurs libres disponibles pour la conduction diminue rigoureusement, ce qui est la conséquence de l'augmentation de l'épaisseur du film de polysilicium.

IV.4.2. Effet de l'épaisseur de Poly-Si sur la mobilité

La figure III.14 représente l'évolution de la mobilité en fonction de l'épaisseur de polysilicium qui est comprise entre 100 et 350 nm. D'après cette figure, on observe que la mobilité des porteurs augmente avec l'augmentation de l'épaisseur de la couche de polysilicium.

Puisque un film de polysilicium LPCVD avec une épaisseur plus grande de plusieurs nanomètres se compose de grains colonnaires de volumes plus grands, on observe une diminution de la hauteur de la barrière de potentiel [58] et donc la mobilité mesurée est plus grande.

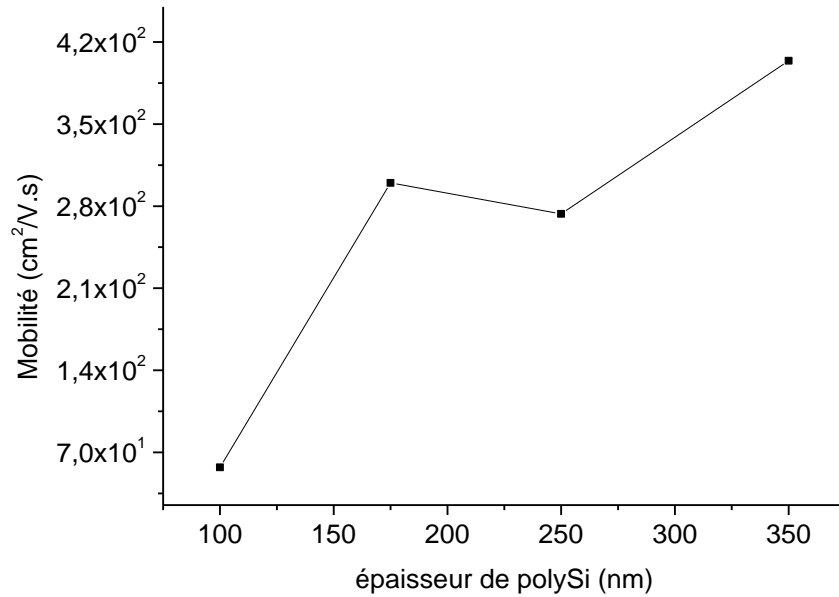


Figure III.14. Evolution de la mobilité en fonction de l'épaisseur de polysilicium.

IV.4.3.Effet de l'épaisseur de Poly-Si sur la résistivité

La figure III.15 représente l'évolution de la résistivité en fonction de l'épaisseur de polysilicium qui est comprise entre 100 et 350 nm. D'après cette figure, on peut remarquer que la résistivité des films dopés par diffusion au phosphore augmente avec l'augmentation de l'épaisseur du Poly-Si. Elle double approximativement en passant de la valeur $1,45 \cdot 10^{-3}$ à $3,01 \cdot 10^{-3} \Omega \cdot \text{cm}$ et à $6,03 \cdot 10^{-3} \Omega \cdot \text{cm}$, pour les épaisseurs 100, 250 et 350 nm, respectivement.

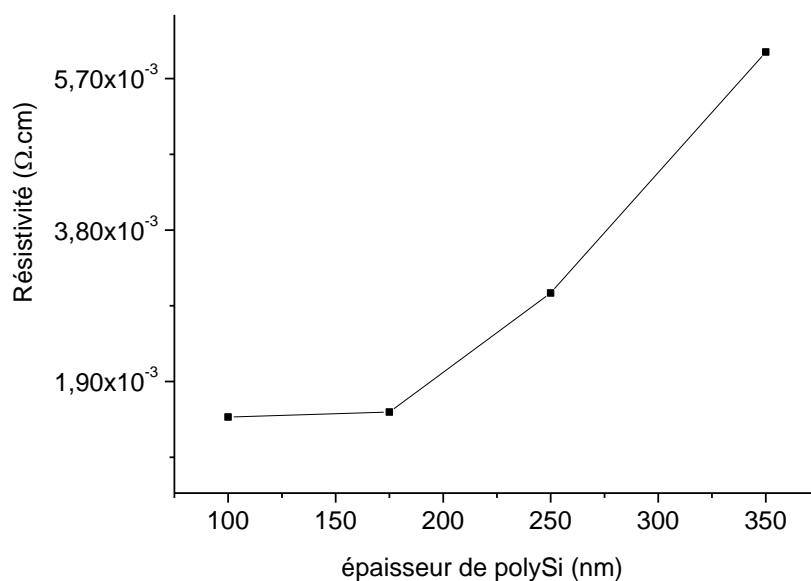


Figure III.15. Evolution de la résistivité en fonction de l'épaisseur de polysilicium.

Dans la littérature on trouve que la résistivité augmente lorsque l'épaisseur du polysilicium diminue [51], mais les conditions expérimentales sont différentes des nôtres. La réduction de l'épaisseur du polysilicium cause la diminution de la taille des grains. Quand la taille des grains est faible la plupart des grains vont de la déplétion partielle à la déplétion totale, et le nombre des porteurs libres disponibles pour la conduction diminue rigoureusement, de ce fait entraînant une augmentation de la résistivité. Mais pour nos résultats on trouve une augmentation de la résistivité quand l'épaisseur du polysilicium augmente ceci est peut être expliqué par le fait que la diminution de l'épaisseur de film induit la réduction de la taille des grains, quand l'épaisseur du polysilicium diminue, la concentration des porteurs mobile est réduite donc le nombre des porteurs disponibles pour la conduction diminue rigoureusement, de ce fait entraînant une forte résistivité.

V. Caractérisation des structures MOS PolySi-Oxyde-MonoSi

Pour caractériser les structures PolySi-Oxyde-MonoSi, nous allons considérer les capacités réalisées à partir de substrats de silicium monocristallin oxydé thermiquement sur lequel a été déposé le film de Poly-Si fortement dopé au phosphore, par la technique LPCVD, et servant de diélectrique de grille. Ces structures sont étudiées sous différentes conditions d'illumination, en vue d'activer l'impureté dopante du film de polysilicium. Ce dernier joue le rôle d'électrode de grille pour la structure MOS comme c'est présenté sur la figure III.16.

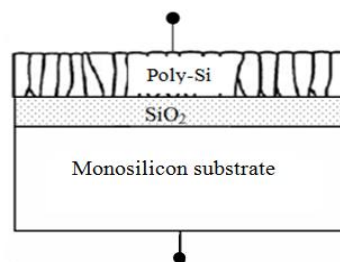


Figure III.16. Présentation schématique des structures caractérisées.

V.1. Relevé des caractéristiques courant-tension I(V)

Le but de cette étude est de mettre en évidence l'influence de l'éclairement sur le comportement électrique I(V) des structures citées auparavant.

Pour effectuer le relevé du courant en fonction de la tension sous différentes conditions d'illumination, nous avons utilisé un circuit électrique simple constitué des éléments suivants : générateur continu, milliampèremètre, voltmètre, résistance (voir figure II.10). Un luxmètre permet de mesurer l'intensité de la lumière incidente (lumière solaire). Les points expérimentaux sont ensuite reportés sur un repère I-V.

Les figures ci-dessous, illustrent la variation du courant en fonction de la tension, sous obscurité et différentes intensités de la lumière, pour la structure PolySi-Oxyde-MonoSi. Ces courbes sont représentées en échelle linéaire et en échelle semi-logarithmique.

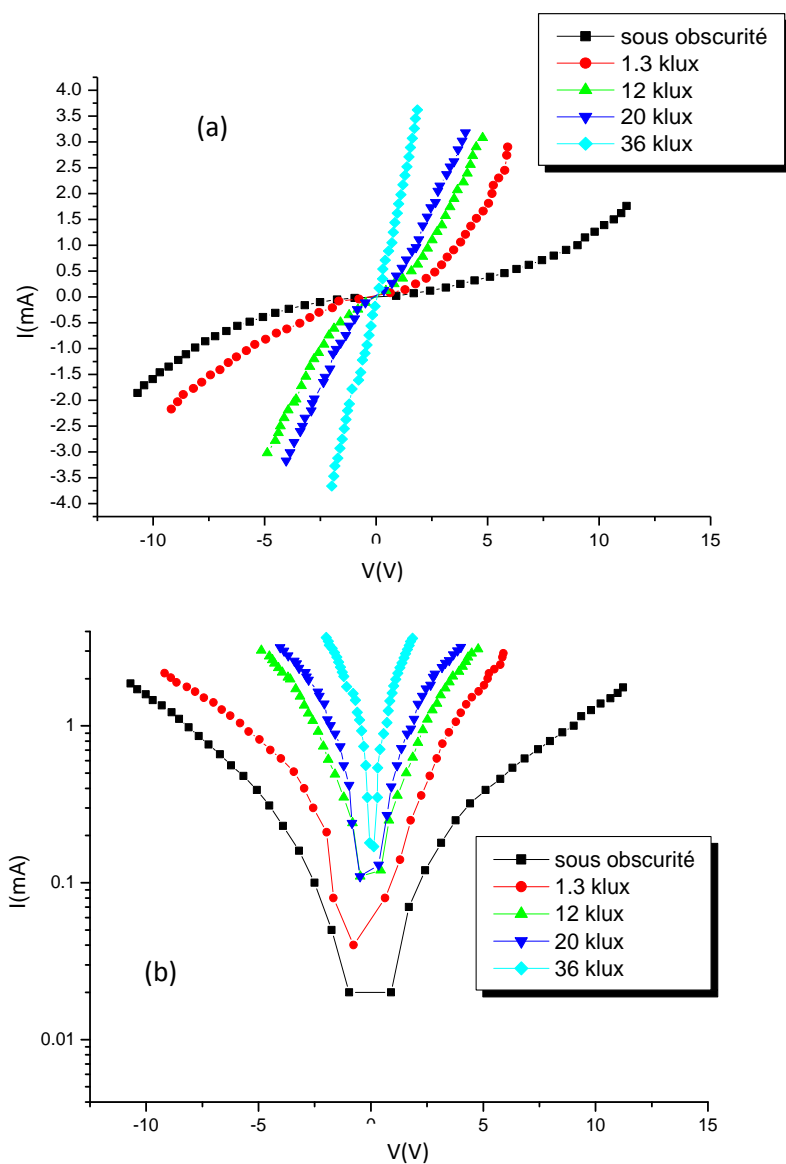


Figure III.17. Tracé des courbes courant-tension en échelle linéaire en (a), et semi-logarithmique en (b) pour la structure PolySi-oxyde-MonoSi dans le cas du dopage $9,43 \cdot 10^{19} \text{ cm}^{-3}$.

Les courbes sont représentées en échelle semi-logarithmique pour voir la linéarité de ces courbes.

Ces figures mettent clairement en évidence l'effet de la tension appliquée et de l'éclairement sur le courant traversant les structures. Les courbes sont pratiquement symétriques par rapport à l'origine prouvant que les structures se comportent de la même façon dans les deux sens de polarisation. Les variations du courant tendent à devenir linéaires avec l'augmentation de l'intensité de la lumière.

On observe dans tous les cas, un accroissement du courant avec l'augmentation de l'intensité de la lumière, aussi bien en direct qu'en inverse. Cette augmentation du photocourant est liée à la croissance des concentrations des électrons et des trous photogénérés et à leur vitesse de dérive dans le silicium.

En particulier, le photocourant est plus élevé que le courant d'obscurité pour une même tension appliquée en raison de l'absorption de la lumière. Ce comportement rapporte les informations utiles sur les paires électron-trou qui ont été effectivement produites dans la structure par des photons incidents. La génération des photoélectrons est due au transfert d'électron à partir du silicium dans le PolySi qui est fortement dopé, à travers la barrière de potentiel à l'interface. Ceci est le résultat d'une différence dans les affinités électroniques entre des deux matériaux [60].

VI. Conclusion

Dans ce chapitre, nous avons présenté nos résultats expérimentaux concernant la caractérisation structurale et électrique des films de silicium polycristallin dopé ou non au phosphore, et déposés par la technique LPCVD sur substrat de monosilicium oxydé. En premier lieu, ces caractérisations sont de type structural permettant de connaître la microstructure, telle que la forme et la taille des grains. Les caractéristiques électriques de ces films qui sont déterminées grâce à la méthode des quatre pointes et l'effet Hall sous diverses conditions de niveau de dopage, d'épaisseur de la couche d'oxyde et du polysilicium. Les structures MOS ont été caractérisées optiquement par l'utilisation de la technique courant-tension I(V) sous diverses illuminations.

À partir de ces résultats nous avons vu que le niveau du dopage, l'épaisseur de la couche d'oxyde et du film polysilicium, agissent de façon appréciable sur la cristallinité et la taille des grains, qui influe directement sur les propriétés électriques de nos échantillons.

Les mesures des grandeurs électriques des échantillons montrent clairement l'influence de la lumière. Il a été observé que le courant subit une évolution croissante avec l'augmentation de l'éclairement avec un comportement identique des structures dans les deux sens de polarisation. De plus, les variations du courant tendent à devenir linéaires avec l'augmentation de l'intensité de la lumière.

Chapitre IV

Caractérisation capacité-tension des structure PolySi /SiO₂/cSi

I. Introduction

En raison de la présence d'une couche d'oxyde et de deux régions de charge extérieures, la physique de la structure MOS est plus compliquée que la physique extérieure de semi-conducteur [61,62]. Le comportement du dispositif diffère d'un cas idéal par suite de la présence de ces états d'interface. Généralement, on distingue plusieurs sources d'erreur possibles, causant des déviations de comportement du MOS idéal telles que les propriétés électriques, et qui doivent être pris en considération [63].

En raison de la présence des charges localisées et des impuretés dans la couche diélectrique, ou la présence des états d'interface et la résistance série à l'interface entre la couche diélectrique et le semi-conducteur, le comportement des dispositifs MOS est très différent des condensateurs classiques. Ces différences peuvent être dues au processus de fabrication, défauts de la structure à la couche interfaciale et dans le semi-conducteur et la couche diélectrique [2,64, 65]. Les caractéristiques électriques de ces dispositifs sont extrêmement sensibles à la densité des états d'interface à l'interface oxyde/semi-conducteur [66,67].

Ce chapitre est consacré à l'étude expérimentale des propriétés électriques des structures PolySi-Oxyde-MonoSi par la technique capacité-tension. Le relevé des caractéristiques $C-V$ et $G-V$ par l'analyseur d'impédance sous obscurité sur la plage de fréquences 100 kHz - 1 MHz pour deux séries d'échantillons. Dans un premier temps, nous avons appliqué l'étude sur des échantillons caractérisés par une épaisseur de polysilicium de 175 nm et un fort dopage au phosphore, constituant la série S. L'analyse des résultats de caractérisation électrique nous permet d'observer l'influence de plusieurs paramètres tels que la fréquence, le niveau de dopage, l'épaisseur de la couche d'oxyde, sur des grandeurs tels que la capacité C , la conductance G , la résistance série R_s , le niveau de dopage N_A , la densité de charge fixe Q_{fix} , la densité d'états d'interface N_{ss} , les propriétés diélectriques ϵ' , ϵ'' , $\tan \delta$ et la conductivité électrique σ_{ac} . En outre, nous avons étudié l'effet de la fréquence, du niveau de dopage et du recuit sur les propriétés électriques et diélectriques pour la série notée E et composée d'échantillons moyennement dopés, de 100 nm d'épaisseur de polysilicium.

II. Préparation des structures PolySi-Oxyde-MonoSi

Pour caractériser les structures de type PolySi-Oxyde-MonoSi, nous avons considérés des capacités réalisées à partir de substrats de silicium monocristallin oxydé

thermiquement sur lequel a été déposé le film de polysilicium par la technique de dépôt chimique en phase vapeur à faible pression (LPCVD). Ce film a été soit dopé au phosphore par diffusion, ou non dopé, et servant de grille pour les structures MOS. Ces structures sont étudiées sous différentes valeurs de fréquence allant de 100 kHz à 1 MHz, et la structure étudié est présenté sur la Figure III.14.

Pour pouvoir caractériser la structure MOS du point de vue électrique il faut la relier au circuit extérieur de mesure et pour cela, il est nécessaire de réaliser des contacts ohmiques sur la structure. Ces contacts sont obtenus par métallisation des deux faces constituées du silicium. Le contact métallique a été réalisé grâce à un dépôt d'Aluminium de faible surface (3x3 mm²) sur une vingtaine de nm d'épaisseur, afin de donner une bonne adhérence à l'électrode, alors que le côté substrat était entièrement métallisé.

Avant chaque manipulation, les échantillons subissent un nettoyage afin d'éliminer toutes sortes d'impuretés, ainsi que la couche d'oxyde native. Pour ce faire, on utilise une solution d'acide fluorhydrique tamponnée HF (40%), dans laquelle est trempé l'échantillon pendant (15s), suivi d'un rinçage à l'eau désionisée et d'un séchage sous azote.

III. Caractéristiques capacité-tension C(V)

Pour relever la caractéristique de la capacité en fonction de la tension, nous avons utilisé un analyseur d'impédance de type Keithley 4200 SCS. Ce dernier est un capacimètre qui permet de relever directement la valeur de la capacité et de la tension correspondante avec comme paramètre la fréquence du courant. Le principe de ce capacimètre est basé sur la superposition d'un signal alternatif de faible amplitude (quelques millivolts) et d'un signal continu sous forme de rampe variable de -25V à +25V. Ces mesures sont effectuées sur la gamme de fréquences 100 KHz – 1 MHz, pour minimiser l'impact du courant de fuite sur la courbe C(V), par suite des états profonds.

Les relevés de caractéristiques capacité-tension sont exploités en vue d'étudier les propriétés électriques et diélectriques d'une structure MOS à travers la détermination des paramètres suivants :

III.1. Propriétés électriques

- Le dopage du substrat à l'interface oxyde-substrat extrait à partir de la mesure de la pente des courbes $1/C^2 = f(V)$.
- La densité de charges fixes dans l'oxyde Q_{fix}
- La résistance série de la structure R_s .
- La densité des états d'interfaces N_{ss} à partir des valeurs de la conductance en fonction de la tension, données par le C(V)-mètre.

III.2. Propriétés diélectriques

- La constante diélectrique (ϵ')
- La partie imaginaire de la permittivité diélectrique complexe (ϵ'')
- La tangente des pertes diélectriques ($\tan \delta$)
- La conductivité électrique alternative (σ_{ac})

IV. Etude de la série d'échantillons S

Dans cette série S, nous avons étudiés les échantillons dopés au phosphore par diffusion ou natifs (non dopés), d'épaisseur de polysilicium 175 nm. Le dépôt a été réalisé sur un substrat de monosilicium oxydé thermiquement avec une épaisseur d'oxyde de 100 nm. Le contrôle ex-situ des épaisseurs effectué par ellipsométrie, a aboutit à une erreur maximale de 5 nm.

IV.1. Influence de la fréquence et du niveau de dopage

À partir des mesures $C-V$ et $G-V$ des échantillons S ($d_{Poly} = 175$ nm) on peut déterminer plusieurs grandeurs électriques et diélectriques pour voir l'influence de paramètres tels que la fréquence, le niveau de dopage et l'épaisseur de la couche d'oxyde.

IV.1.1. Propriétés électriques

Les paramètres électriques tels que la résistance série R_s , la densité des états d'interface N_{ss} , et densités de charges fixes dans l'oxyde Q_{fix} sont déterminés à partir des mesures de la capacité C et la conductance G pour différentes tensions (variant de -25V à +25V), avec comme paramètres la fréquence, le niveau de dopage et l'épaisseur de la couche d'oxyde.

IV.1.1.1. Tracé des caractéristiques C(V)

Les figures IV.1 et IV.2, représentent les courbes expérimentales C(V) sous obscurité, d'une capacité MOS de type P, sur la plage de fréquences 100 kHz - 1MHz. La mise en œuvre de cette caractérisation repose sur la mesure de la capacité entre les électrodes de grille et de contact arrière, tous deux ohmiques, sur la structure PolySi-Oxyde-MonoSi.

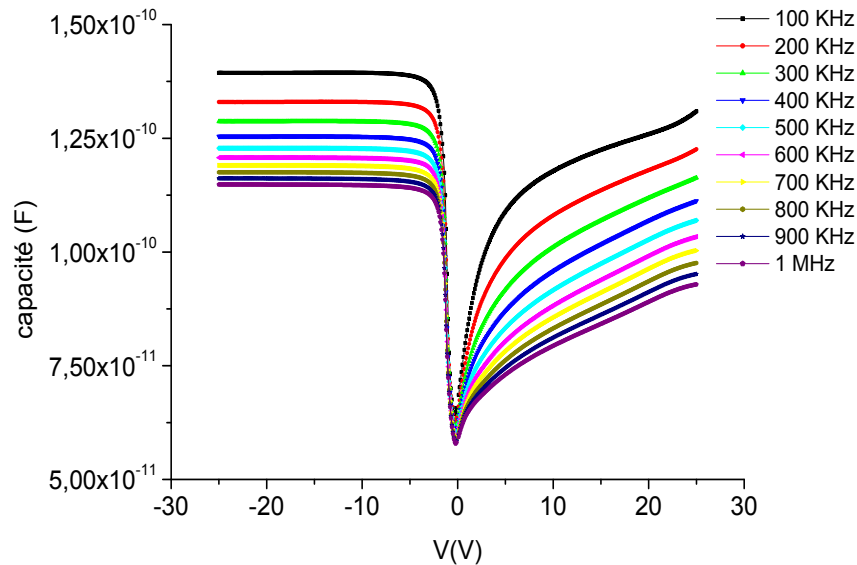


Figure IV.1. Caractéristiques C(V) de la structure MOS à polysilicium non dopé.

On observe sur la figure IV.1, les trois régimes caractéristiques d'une capacité MOS, en l'occurrence : le régime d'accumulation, le régime de déplétion et le régime d'inversion. Ces caractéristiques donnent directement la valeur de la capacité d'accumulation, qu'on appelle aussi capacité d'oxyde pour une structure MOS.

On remarque que l'effet de la fréquence est bien mis en évidence sur les courbes C(V), qui présentent globalement un décalage plus ou moins important, vers des valeurs inférieures. La valeur de la capacité diminue avec l'augmentation de la fréquence, confirmant les résultats d'autres travaux [14, 68,69].

La Figure IV.2. présente les caractéristiques C(V) des structures Polysi-Oxyde-Monosilicium dans le cas d'un dopage du polysilicium au phosphore, pour trois niveaux différents.

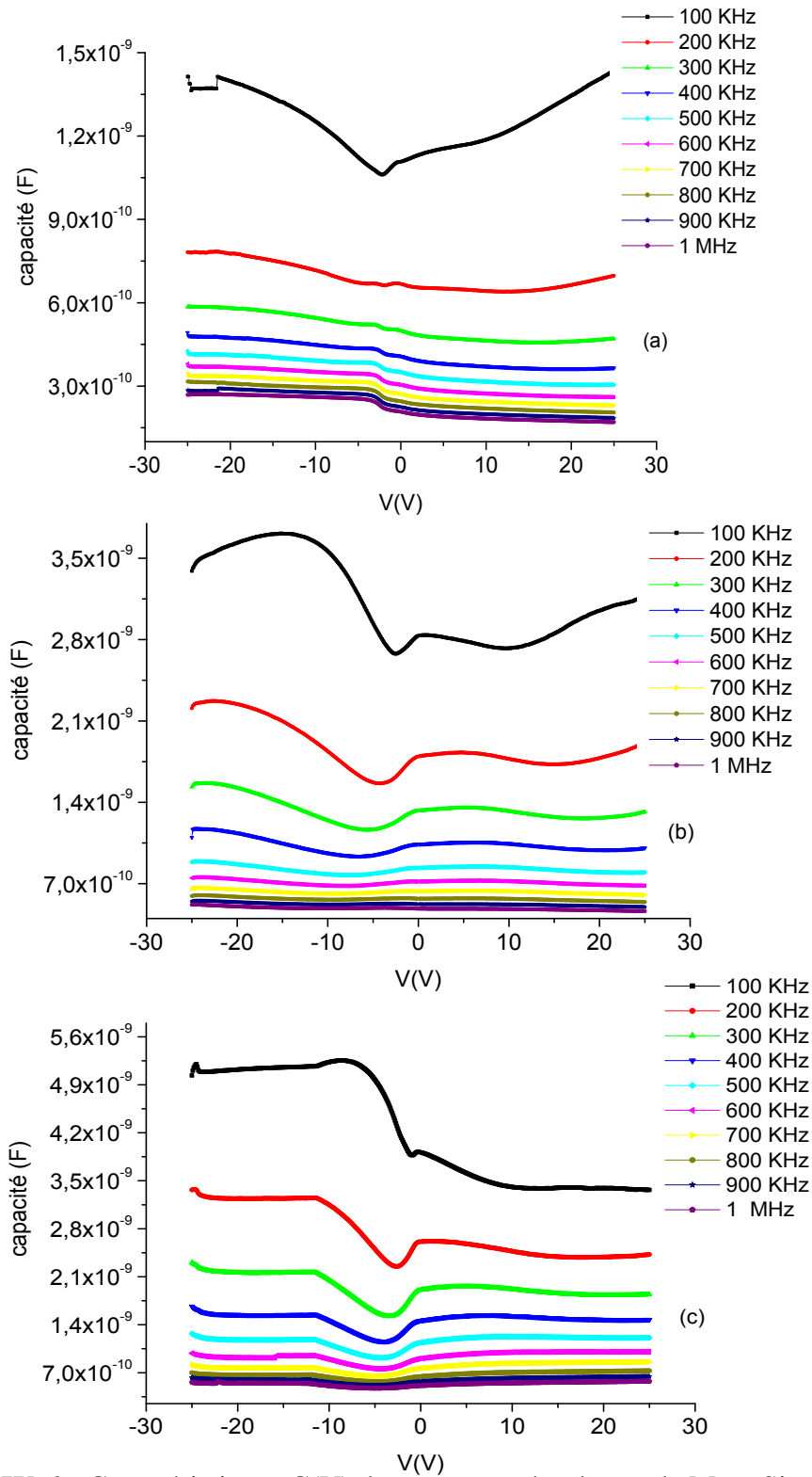


Figure IV. 2. Caractéristiques C(V) des structures à substrat de MonoSi oxydé pour un niveau de dopage : (a) $5,45 \cdot 10^{19} \text{ cm}^{-3}$, (b) $9,43 \cdot 10^{19} \text{ cm}^{-3}$, (c) $1,07 \cdot 10^{20} \text{ cm}^{-3}$.

Aux valeurs élevées des tensions négatives, la capacité correspondant au régime d'accumulation prend la valeur maximale C_{ox} tandis que lors de la transition à la tension positive la capacité est réduite à une valeur minimale qui correspond à un régime de

déplétion. La situation de faible capacité demeure même aux fortes tensions négatives, aux hautes fréquences.

La région non homogène à l'interface isolant /semi-conducteur induit une capacité excédentaire en série avec la capacité d'isolant et variant avec la fréquence par suite de la présence des états d'interface. En haute fréquence, la contribution de la capacité d'état d'interface à la capacité totale est négligeable parce que les états d'interface ne peuvent pas suivre l'évolution du courant alternatif [2, 61, 70,71]. Aux basses fréquences, la capacité commence à augmenter, ce qui peut être due à la formation de charges spatiales à l'interface [61,72].

IV.1.1.2. Relevé de caractéristiques G(V)

L'évaluation de la densité des états d'interface se fait par l'utilisation de la méthode de conductance, ce qui exige le tracé de la courbe G(V).

Les figures IV.3 et IV.4 (a) (b) et (c), représentent les courbes G(V) obtenues sur les structures MOS à grille polysilicium sous obscurité pour différentes fréquences et différents niveaux de dopage.

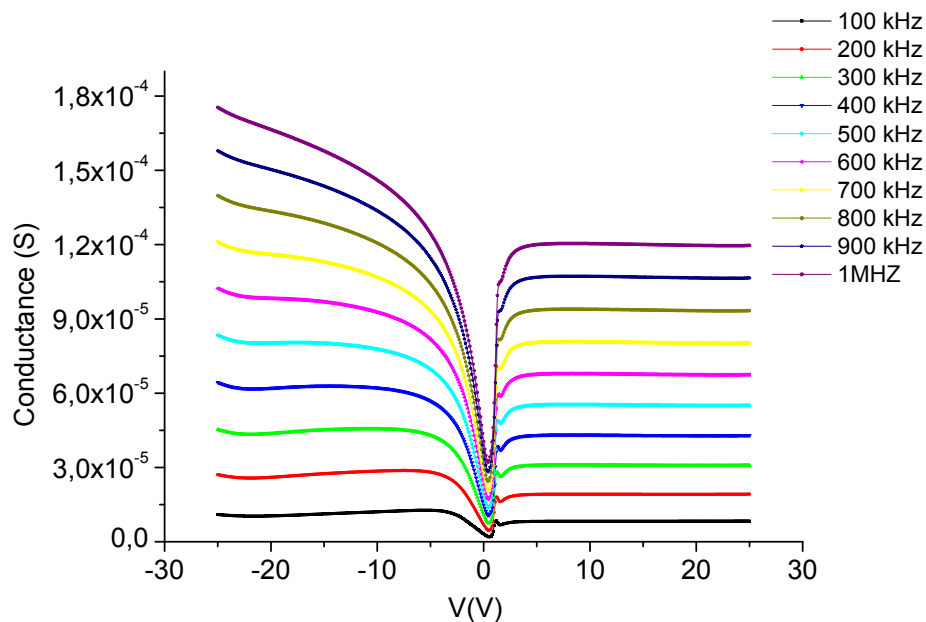


Figure IV.3. Caractéristiques G(V) de la structure MOS à polysilicium non dopé.

Sur les figures IV.3 et IV.4 (a), (b) et (c), on constate que les valeurs de conductance augmentent avec l'augmentation de la fréquence.

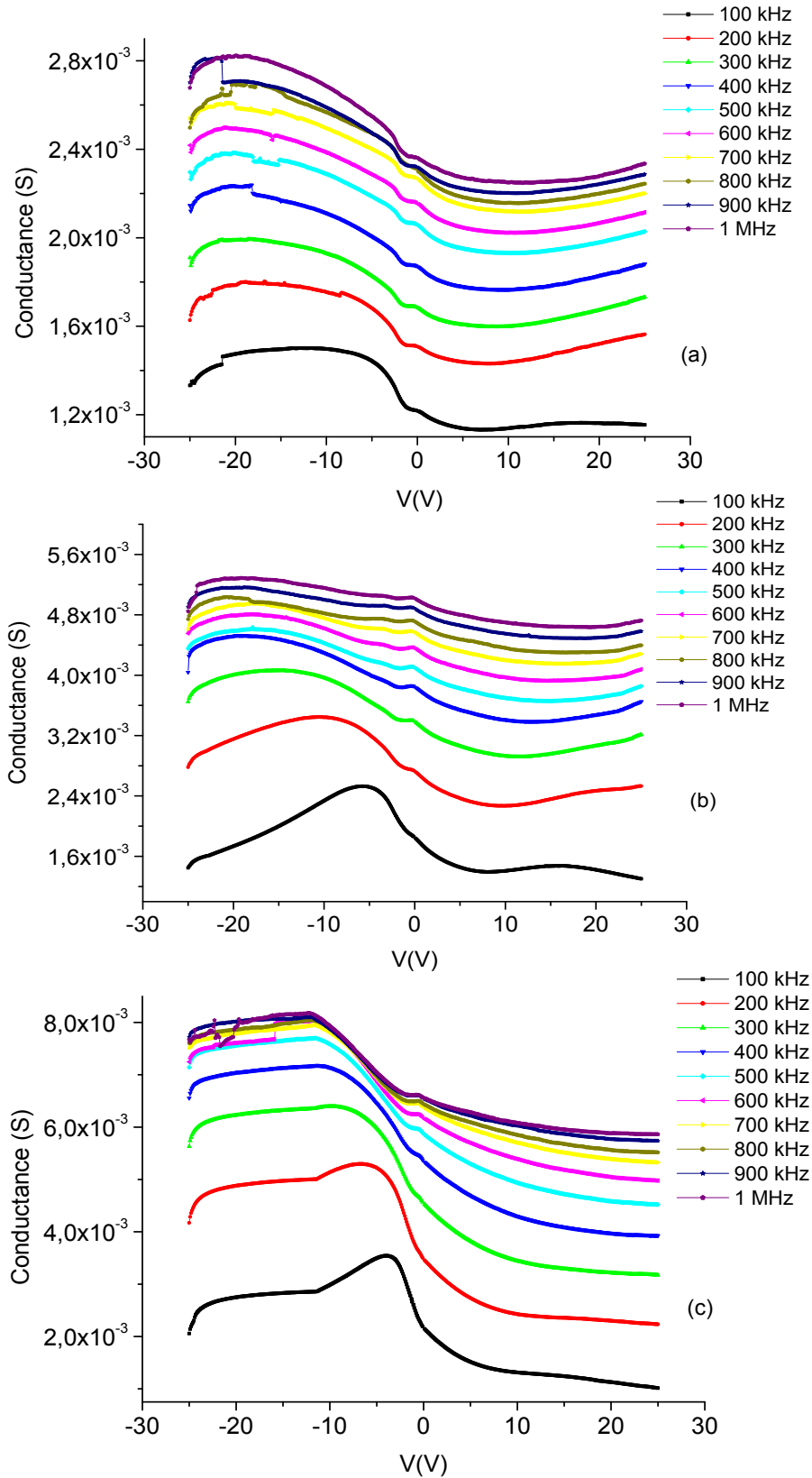


Figure IV.4. Caractéristiques $G(V)$ des structures MOS à PolySi dopé à un niveau de dopage : (a) $5,45 \cdot 10^{19} \text{ cm}^{-3}$, (b) $9,43 \cdot 10^{19} \text{ cm}^{-3}$, (c) $1,07 \cdot 10^{20} \text{ cm}^{-3}$.

On sait que la région de hautes fréquences est caractéristique des charges emprisonnés entre les états remplis et vides au niveau de Fermi [73]. Les atomes incorporés dans la couche mince intermédiaire à l'interface métal-semi-conducteur agissent en tant qu'impuretés supplémentaires dans la couche désordonnée. Ainsi, le mécanisme hopping de conductance par cette couche a lieu et peut être exprimé par [73].

Les divers phénomènes permettent de modéliser la structure MOS par le circuit équivalent de base montré dans la figure IV.5. Les capacités C_{ox} et C_{sc} sont respectivement la capacité d'isolant et la capacité de la couche de déplétion de semi-conducteur, alors que les éléments C_{it} et R_{it} sont respectivement la capacité et la résistance liées aux états d'interface, tandis que R_s c'est la résistance série.

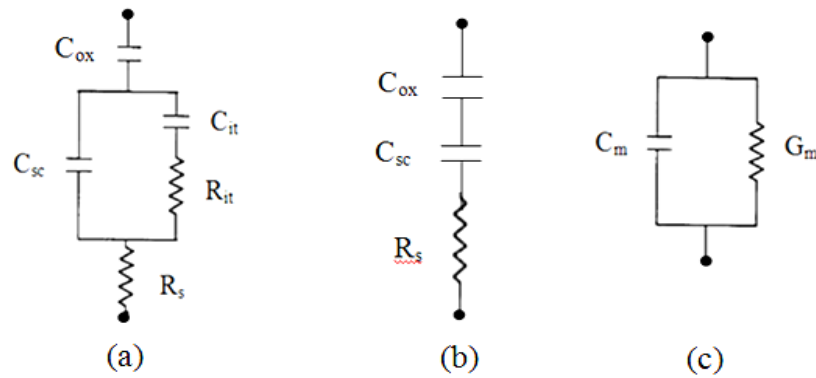


Figure IV.5. Circuit équivalent de la capacité MOS réelle : (a) cas général, (b) en haute fréquence, (c) représentation parallèle.

IV.1.1.3. Exploitation des résultats de mesure C(V)

Les valeurs des paramètres suivants : la résistance série R_s , le niveau de dopage du substrat N_A , la charge fixe Q_{fix} et la densité d'états de surface N_{ss} , constituent les différents résultats extraits à partir des mesures C(V), G(V) et $1/C^2$.

1. Détermination de la résistance série R_s

En régime de forte accumulation, on représente électriquement une structure MOS par une admittance équivalente d'un circuit RC parallèle, de la façon suivante [74, 75, 76] :

$$\underline{Y} = \frac{1}{\underline{Z}} = G_m + jC_m\omega \quad (\text{IV.1})$$

$$\text{Où} \quad \underline{Z} = R_s + 1/jC_s\omega \quad (\text{IV.1}')$$

L'utilisation de l'équation (IV.1) permet d'aboutir à l'expression suivante de la résistance série R_s [75, 77, 78] :

$$R_s = \frac{G_m}{G_m^2 + (\omega C_m)^2} \quad (IV.2)$$

Où C_m et G_m représentent respectivement la capacité et la conductance mesurées à la région de forte accumulation ; ω est la fréquence angulaire.

Nous reportons sur la figure IV.6, les résultats de calcul de la résistance série issus de l'application de l'équation (IV.2) où les valeurs mesurées de la capacité et de la conductance sont tirées des figures IV.1, IV. 2 (a) (b) (c), IV.3 et IV.4 (a) (b) (c).

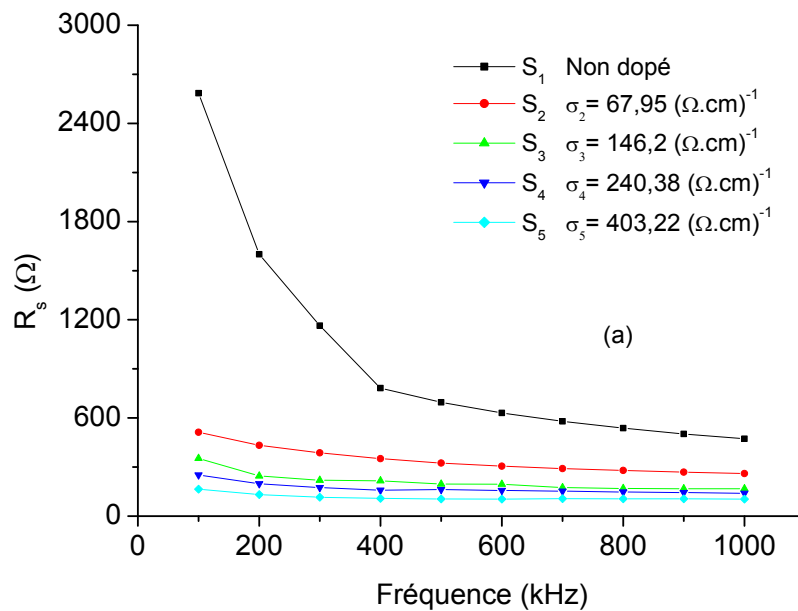


Figure IV.6. Variation de la résistance série en fonction de la fréquence, pour différents niveaux de dopage.

La figure IV.6 montre la variation de la résistance série en fonction de la fréquence pour plusieurs niveaux de dopage. Comme il peut être vu sur cette figure, les valeurs de R_s sont fortement dépendantes du niveau de dopage, en particulier pour les faibles niveaux, et de la fréquence. Vis-à-vis de cette dernière, la dépendance est très prononcée aux basses valeurs. Les dépendances de R_s envers la fréquence et le niveau de dopage sont attribuées à la distribution particulière des états d'interface et à la couche d'oxyde interfaciale. En haute fréquence les états d'interface ne peuvent pas suivre le signal alternatif et par conséquent ne peuvent pas contribuer à la capacité excédentaire [79, 80, 81]. En outre, la diminution de R_s ,

avec l'augmentation du niveau de dopage est attribuée à la contribution de la majorité des charges mobiles et d'états d'interface à la conductivité.

La capacité mesurée est reliée à la résistance série par :

$$C_m = \frac{C_{ox}}{1 + R_s^2 C_{ox}^2 \omega^2} \quad (\text{IV.3})$$

Posons : $R_s^2 C_{ox}^2 = \alpha$ et faisons le changement de variable $x = \omega^2$;

$$C_m \text{ s'écrit alors [82]:} \quad C_m = \frac{C_{ox}}{1 + \alpha x}$$

(IV.4)

Le développement en série de Taylor de cette fonction (arrêté au 8^{ème} terme) est :

$$C_m = C_{ox}(1 - \alpha x + \alpha^2 x^2 - \alpha^3 x^3 + \alpha^4 x^4 - \alpha^5 x^5 + \alpha^6 x^6 - \alpha^7 x^7) \quad (\text{IV.5})$$

$$\text{Soit, en condensé :} \quad C_m = C_{ox} \sum_{n=0}^7 (-\alpha x)^n \quad (\text{IV.6})$$

Et qu'on peut mettre sous la forme suivante (polynôme de fit) :

$$y = l - kx + hx^2 - gx^3 + dx^4 - cx^5 + bx^6 - ax^7 \quad (\text{IV.7})$$

Les résultats de fit par ce polynôme de 8 termes sont représentés sur la figure IV.7.

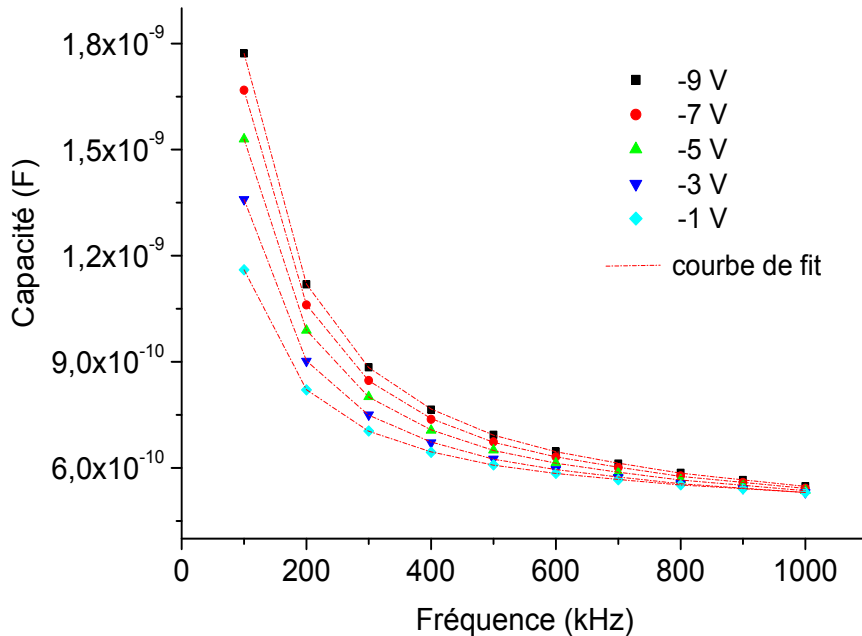


Figure IV.7. Variation de la capacité en fonction de la fréquence pour différentes valeurs de la tension.

2. Détermination du dopage du substrat N_A

Le tracé de la caractéristique $1/C^2(V)$, permet de déterminer le niveau de dopage à l'interface oxyde-substrat grâce à l'utilisation de la relation suivante :

$$\frac{1}{C^2} = \frac{2}{qN_A \epsilon_{SC} A^2} (V - V_{FB}) \quad (\text{IV.8})$$

Cette relation montre qu'il suffit de calculer la pente de la courbe $1/C^2(V)$ pour déduire le dopage.

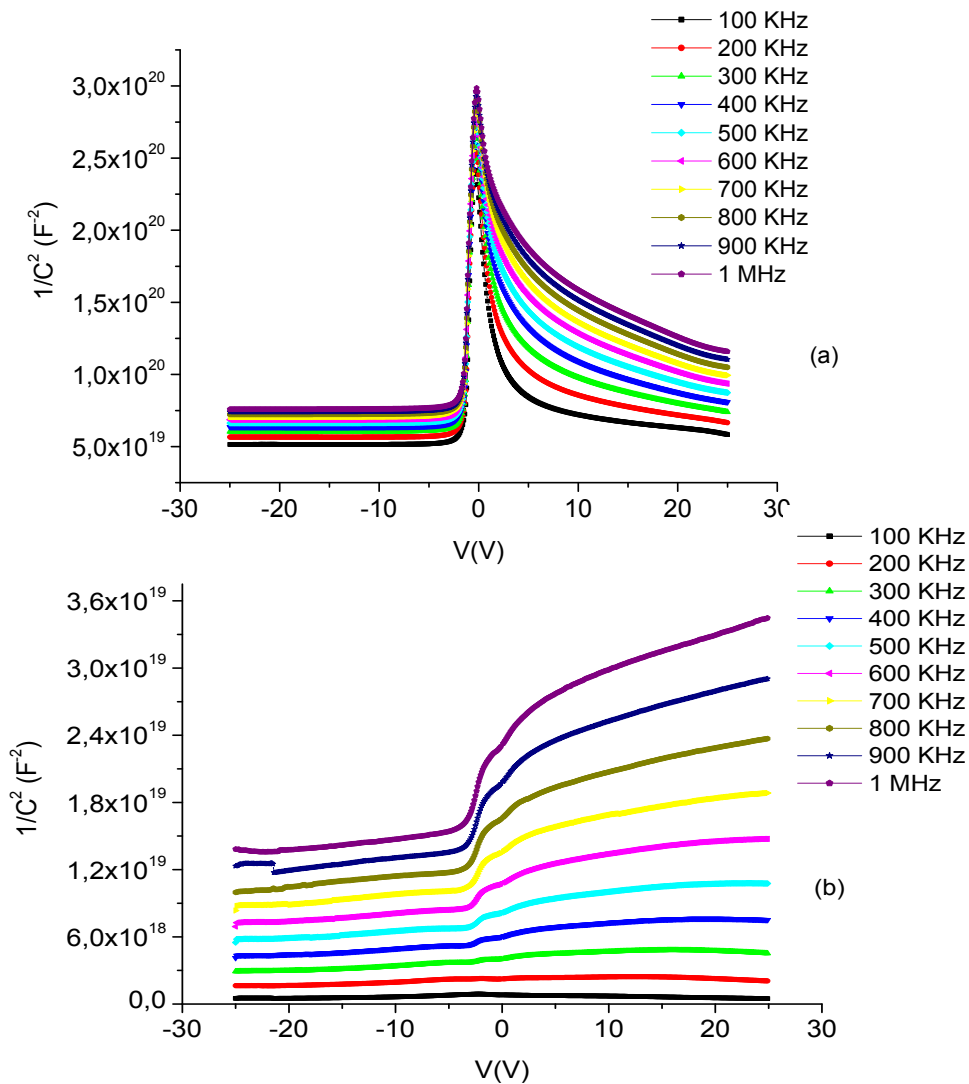


Figure IV.8. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS : (a) non dopé, (b) pour un niveau de dopage $5,45 \cdot 10^{19} \text{ cm}^{-3}$.

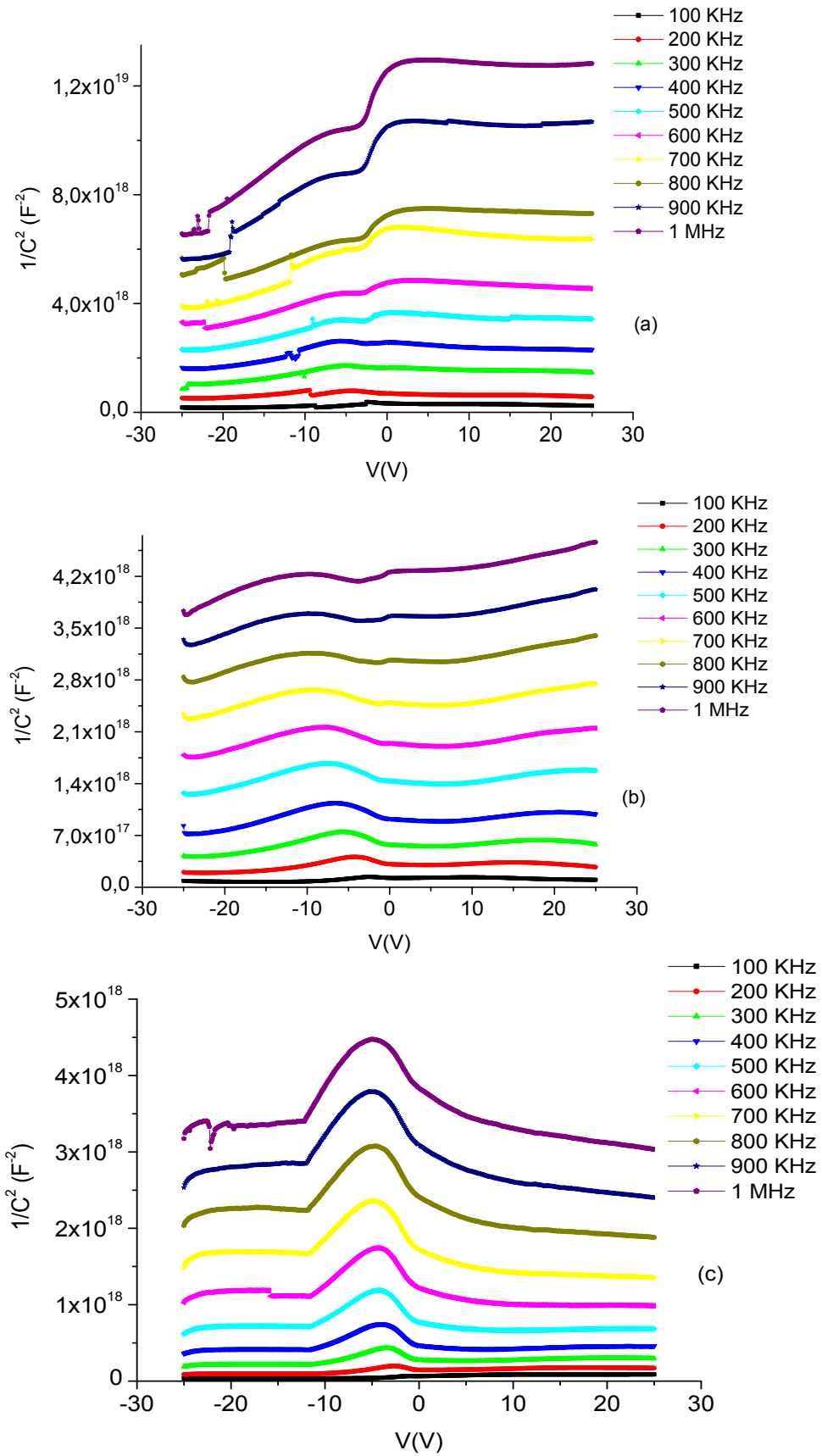


Figure IV.9. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS pour un niveau de dopage: (a) $7,88 \cdot 10^{19} \text{ cm}^{-3}$, (b) $9,43 \cdot 10^{19} \text{ cm}^{-3}$, (c) $1,07 \cdot 10^{20} \text{ cm}^{-3}$.

Les valeurs du niveau de dopage à l'interface oxyde-substrat SiO₂-MonoSi sont illustrées sur la figure IV.10.

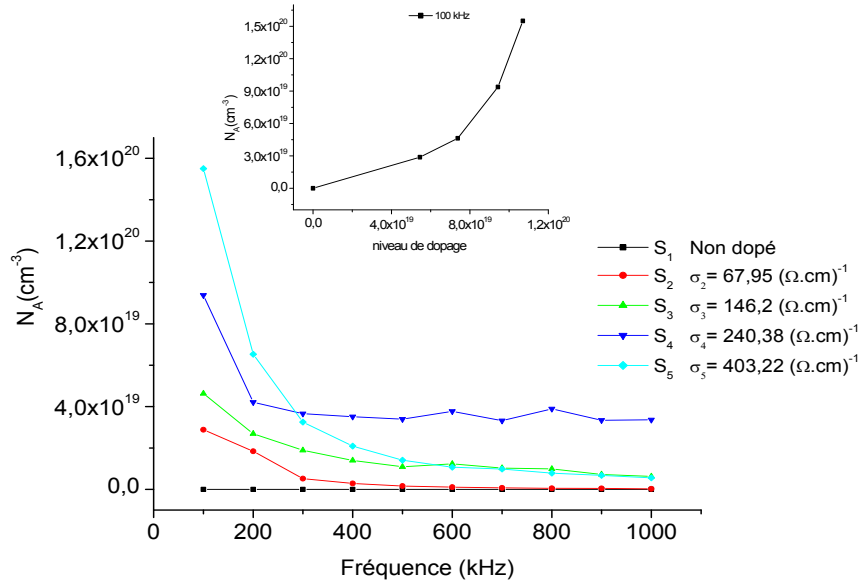


Figure IV.10. Niveau de dopage à l'interface oxyde/substrat en fonction de la fréquence pour différents niveaux de dopage.

La figure IV.10 représente l'évolution de concentration des porteurs du substrat en fonction de la fréquence pour différents niveau de dopage du polysilicium. D'après la figure IV.10, on observe une diminution du niveau de dopage à l'interface oxyde/substrat avec l'augmentation de la fréquence. Ce comportement peut être expliqué comme suit : les charges d'états d'interface contribuent à la capacité de la structure et peuvent suivre un signal alternatif sachant que les divers types d'états ont des durées de vies différentes. La capacité d'état d'interface apparaît directement parallèlement à la capacité de déplétion, et ce résultat est en valeur totale plus élevée que celle obtenue pour des structures où aucun état d'interface n'est présent [83, 84, 85]. Si les mesures de capacité sont faites aux fréquences suffisamment hautes, les charges d'état d'interface ne peuvent pas contribuer à la capacité MOS. La concentration des dopants augmente avec l'augmentation du niveau de dopage puisque la structure colonnaire des films de polysilicium favorise la diffusion des dopants. Le phosphore étant moins mobile dans le SiO₂, il y a accumulation de phosphore dans le silicium près de l'interface. Par contre, la concentration dans le volume est plus faible.

3. Charge fixe dans l'oxyde Q_{fix}

On utilise la relation suivante pour déterminer la densité de charges fixe Q_{fix} :

$$Q_{fix} = C_{ox}(\phi_{ms} - V_{FB}) \quad (IV.9)$$

Où ϕ_{ms} est la hauteur de barrière de potentiel et V_{FB} la tension de bandes plates.

ϕ_{ms} est donnée, dans le cas d'une grille en polysilicium, par [86] :

$$\phi_{ms} = \frac{E_g}{|q|} + \frac{KT}{|q|} \ln\left(\frac{N_A}{n_i}\right) \quad (IV.10)$$

Les constantes utilisées sont données par : $q = 1,6 \cdot 10^{-19} \text{C}$, $KT = 26 \text{ meV}$, $n_i = 1,45 \cdot 10^{13} \text{ m}^{-3}$ (à 300°C), et $E_g = 1,12 \text{ eV}$.

La figure IV.10, représente l'évolution de la charge fixe dans l'oxyde en fonction de la fréquence pour différents niveaux de dopage.

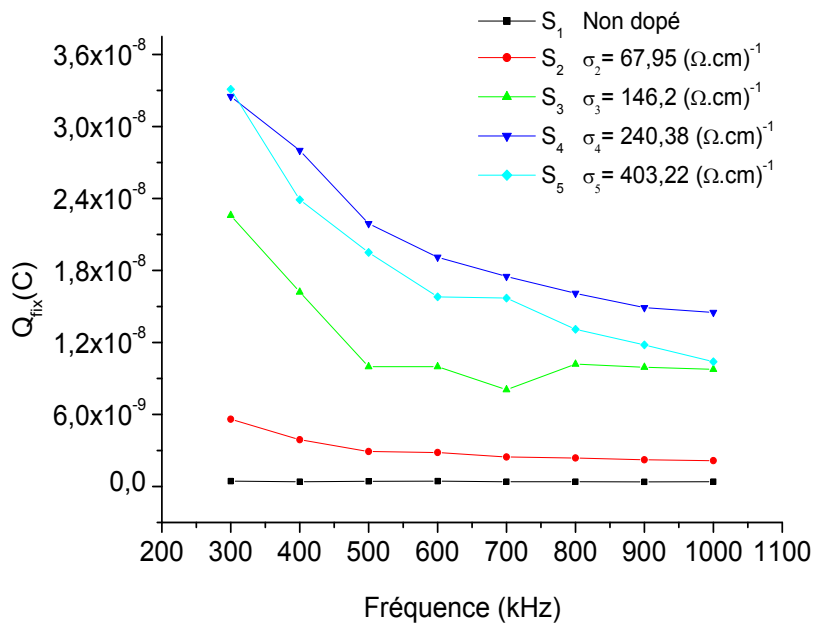


Figure IV.11. Évolution de la charge fixe en fonction de la fréquence pour différents niveaux de dopage.

D'après la figure IV.11, on observe que la densité de charge fixe pour des structures MOS à grille en Poly-Si dopé phosphore, diminue avec l'augmentation de la fréquence et augmente quand le niveau de dopage augmente. Ceci est dû à la diffusion de phosphore à travers la couche d'oxyde. La présence de phosphore dans l'oxyde introduit des charges

fixes positives et perturbe la tension de bandes plates du MOS d'autant plus fortement que la concentration de dopage augmente ou que l'épaisseur d'oxyde diminue.

4. Densité des états d'interface N_{ss}

Il est bien connu que la qualité de l'interface Si-SiO₂ possède une influence cruciale sur les propriétés entières du dispositif final MOS, parce que les caractéristiques électriques des ces dispositifs sont extrêmement sensibles à la densité d'état d'interface à l'interface d'oxyde de semi-conducteur. Les états d'interface ou des pièges peuvent être produits pendant la micro-fabrication traitant ou lors du fonctionnement. Ils sont extrêmement néfastes ou désactivants quand ils sont présents, particulièrement pour les dispositifs de MOS avec la géométrie de dispositif et l'épaisseur réduites du diélectrique car la taille du dispositif approche l'échelle dans laquelle un piège simple peut être important.

Cette interface est habituellement caractérisée par la densité des pièges d'interface, N_{ss} . Plusieurs techniques ont été développées pour déterminer la densité d'états d'interface, parmi lesquelles on cite la méthode capacité-tension quasi-statique classique, et de la conductance.

On utilise dans notre cas la méthode de conductance sur la plage de fréquences de mesure 100 kHz - 1MHz. La densité d'états d'interface est donnée par la relation suivante [14,87]:

$$N_{ss} = \frac{2G_{\max}/\omega}{qA[(G_{\max}/\omega C_{ox})^2 + (1 - C_m/C_{ox})^2]} \quad (\text{IV.11})$$

Où G_{\max} est la conductance maximale sur la courbe G - V , C_m est la valeur de la capacité correspondante, C_{ox} est la capacité de diélectrique, A est la surface du dispositif et q la charge électronique [88, 89].

Les différentes valeurs des densités d'états d'interfaces déterminées grâce à l'utilisation de la relation précédente est illustré sur la figure ci-dessous.

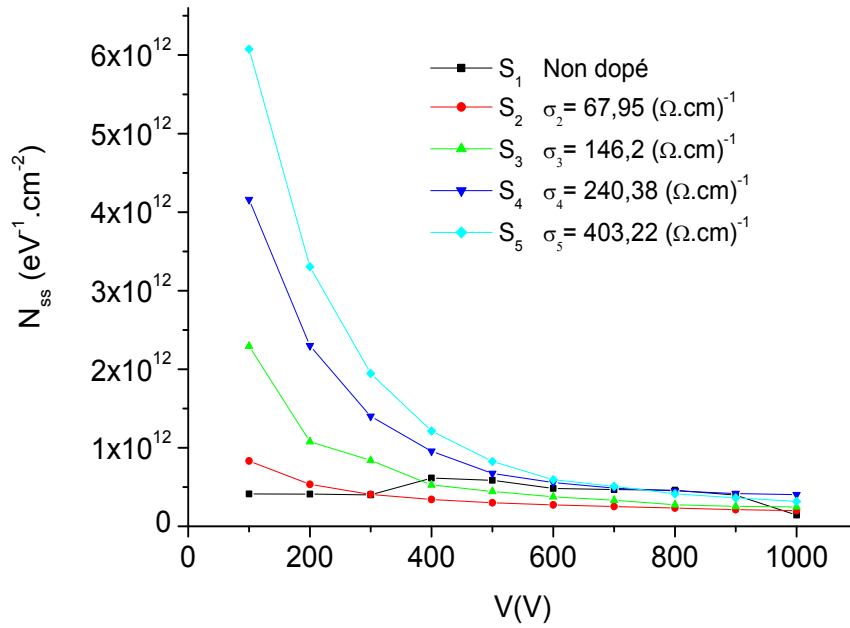


Figure IV.12. Densités d'états d'interface en fonction de la fréquence pour différents niveaux de dopage.

On observe sur la figure IV.12, une diminution de la densité des états d'interface avec l'augmentation de la fréquence. Ces résultats s'avèrent en bon accord avec la littérature [14, 70, 80,90, 91]. Aux basses fréquences, la densité d'états d'interface dépend fortement de la fréquence comme c'est clairement illustré sur cette figure par une augmentation importante de la capacité de la structure. Par contre, aux hautes valeurs de la fréquence, elle est presque indépendante de cette dernière. Les valeurs élevées de la capacité aux basses fréquences ont été attribuées à la capacité excédentaire résultant des états d'interface.

La densité des états d'interface augmente avec l'augmentation du niveau de dopage. Ceci est toujours dû au phénomène de diffusion des dopants, malgré le faible coefficient de diffusion dans l'oxyde, qui joue de ce fait un rôle d'obstacle pour le phosphore [46]. À noter que la rugosité de l'interface joue un rôle important dans la détermination de la densité des états d'interface ce qui exige un bon nettoyage de surface.

IV.1.2. Propriétés diélectriques

Les propriétés diélectriques sont déterminées aux différentes valeurs de fréquence pour plusieurs niveaux de dopage à partir des mesures de C_m et G_m/ω . L'expression complexe de la permittivité diélectrique a été utilisée pour décrire les propriétés diélectriques:

$$\varepsilon^* = \varepsilon' - i\varepsilon'' \quad (\text{IV.12})$$

Où ε' et ε'' sont les parties réelle et imaginaire.

La partie réelle ε' de la permittivité diélectrique complexe d'une structure MOS est calculée à partir des valeurs mesurées de la capacité C_m dans la région d'accumulation pour différentes fréquences en utilisant la relation suivante [92, 93]:

$$\varepsilon' = \frac{C_m}{C_0} \quad (\text{IV.13})$$

Où C_0 est la capacité d'un condensateur sans diélectrique, $C_0 = \varepsilon_0(A/d_{ox})$, avec A la surface de l'électrode de contact, d_{ox} l'épaisseur de la couche d'oxyde et ε_0 la permittivité du vide ($\varepsilon_0 = 8.85 \times 10^{-14} \text{F/cm}$).

Il ressort des mesures que le terme ε' varie proportionnellement à une fonction du type x^{-a} (a constante et x est la fréquence) comme c'est illustré sur la figure IV.13 (a). Pour déterminer cette relation, nous avons montré sur la figure IV.13 (b) que ε' varie linéairement en fonction de la fréquence en échelle logarithmique. Le fit des courbes illustrées sur cette figure a nécessité l'utilisation de l'équation suivante :

$$y = -K_1x + K_2 \quad (\text{IV.14})$$

Avec $y = \ln\varepsilon'$ et $x = \ln f$, tandis que K_1 et K_2 sont des constantes de fit. Après intégration, on obtient [82]:

$$\varepsilon' = \frac{e^{K_2}}{f^{K_1}} \quad (\text{IV.15})$$

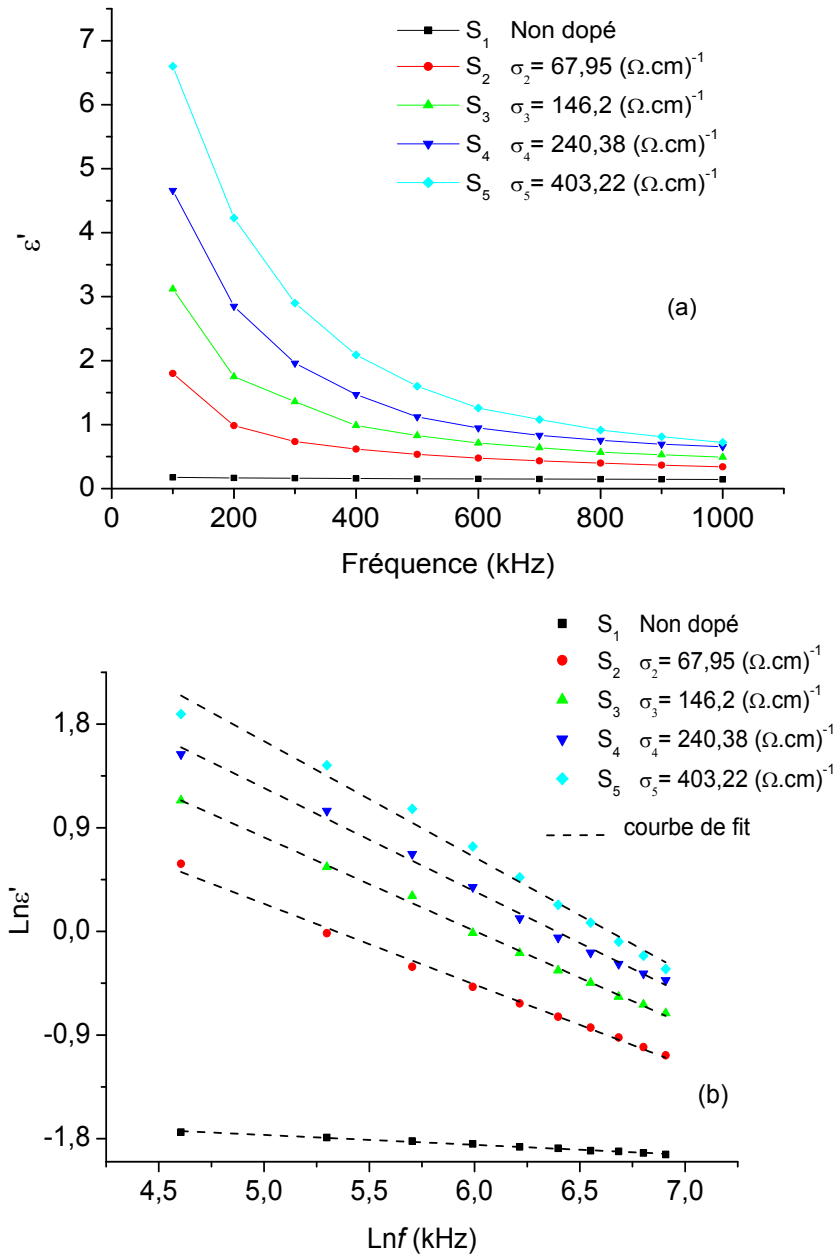


Figure IV.13. Variation de la partie réelle ϵ' de la permittivité diélectrique complexe en fonction de la fréquence pour différents niveaux de dopage : (a) en échelle linéaire (b) en échelle logarithmique.

Le report des valeurs de K_1 et K_2 en fonction de la conductivité électrique des couches de polysilicium en échelle logarithmique aboutit aux figures IV.14 (a) et (b). Ces dernières permettent d'observer une évolution du type allométrique et donc d'exprimer K_1 et K_2 comme suit après fit des courbes:

$$K_1 = a_1 \sigma^{b_1} \tag{IV.16}$$

$$K_2 + c = a_2 \sigma^{b_2} \quad (\text{IV.17})$$

Où a_1 , a_2 , b_1 et b_2 sont des constantes indépendantes de la fréquence du courant et du niveau de dopage du polysilicium.

La constante c a été ajoutée pour nous permettre d'adapter les résultats expérimentaux pour la fonction allométrique (fonction positive). Il doit être noté que :

- $c = 0$ pour la série S (fortement dopé);
- $c = 2$ pour la série E (moyennement dopé).

On peut donc réécrire l'équation (IV.15), sous la forme suivante, compte tenu des expressions $K_1 = f(\sigma)$ et $K_2 = f(\sigma)$ en (IV.16) et (IV.17) [82]:

$$\varepsilon'(f, \sigma) = e^{-c} \frac{B \sigma^{b_2}}{f a_1 \sigma^{b_1}} \quad (\text{IV.18})$$

NB : - La quantité e^{a_2} a été remplacée par une constante B , indépendante de la fréquence et du niveau de dopage du polysilicium.

- L'équation (IV.18) signifie que pour un échantillon donné (conductivité fixe), on peut calculer ε' à partir de cette équation, pour n'importe quelle valeur de la fréquence.

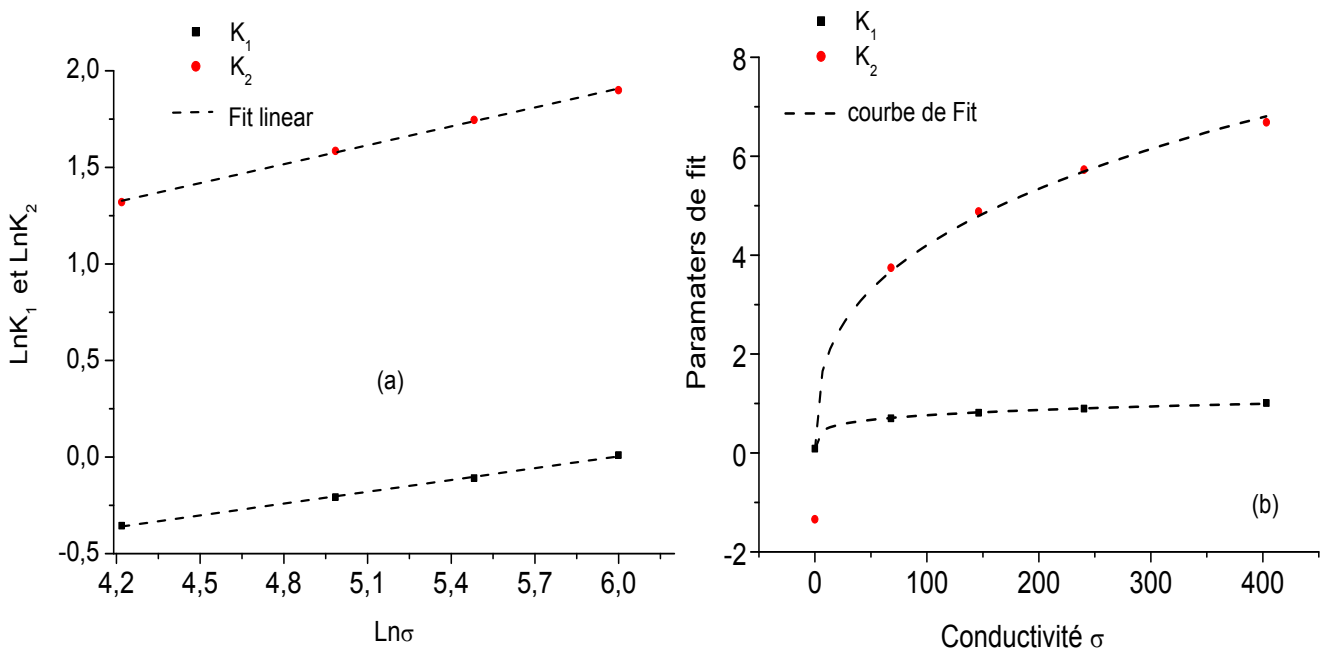


Figure IV.14. Variation en fonction de la conductivité : (a) des quantités K_1 et K_2 en échelle logarithmique ; (b) des paramètres de fit de K_1 et K_2 , en échelle linéaire.

Concernant la partie imaginaire de la permittivité diélectrique complexe, aux différentes fréquences, elle est calculée à partir des mesures de la conductance grâce à la relation suivante [92 ,93] :

$$\varepsilon'' = \frac{G_m}{\omega C_0} \quad (\text{IV.19})$$

Où ω est la fréquence angulaire. La tangente des pertes est calculée à partir de la relation [93]:

$$\tan \delta = \frac{\varepsilon''}{\varepsilon'} \quad (\text{IV.20})$$

La conductivité électrique alternative du matériau diélectrique peut être obtenue par la relation suivante [83 ,94] :

$$\sigma_{ac} = \omega C \tan \delta (d/A) = \varepsilon'' \omega \varepsilon_0 \quad (\text{IV.21})$$

Nous reportons sur les figures IV.15 (a) (b) et IV.16, les variations de la partie imaginaire ε'' de la permittivité diélectrique complexe, de la tangente des pertes et de la conductivité électrique en fonction de la fréquence pour différents niveaux de dopage de phosphore.

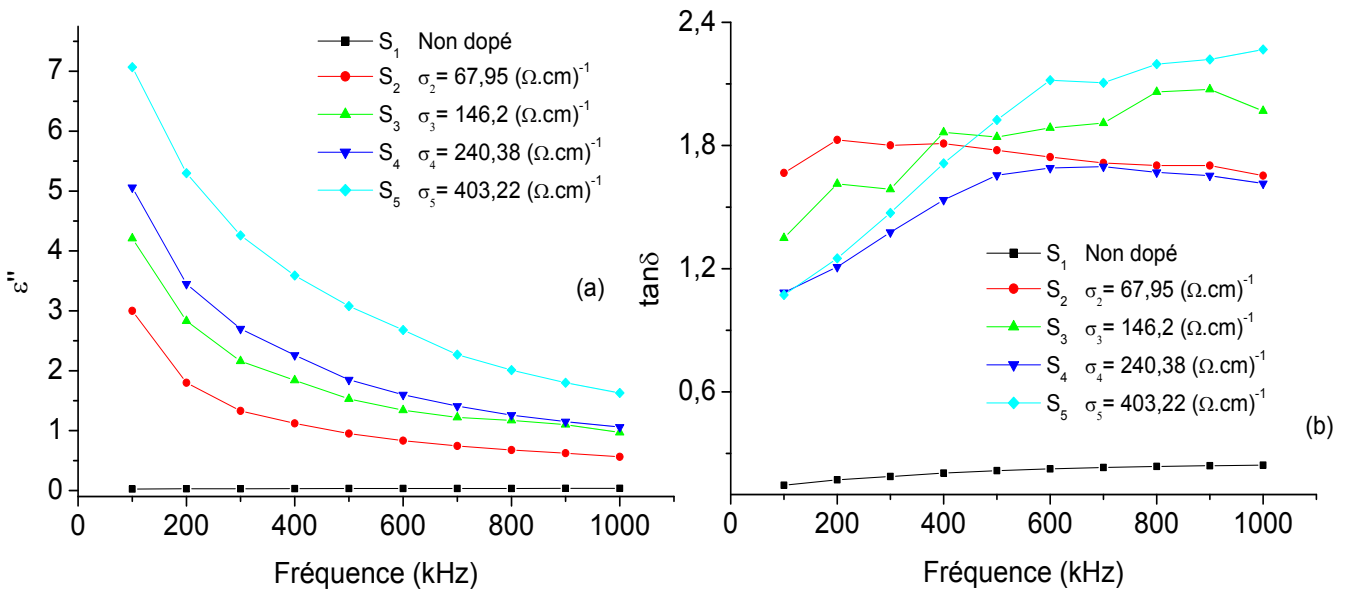


Figure IV.15. Variation en fonction de la fréquence pour différents niveaux de dopage : (a) de la partie imaginaire ε'' ; (b) des pertes diélectriques $\tan \delta$.

La dépendance en fréquence de ε' et ε'' du diélectrique de la capacité PolySi/SiO₂/p-Si pour différents niveaux de dopage, telle que c'est visualisé sur les figures IV.13 (a) et figure IV.15 (a), à partir des valeurs mesurées de la capacité et de la conductance, montre clairement une diminution de ε' et ε'' avec l'augmentation de la fréquence et un comportement inverse vis-à-vis du niveau du dopage. Lorsque la fréquence augmente, les contributions de l'interface, dipolaire ou de la polarisation ionique deviennent inefficaces. En outre, la diminution de ε' et de ε'' avec l'augmentation de la fréquence est expliquée par le fait que l'état d'interface ne peut pas suivre le signal alternatif c'est-à-dire que les dipôles inter-faciaux ont moins de temps pour s'orienter en direction du champ alternatif [95, 96].

Nous avons noté cela, particulièrement dans la gamme hautes fréquences, où les valeurs de ε' deviennent plus proches que les valeurs de ε'' . Ce comportement de ε' et de ε'' peut être dû aux états d'interface qui ne peuvent pas suivre le signal alternatif en haute fréquence, parce que les durés de vie τ des charges emprisonnées à l'interface est beaucoup plus grande que $1/\omega$ à une fréquence assez élevée. Plusieurs auteurs ont relevé un tel comportement [84, 85, 97,98]. Aux basses fréquences, tous les quatre types de processus de polarisation, c.-à-d., la polarisation électronique, ionique, dipolaire, et inter-faciale ou extérieure contribuent normalement aux valeurs de ε' et ε'' [99].

Les valeurs du ε' augmentent avec l'augmentation du niveau de dopage. Ce serait dû au bas coefficient de diffusion dans l'oxyde, qui joue le rôle de l'obstacle pour le phosphore. Quand le niveau de dopage est augmenté la mobilité des porteurs de charge augmente. D'ailleurs, les sites de piégeage étant saturés, les porteurs deviennent disponibles pour la polarisation électronique et induisent par conséquent une augmentation de ε' et de ε'' du matériau diélectrique.

Comme cela peut être vu sur la figure IV.15 (b), le facteur $\tan\delta$ augmente globalement avec l'augmentation de la fréquence et le niveau de dopage, dans la plage de fréquences étudiée. Il atteint son maximum entre 600 et 900 kHz, pour ensuite commencer à diminuer au delà.

La figure IV.16, illustre la dépendance en fréquence de la conductivité électrique alternative pour plusieurs niveaux de dopage.

Il est clair que la conductivité augmente avec l'augmentation de la fréquence et le niveau de dopage. Un comportement similaire est observé dans la littérature [99, 100,101 ,102]. Il est à relier à la résistance série qui diminue avec l'augmentation de la fréquence et le niveau de dopage. L'origine de la dépendance en fréquence de la conductivité est dans le phénomène de relaxation. La présence des porteurs de charge mobiles, explique ce fait.

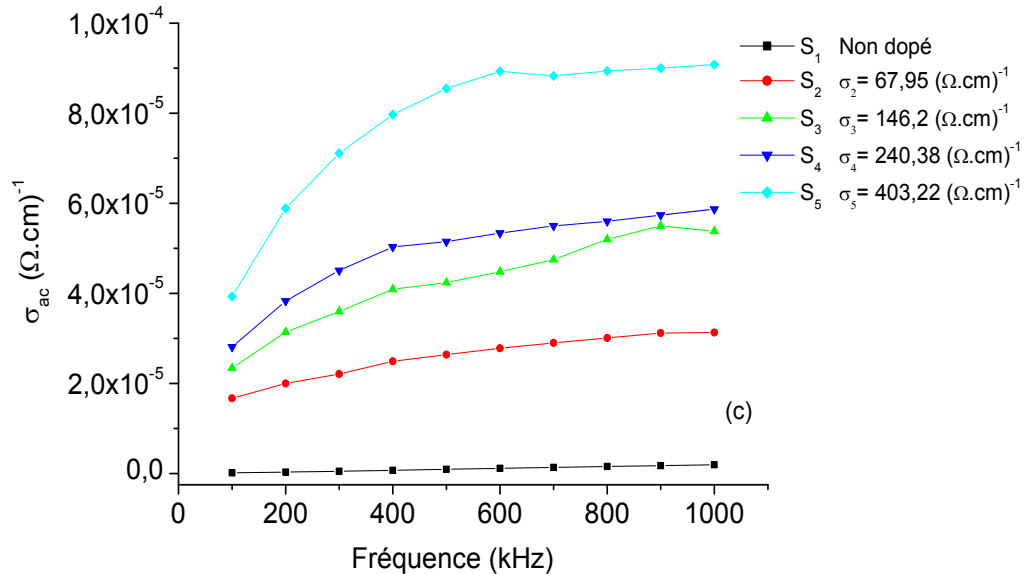


Figure IV.16. Dépendance en fréquence de la conductivité électrique alternative de la structure PolySi/SiO₂/p-Si pour plusieurs niveaux de dopage.

IV. 2. Influence de l'épaisseur d'oxyde

La couche interfaciale de l'isolant (ici SiO₂) de la structure métal-isolant-semi-conducteur (MOS) joue un rôle important dans les caractéristiques électriques de ces structures [91]. L'existence de la couche d'oxyde peut avoir une forte influence sur des caractéristiques électriques et diélectriques des structures MOS.

IV.2.1. Propriétés électriques

Les Figure IV.17. (a), (b) et (c), Figure IV.18 (a) (b) et (c) montrent la dépendance en tension des caractéristiques mesurés $C-V$ et $G-V$ à la plage de fréquence 100kHz-1MHz des structures MOS PolySi /SiO₂/p-Si ont des épaisseurs d'oxyde différentes 100 nm, 200 nm et 300 nm, La tension de polarisation a été variée entre -10 et +10V.

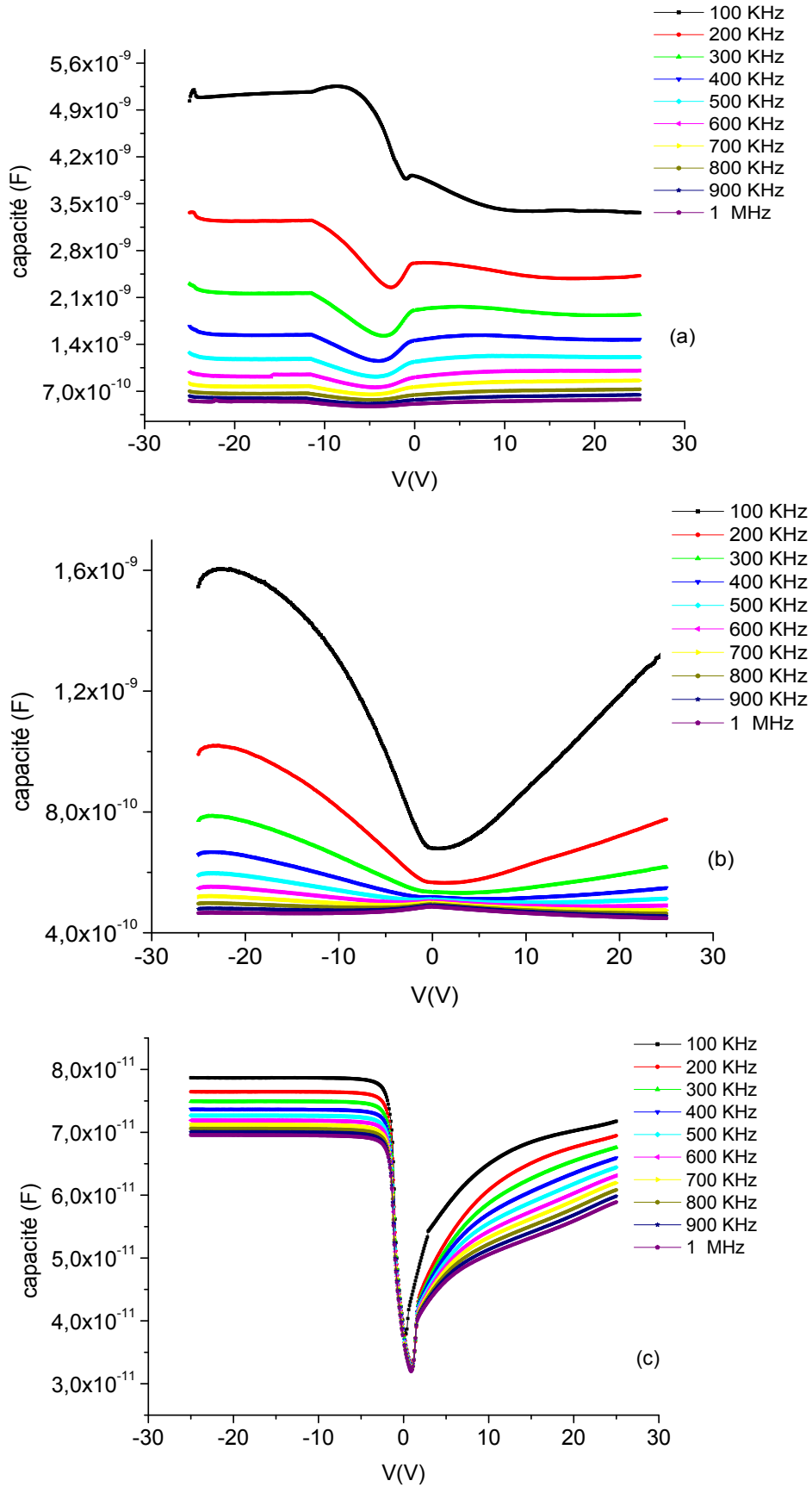


Figure IV.17. Caractéristiques C(V) des structures Polysi-oxyde-MonoSi pour une épaisseur d'oxyde : (a) 100 nm, (b) 200 nm, (c) 300 nm.

On observe à partir des figures IV.17 (a) (b) (c) que les courbes $C-V$ et $G-V$ ont trois régions correspondantes aux trois régimes d'accumulation, de déplétion et d'inversion. Il est remarquable que les valeurs de la capacité de la structure diminuent avec l'augmentation de la fréquence et l'épaisseur de la couche d'oxyde. Ceci serait dû à l'épaisseur d'oxyde réelle et au décalage de la distribution de charges à l'interface Si/SiO₂ [103]. Les valeurs de la capacité et de la conductance dépendent d'un certain nombre de paramètres tels que l'épaisseur et la formation de la couche d'oxyde, de la résistance série et de la distribution d'énergie ou densité des états d'interface [104].

IV.2.1.1 Relevé de caractéristiques $G(V)$

Comme nous l'avons déjà cité précédemment, l'évaluation de la densité des états d'interface se fait par l'utilisation de la méthode de conductance $G(V)$.

La figure IV.18, représente les courbes $G(V)$ obtenues sous obscurité sur les structures MOS à grille de polysilicium, pour différentes fréquences et plusieurs épaisseurs de la couche d'oxyde.

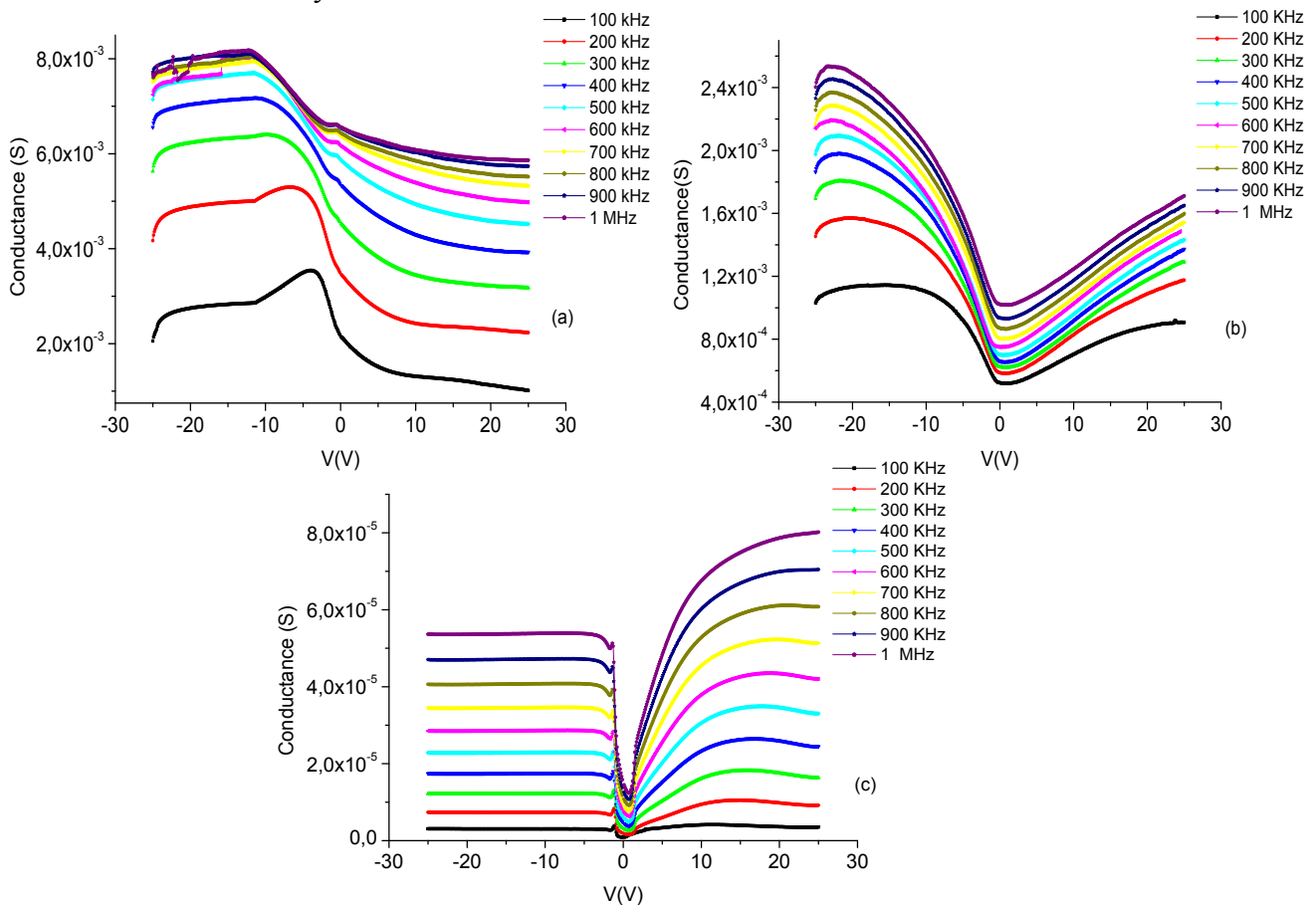


Figure IV.18. Caractéristiques $G(V)$ des structures Polysi-oxyde-MonoSi pour une épaisseur d'oxyde : (a) 100 nm, (b) 200 nm, (c) 300 nm.

1. Détermination du dopage N_A

On peut déterminer le niveau de dopage à l'interface oxyde-substrat par la méthode citée précédemment et basée sur l'équation (IV.8). Cette dernière montre qu'il suffit de calculer la pente de la courbe $1/C^2(V)$ pour déduire le dopage.

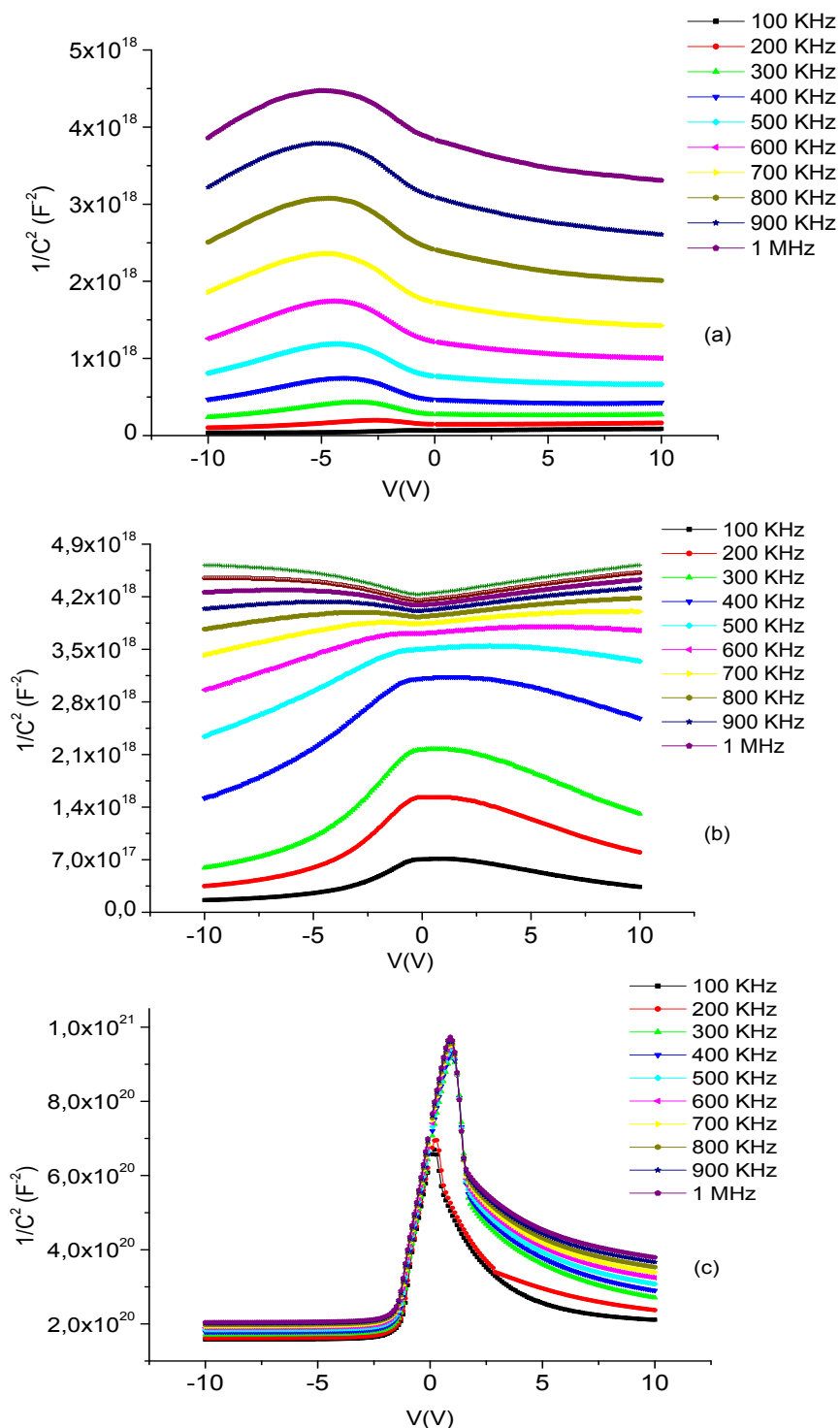


Figure IV.19. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS pour une épaisseur d'oxyde : (a) 100 nm, (b) 200 nm, (c) 300 nm.

Les valeurs du niveau de dopage à l'interface oxyde-substrat Si-SiO₂ sont illustrées sur la figure IV.20.

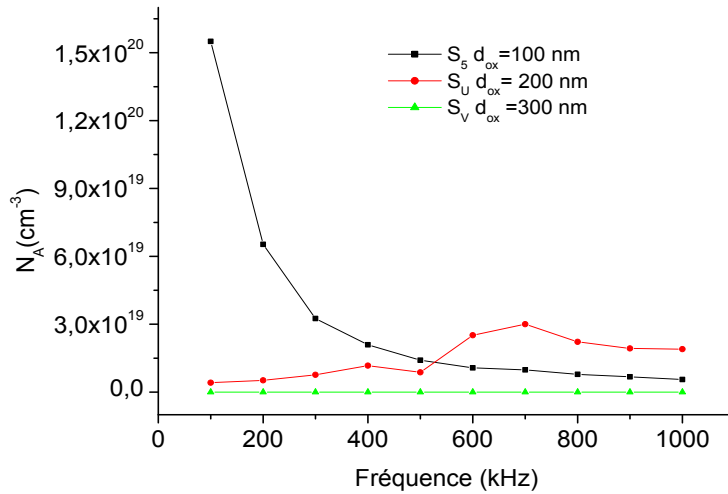


Figure IV.20. Evolution du niveau de dopage du substrat en fonction de la fréquence pour plusieurs épaisseur d'oxyde : (a) 100 nm, (b) 200 nm, (c) 300 nm.

D'après la figure IV. 20, il y a une nette diminution de la concentration des porteurs du substrat à l'interface oxyde-substrat avec l'augmentation de l'épaisseur d'oxyde aux basses fréquences. Cela est expliqué par le phénomène de diffusion de dopants à travers la couche d'oxyde qui possède une faible épaisseur.

2. Détermination de la résistance série R_s

La résistance série est estimée selon l'équation (IV.2) précédente et les résultats de calcul obtenus sont reportés sur la figure IV.21 ci-dessous. Les valeurs mesurées de la capacité et de la conductance sont tirées des figures IV.17 (a) (b) (c) et IV.18 (a) (b) (c).

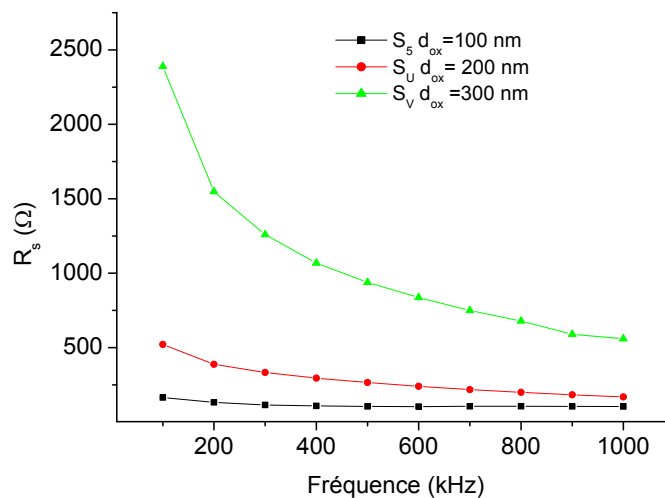


Figure IV.21. Dépendance envers la fréquence de la résistance série, des structures PolySi /SiO₂/MonoSi pour différentes épaisseurs d'oxyde : 100 nm, 200 nm et 300 nm.

La figure IV.21 représente la dépendance en fréquence de la résistance série des structures PolySi /SiO₂/MonoSi pour différentes épaisseurs d'oxyde 100 nm, 200 nm et 300 nm. À partir de cette figure on observe que les valeurs de la résistance série décroissent avec l'augmentation de la fréquence. On observe également d'une façon claire la dépendance de R_s envers l'épaisseur d'oxyde dont l'effet se traduit par une nette augmentation lorsque la couche d'oxyde est plus épaisse. Ceci est expliqué par la réduction de la densité des états d'interface donc l'augmentation de la résistance série.

3. Densité des états d'interface N_{ss}

Pour déterminer la densité des états d'interface N_{ss} on utilise la méthode de conductance sur la plage de fréquence de mesure 100 kHz - 1MHz, en appliquant la relation (IV.11) cité précédemment. Les résultats de ce calcul sont rassemblés sur la figure IV.22 pour différentes fréquences avec comme paramètre l'épaisseur de la couche d'oxyde. Trois valeurs de ce paramètre ont été considérées : 100, 200 et 300 nm.

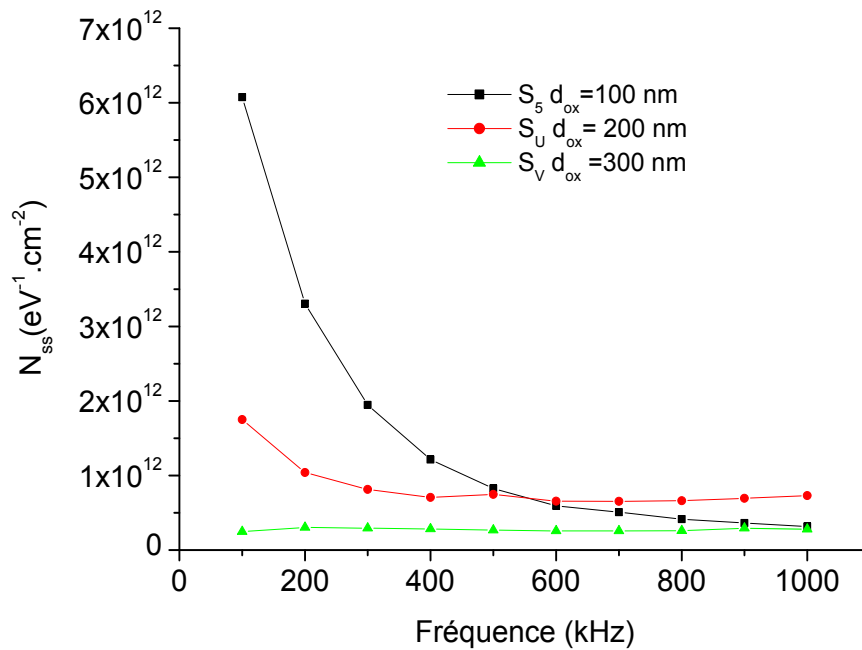


Figure IV.22. Variation de la densité d'états d'interface des structures PolySi/Oxyde/cSi pour les épaisseurs d'oxyde : 100 nm, 200 nm et 300 nm.

D'après cette figure, on constate que les valeurs de la densité des états d'interface diminuent avec l'augmentation de la fréquence. Ce comportement tend à disparaître pour des épaisseurs d'oxyde suffisamment élevées.

D'un autre côté, la densité N_{ss} dépend beaucoup de l'épaisseur de la couche d'oxyde, et varie dans le sens inverse de cette dernière, en deçà d'une certaine fréquence. En conséquence, les pièges d'interface et les défauts ne peuvent pas empêcher la construction d'un dispositif MOS si l'épaisseur de l'oxyde n'est pas trop faible.

4. Charges fixes dans l'oxyde

On utilise les relations (IV.9) et (IV.10) citées précédemment, pour déterminer la quantité de charges fixes. Les résultats qui en découlent sont représentés sur la figure IV.23.

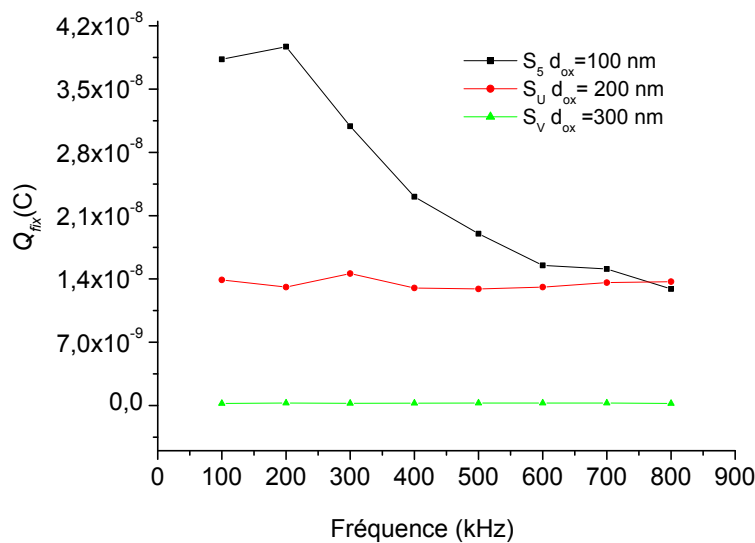


Figure IV.23. Évolution de la charge fixe en fonction de la fréquence, pour plusieurs épaisseurs d'oxyde.

Sur la figure IV.23, est présentée l'évolution de la quantité de charge fixe en fonction de la fréquence pour différentes épaisseurs de la couche d'oxyde, dans le cas de structures MOS à grille de polysilicium dopé au phosphore. On remarque d'après cette figure que la charge fixe dans l'oxyde décroît lorsque la fréquence augmente, pour de faibles épaisseurs d'oxyde, tandis que pour une fréquence donnée, la quantité Q_{fix} est d'autant plus faible que la couche d'oxyde est plus épaisse. Ce comportement est à relier à l'augmentation de la diffusion de phosphore à travers la couche d'oxyde, car l'oxyde joue le rôle d'obstacle devant les atomes de phosphore. La présence de phosphore dans l'oxyde introduit des charges fixes positives et perturbe la tension de bandes plates de la structure d'autant plus fortement que l'épaisseur d'oxyde diminue.

IV.2.2. Propriétés diélectriques

Les propriétés diélectriques sont déterminées aux différentes valeurs de fréquence pour plusieurs épaisseurs d'oxyde à partir des mesures de C_m et G_m/ω . L'expression complexe de la permittivité diélectrique citée précédemment (équation IV.12) ainsi que les relations (IV.13), (IV.19), (IV.20) et (IV.21), ont été utilisées pour décrire les propriétés diélectriques.

La partie réelle ε' de la permittivité diélectrique complexe d'une structure MOS est calculée à partir des valeurs mesurées de la capacité C_m dans la région d'accumulation, pour différentes fréquences, par la relation (IV.13).

La figure IV.24 (a) (b), représente la dépendance en fréquence de la partie réelle ε' de la permittivité diélectrique complexe en échelle linéaire et en échelle logarithmique.

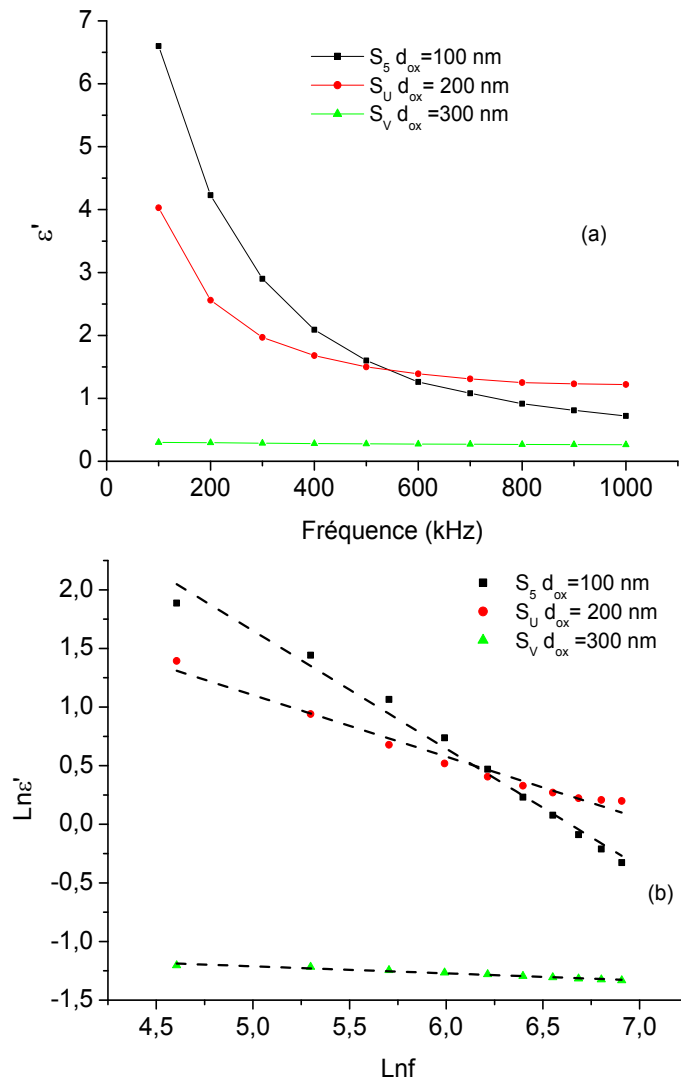


Figure IV.24. Variation de ε' en fonction de la fréquence : (a) échelle linéaire, (b) échelle logarithmique.

La variation linéaire des résultats en échelle logarithmique (figure IV.24 (b)) montre clairement que sur la plage de fréquences considérée, la grandeur diélectrique ε' évolue conformément à la relation (IV.14) et ce quelque soit l'épaisseur de la couche d'oxyde. Il est à noter cependant que les constantes de fit K_1 et K_2 dépendent de l'épaisseur d'oxyde.

Concernant la partie imaginaire ε'' de la permittivité complexe et les pertes diélectriques $\tan\delta$, leurs évolutions sont représentées sur les figures IV.25 (a) et IV.25 (b) ci-dessous, en fonction de la fréquence, pour les trois épaisseurs d'oxyde considérées.

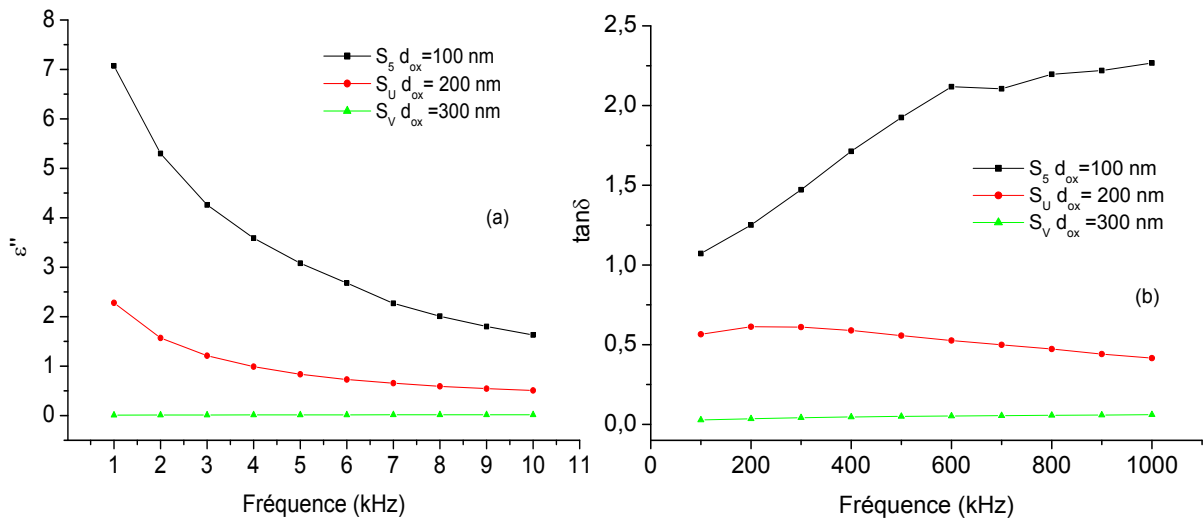


Figure IV.25. Variation de ε'' et $\tan\delta$ en fonction de la fréquence pour différentes épaisseurs d'oxyde.

La dépendance en fréquence de ε' et ε'' d'une capacité PolySi/SiO₂/p-Si pour différentes épaisseurs d'oxyde est montrée sur les figures IV.24 (a) et IV.25 (a), après déduction à partir des valeurs mesurées de la capacité et de la conductance. Les deux grandeurs ε' et ε'' diminuent avec l'augmentation de la fréquence et de l'épaisseur de la couche d'oxyde. La diminution de ε' et de ε'' avec l'augmentation de l'épaisseur d'oxyde est expliquée par le fait que les états d'interface ne peuvent pas suivre les variations du signal alternatif c'est-à-dire que les dipôles inter-faciaux ont moins de temps pour s'orienter en direction du champ alternatif [95,96]. La variation de la tangente des pertes diélectriques ($\tan\delta$) est illustrée sur la figure IV.25 (b). Il est clair que les pertes diélectriques diminuent largement lorsqu'on augmente l'épaisseur d'oxyde, sur toute la plage de fréquences, tandis qu'un comportement de croissance ou de décroissance est constaté vis-à-vis de la fréquence est observé selon la valeur de l'épaisseur d'oxyde.

La figure IV.26 ci-dessous représente la dépendance en fréquence de la conductivité électrique alternative pour plusieurs épaisseurs d'oxyde. Il en ressort clairement que la conductivité augmente avec l'augmentation de la fréquence et diminue avec l'augmentation de l'épaisseur d'oxyde. Ceci est à relier à la résistance série qui diminue avec l'augmentation de la fréquence et augmente avec l'augmentation de l'épaisseur d'oxyde.

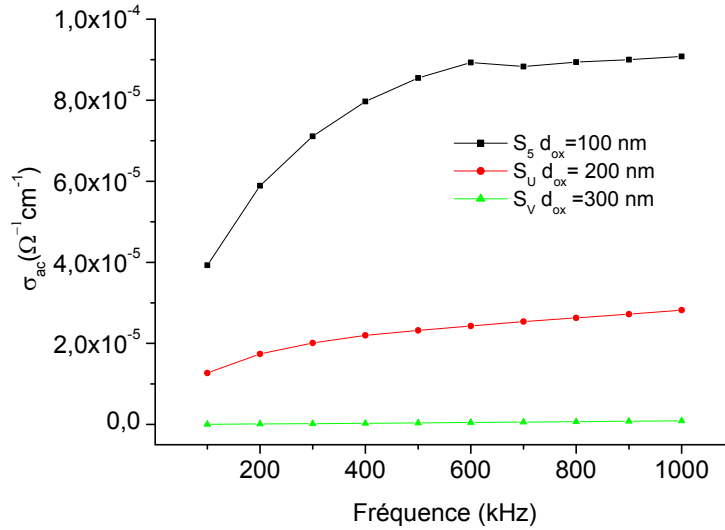


Figure IV.26. Dépendance en fréquence de la conductivité électrique alternative pour différentes épaisseurs d'oxyde (100, 200 et 300 nm).

L'impédance complexe (Z^*) et les formalismes électriques complexes de module (M^*) ont été discutés par divers auteurs en ce qui concerne l'analyse des matériaux diélectriques [72, 105]. L'impédance complexe ou la constante diélectrique complexe ($\epsilon^* = 1/M^*$) des données ont été transformées en formalisme de M^* utilisant la relation suivante :

$$M^* = \frac{1}{\epsilon^*} = M' + iM'' = \frac{\epsilon'}{\epsilon'^2 + \epsilon''^2} + i \frac{\epsilon''}{\epsilon'^2 + \epsilon''^2} \quad (\text{IV.22})$$

Les figures IV.27 (a) et IV.27 (b) montrent les variations de la partie réelle M' et imaginaire M'' du module électrique M^* en fonction de la fréquence pour la structure PolySi/SiO₂/p-Si obtenue par l'équation (IV.22). Comme on peut l'observer, M' et M'' augmentent lorsque la fréquence augmente pour les trois épaisseurs de la couche d'oxyde. Des études semblables ont été rapportées dans la littérature [72,83, 95,105].

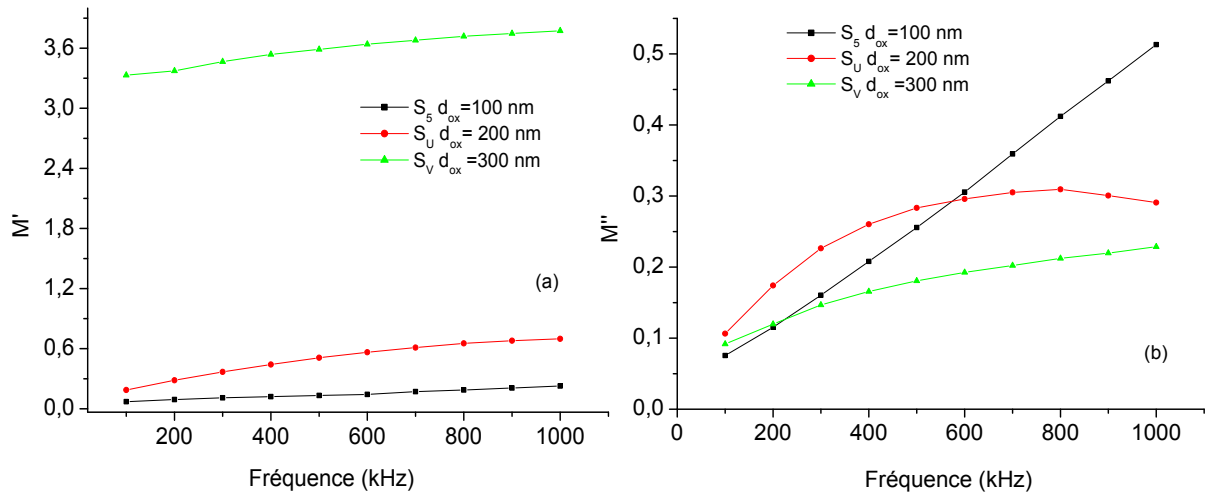


Figure IV.27. Dépendance en fréquence de la : (a) partie réelle, (b) partie imaginaire, du module électrique M^* pour différentes épaisseurs d'oxyde.

V. Série d'échantillons E

Nous rappelons que cette série (notée E), est composée d'échantillons PolySi-Oxyde-MonoSi dont le polysilicium est moyennement dopé au phosphore par diffusion ou non dopé, et ayant une épaisseur de 100 nm. Cette couche est déposée sur un substrat de monosilicium oxydé thermiquement avec une épaisseur d'oxyde de 100 nm.

V.1. Influence de la fréquence, du niveau de dopage et du recuit

Les caractéristiques $C-V$ et $G-V$ des échantillons E ($d_{poly} = 100$ nm) ont été mesurées sur la gamme de fréquence allant de 100 KHz à 1 MHz, en utilisant un analyseur d'impédance. Ces caractéristiques ont permis de déterminer plusieurs paramètres électriques et diélectriques pour voir l'influence de la fréquence, du niveau de dopage et du recuit.

V.1.1. Propriétés électriques

Sur la plage de fréquence 100 KHz - 1 MHz et pour différents niveaux de dopage, on peut déterminer les paramètres électriques tels que R_s , N_A , N_{ss} et Q_{fix} à partir des mesures $C-V$ et $G-V$ et aussi les mesures avant et après recuit.

V.1.1.1. Tracé de caractérisation C(V)

Les figures IV.28 (a) (b) et IV.29, représentent l'allure des courbes expérimentales C(V) d'une capacité MOS de type P sur la plage de fréquences 100 kHz - 1MHz, sous obscurité, avant et après recuit à 1000°C pendant 30 minutes. Comme auparavant, l'exploitation des résultats de cette caractérisation repose sur la mesure de la capacité de la structure MOS entre les électrodes de grille et de contact arrière.

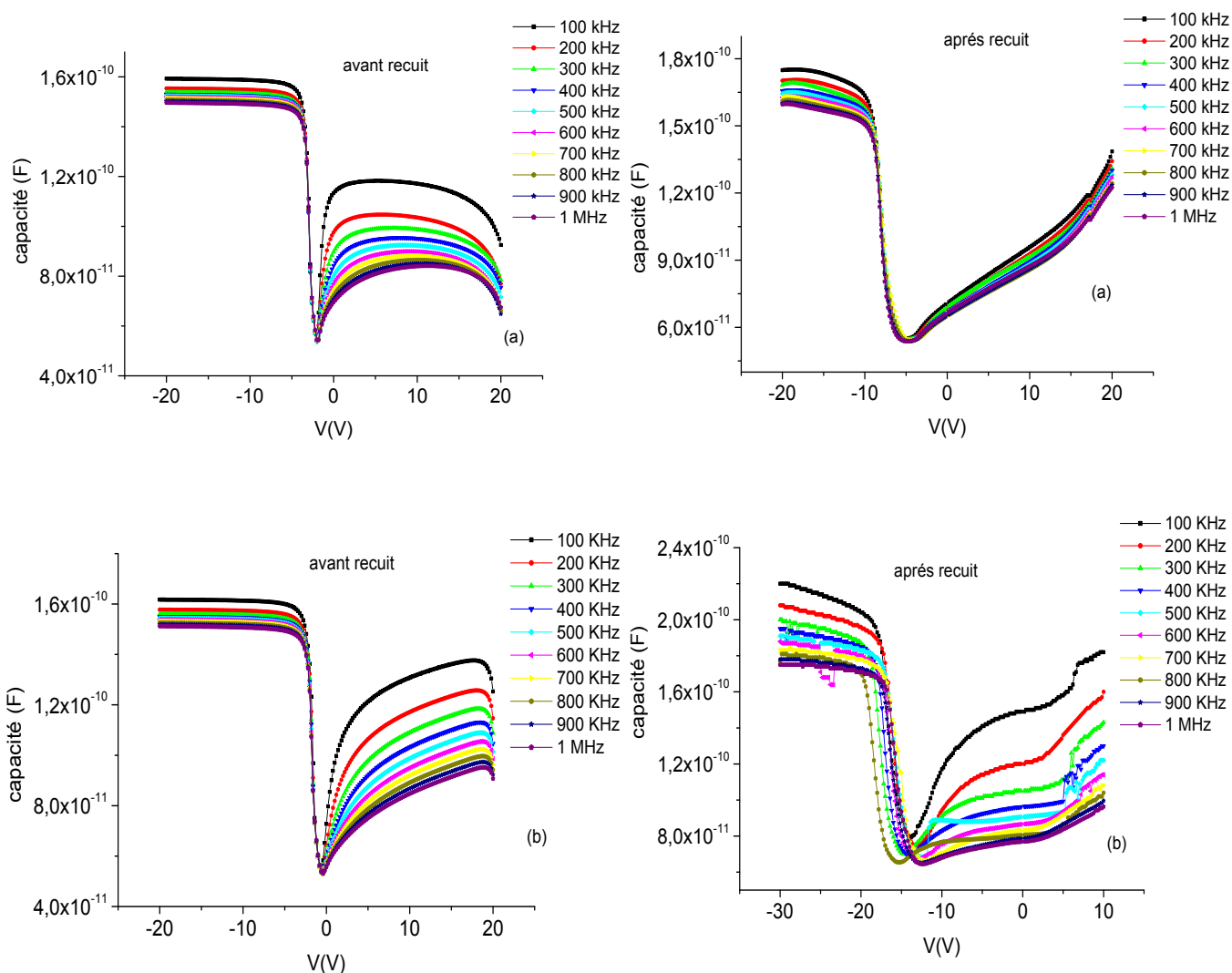


Figure IV.28. Caractéristiques C(V), avant et après recuit, des structures MOS à PolySi d'épaisseur 100 nm pour un niveau de dopage : (a) non dopé, (b) $5,25 \cdot 10^{18} \text{ cm}^{-3}$.

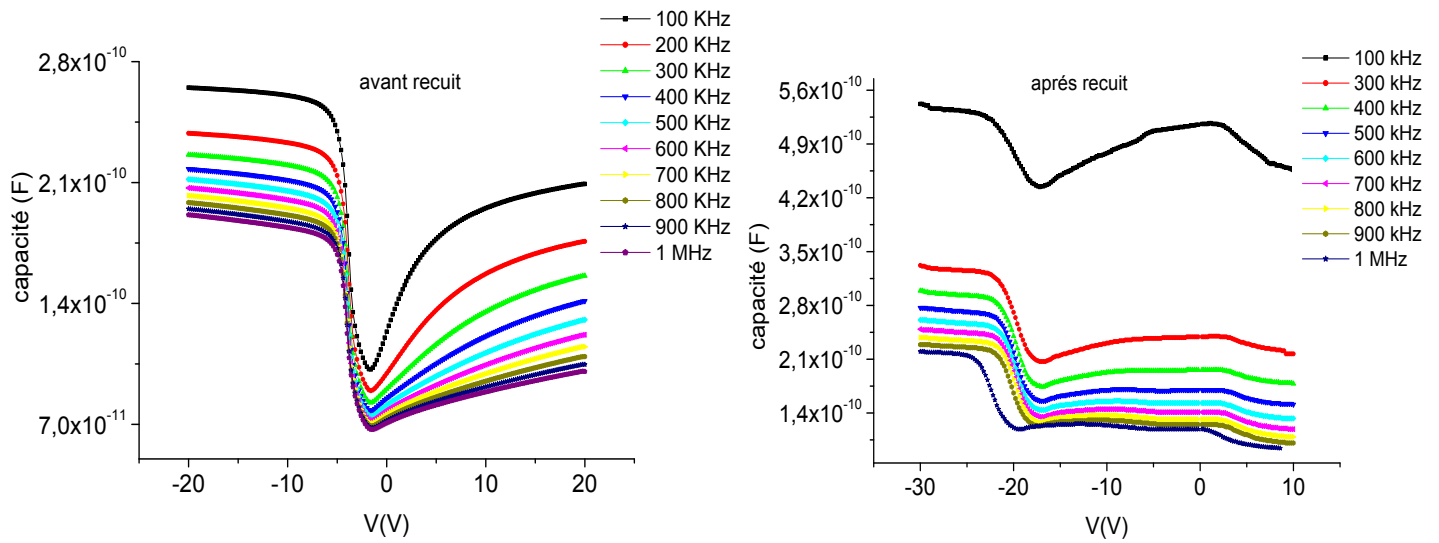


Figure IV.29. Caractéristiques $C(V)$, avant et après recuit, des structures MOS à PolySi d'épaisseur 100 nm pour un niveau de dopage $1,88 \cdot 10^{19} \text{ cm}^{-3}$.

On observe d'après ces figures, que l'effet de la fréquence, du niveau de dopage et du recuit est bien identifié sur les courbes $C(V)$. En effet, l'influence de ces trois paramètres se traduit par des décalages de courbes et des valeurs plus importantes. D'une façon générale, la valeur de la capacité diminue avec l'augmentation de la fréquence [14, 68, 69], augmente avec le niveau de dopage et lorsque les structures sont recuites [106]. Comme on l'a déjà vu auparavant, il ya une amélioration dans les caractéristiques électriques du polysilicium utilisé comme grille pour cette capacité MOS. L'augmentation de la capacité lorsque les structures sont recuites, peut être dû à la formation inter-faciale des charges spatiales [107].

V.1.1.2. Relevé de caractéristiques $G(V)$

L'évaluation de la densité des états d'interface N_{ss} se fait par l'utilisation de la méthode de conductance, la résistance série R_s et les propriétés diélectriques, ce qui exige le tracé de la courbe $G(V)$.

La figures IV.30 (a), (b) et (c), représentent les courbes $G(V)$ obtenues sur les structures MOS à grille de polysilicium, différemment dopés, sous obscurité et sous divers fréquences, avant et après recuit.

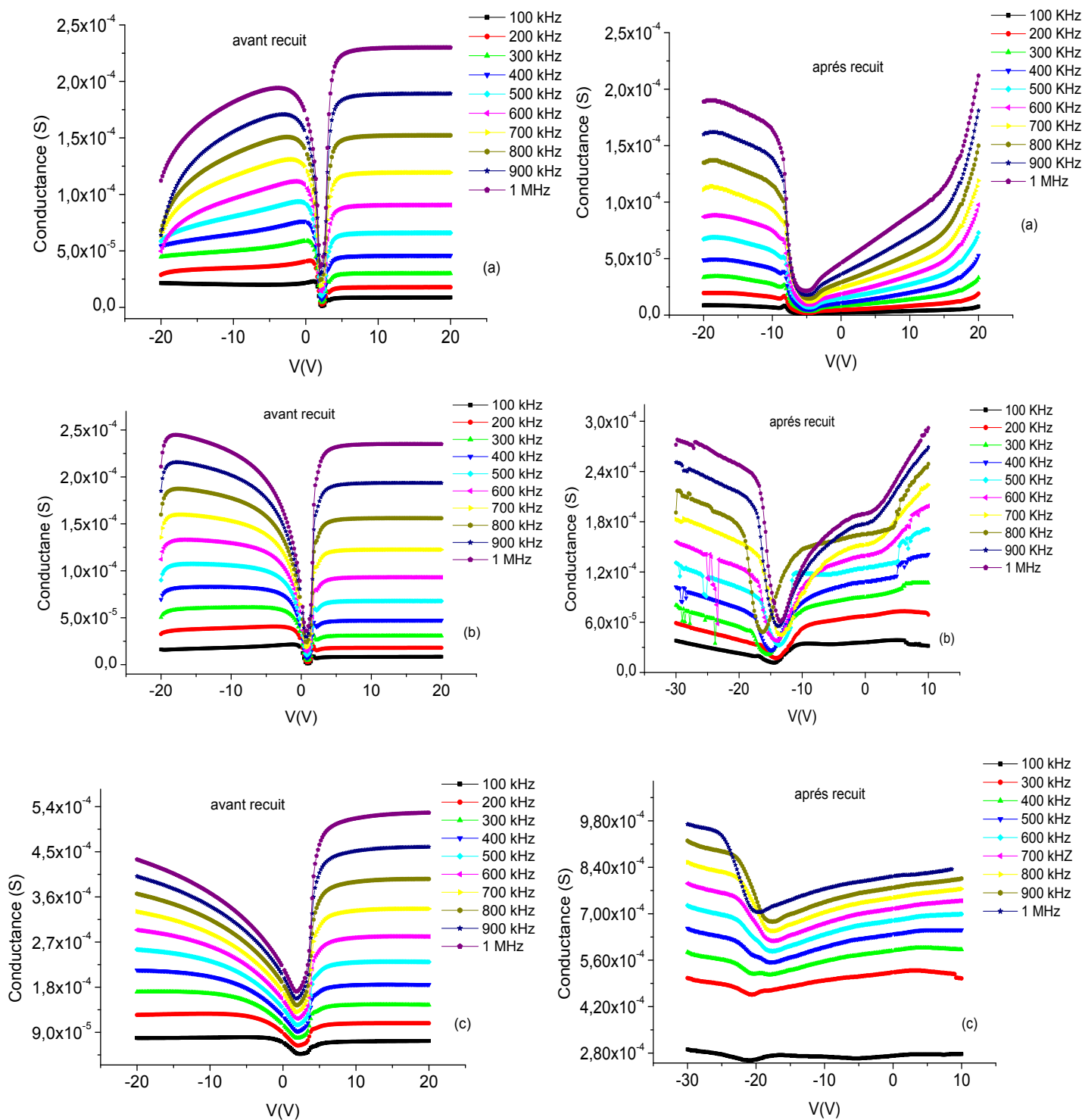


Figure IV. 30. Caractéristiques G(V) avant et après recuit, des structures MOS à PolySi d'épaisseur 100 nm pour un niveau de dopage : (a) non dopé, (b) $5,25 \cdot 10^{18} \text{ cm}^{-3}$, (c) $1,88 \cdot 10^{19} \text{ cm}^{-3}$.

On observe sur les figures IV.30 (a), (b) et (c), que les valeurs de la conductance des structures MOS augmentent après un recuit, ce comportement est attribué à la restructuration et aux réarrangements moléculaires des états d'interface et de la résistance série, donnant lieu à une distribution particulière de ces états dans la structure MOS.

1. Détermination de la résistance série R_s

Pour déterminer la résistance série R_s d'une structure MOS, on utilise l'admittance équivalente à un circuit RC parallèle comme cité précédemment.

Les résultats de calcul de la résistance série issus de l'application de l'équation (IV.2) sont reportés sur la figure IV.31. (a) et (b), à partir des valeurs mesurées de la capacité et de la conductance.

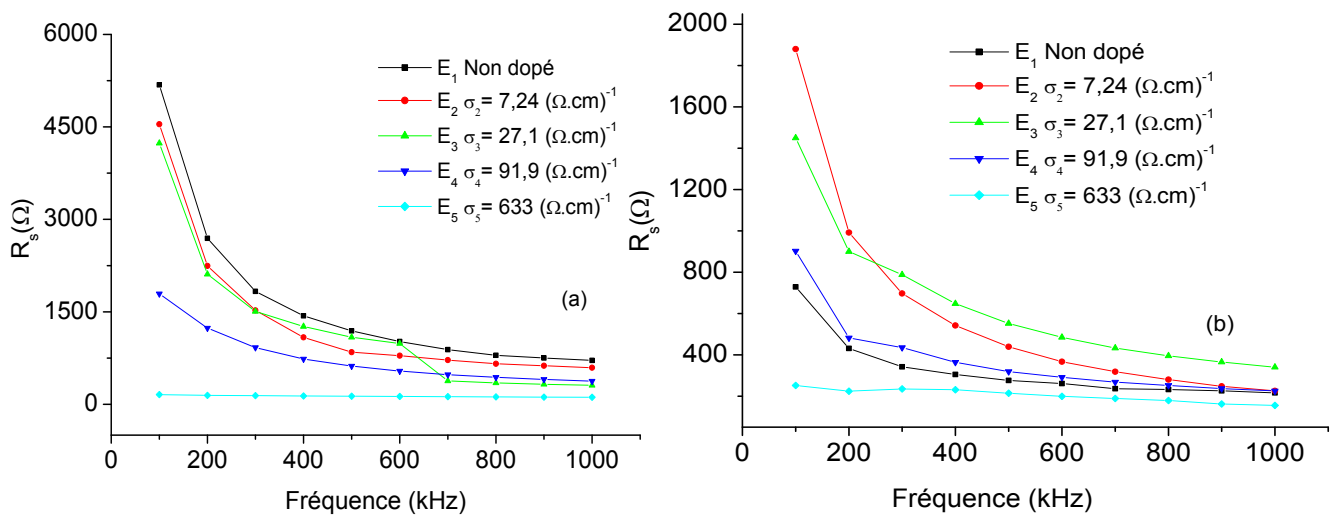


Figure IV.31. Variation de la résistance série en fonction de la fréquence à différents niveaux de dopage : (a) avant recuit, (b) après recuit.

On remarque d'après la figure IV.31 (a) et (b), que les valeurs de R_s sont fortement dépendantes de la fréquence, du niveau de dopage et du recuit, avec globalement une nette décroissance lorsque la fréquence et/ou la concentration de dopants augmentent. Les dépendances de R_s envers la fréquence et le niveau de dopage sont attribuées à la distribution particulière des états d'interface et à la couche d'oxyde inter-faciale. Aussi, ces valeurs diminuent quand les échantillons subissent un recuit, et le phénomène est particulièrement accentué lorsque le polysilicium n'est pas dopé. Ceci peut être dû à la

redistribution des états d'interface et d'autre part ces résultats confirment l'amélioration des propriétés électriques de nos structures après le recuit.

2. Détermination de N_A

Pour déterminer la concentration des porteurs du substrat à l'interface oxyde-substrat par la méthode citée précédemment et basée sur l'équation (IV.8). Cette dernière montre qu'il suffit de calculer la pente de la courbe $1/C^2(V)$ pour déduire le dopage.

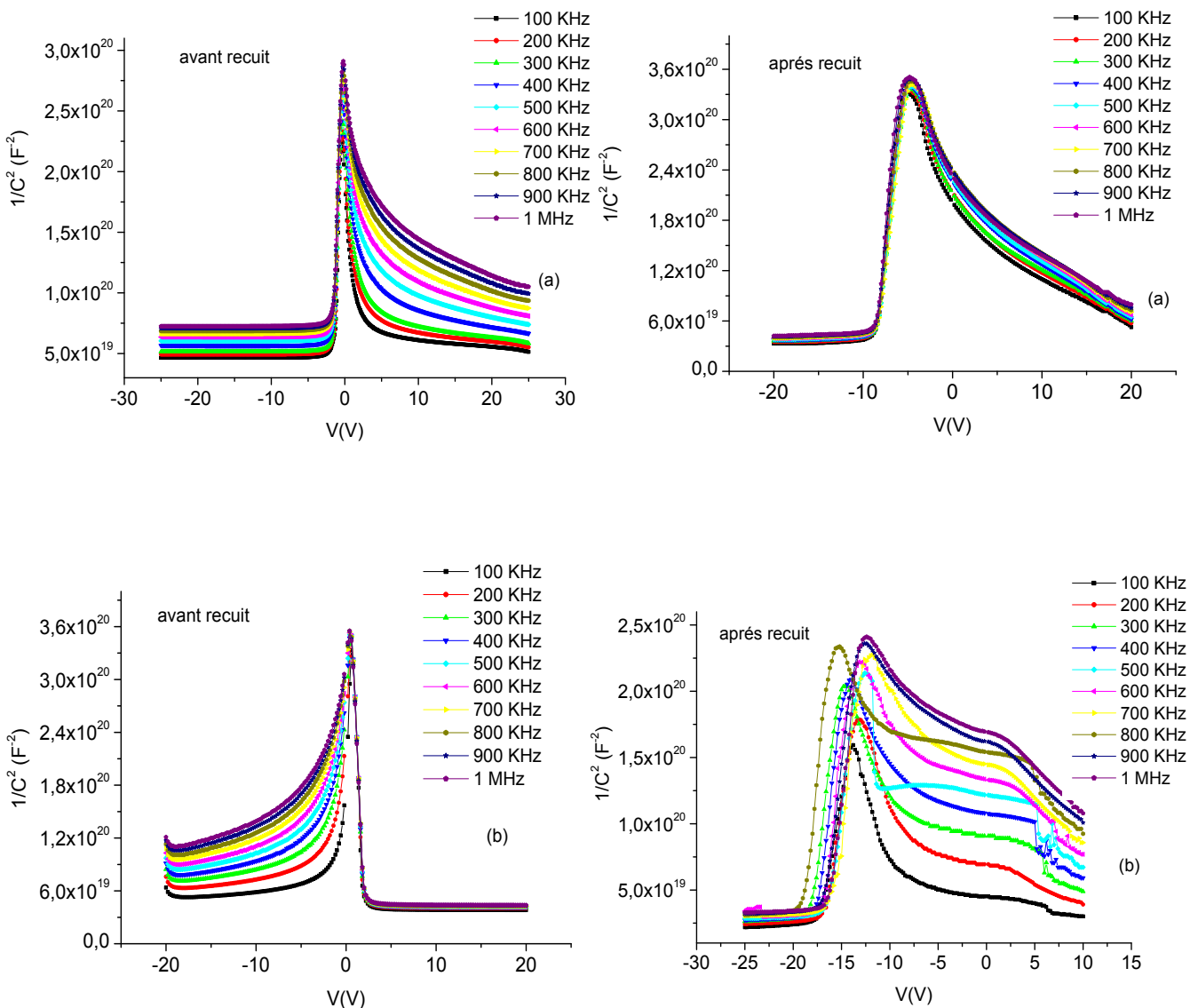


Figure IV.32. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS avant et après recuit : (a) non dopé, (b) $5,25 \cdot 10^{18} \text{ cm}^{-3}$.

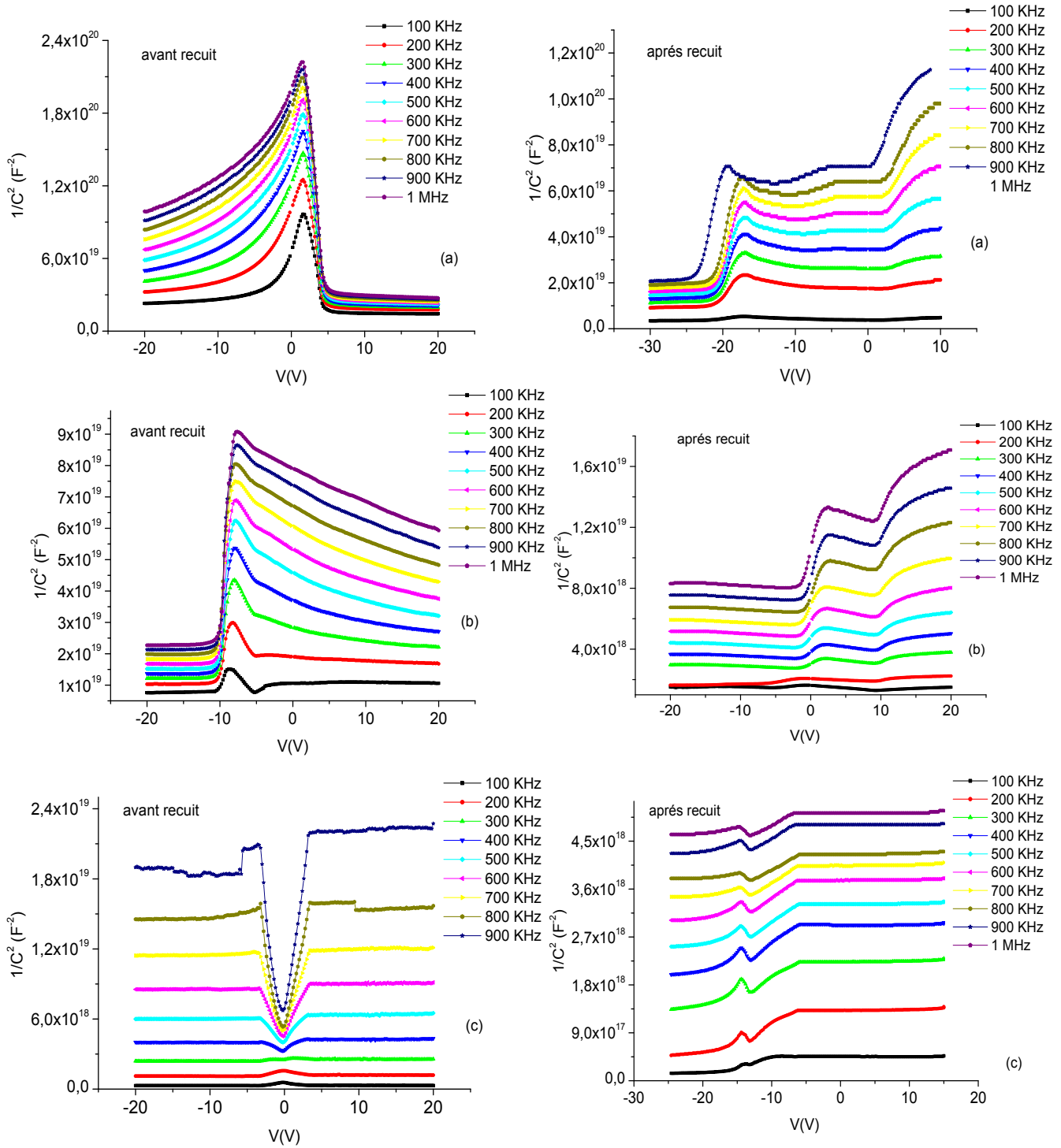


Figure IV.33. Courbes $1/C^2(V)$ en fonction de la fréquence des structures MOS avant et après recuit : (a) $1,88 \cdot 10^{19} \text{ cm}^{-3}$, (b) $6,60 \cdot 10^{19} \text{ cm}^{-3}$, (c) $1,27 \cdot 10^{20} \text{ cm}^{-3}$.

Les valeurs de la concentration des porteurs du substrat à l'interface oxyde-substrat (Si-SiO₂) obtenus à partir de la relation (IV.8) citée précédemment, sont illustrées sur la figure IV.34.

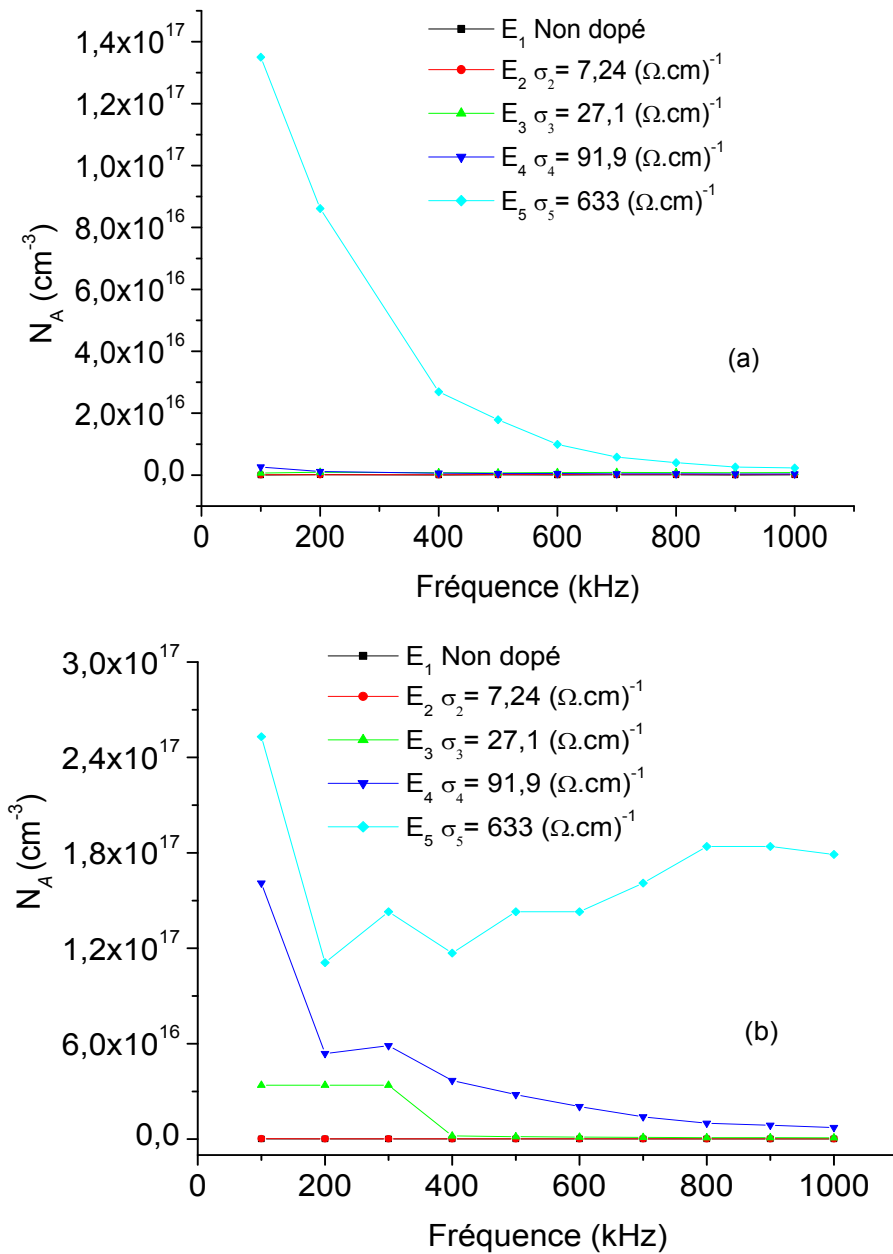


Figure IV.34. Niveau de dopage à l'interface oxyde/substrat en fonction de la fréquence pour différentes conductivités du polysilicium : (a) avant recuit, (b) après recuit.

On a indiqué auparavant que le substrat est faiblement dopé, donc à partir de la figure IV.34, il est clair qu'il y a une diffusion importante de dopants à travers la couche d'oxyde après le recuit. Il s'est avéré que le silicium déposé directement sous forme polycristalline (comme dans notre cas) possède une structure colonnaire, facilitant la diffusion de phosphore, par contre celui déposé sous forme amorphe puis recuit, possède une structure granulaire et des tailles de grains plus grandes, empêchant la diffusion de phosphore en grand nombre [108].

3. Quantité de charge fixe Q_{fix}

L'évolution de la quantité de charge fixe en fonction de la fréquence pour différents niveaux de dopage dans le cas de la série E, avant et après recuit, est représentée sur la figure IV.35.

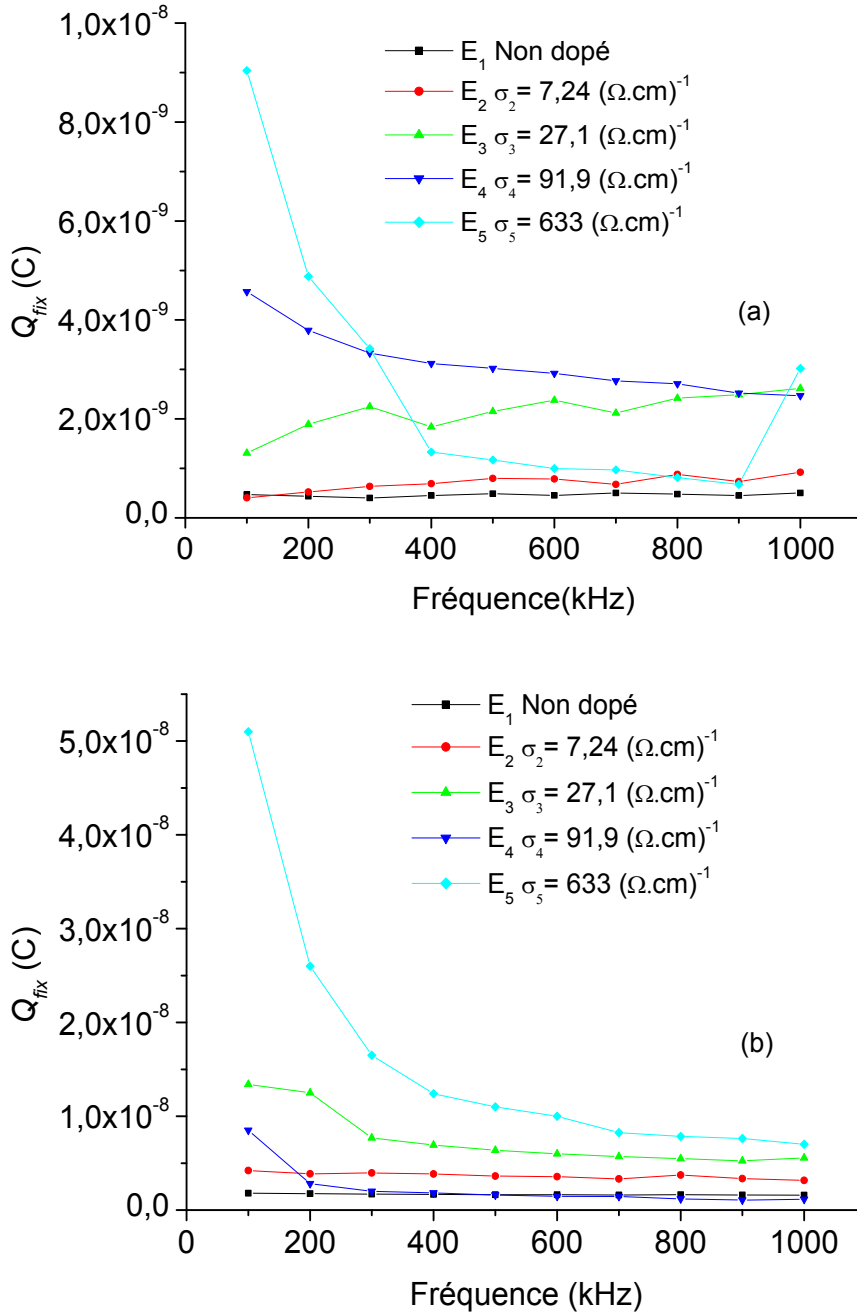


Figure IV.35. Évolution de la charge fixe en fonction de la fréquence pour différents niveaux de dopage : (a) avant recuit, (b) après recuit.

D'après les figures IV.35 (a) et IV.35 (b), les valeurs de la charge fixe diminuent avec l'augmentation de la fréquence. De plus, on note qu'elles varient dans le même sens que celui du niveau de dopage, ce qui peut être expliqué par le phénomène de diffusion des dopants à travers la couche d'oxyde, sachant que cette diffusion augmente par suite du recuit.

4. Densité des états d'interface N_{ss}

Pour déterminer la densité d'états d'interface N_{ss} on utilise la relation (IV.11) cité précédemment, en appliquant la méthode de la conductance sur la plage de fréquences de mesure 100 kHz - 1MHz.

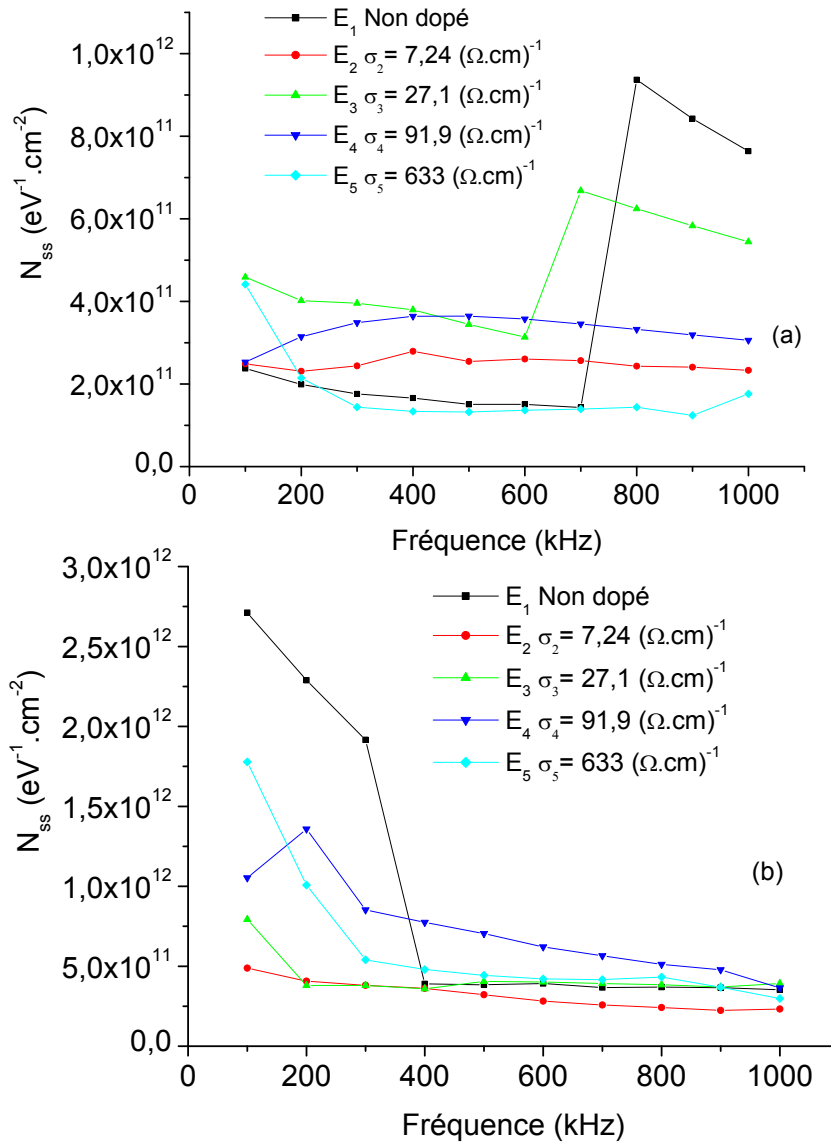


Figure IV.36. Évolution de la densité d'états d'interface en fonction de la fréquence pour différents niveaux de dopage : (a) avant recuit, (b) après recuit.

Les figures IV.36 (a) et IV.36 (b) représentent l'évolution, respectivement avant et après recuit, de la densité d'états d'interface en fonction de la fréquence pour différents niveaux de dopage. On remarque d'après ces figures que les valeurs de la densité d'état d'interface augmentent après le recuit, comme conséquence du phénomène de diffusion de l'impureté dopante.

V.1.2. Propriétés diélectriques

Nous reportons sur les figures IV.37 (a) et IV.38 (a), les variations sur la plage de fréquences 100kHz-1MHz, de la partie réelle ε' de la permittivité diélectrique complexe relative à la série d'échantillons E (dopés moyennement au phosphore), en fonction de la fréquence pour différents niveaux de dopage, avant et après recuit, respectivement. Les figures IV.37 (b) et IV.38 (b) donnent les mêmes résultats en échelle logarithmique.

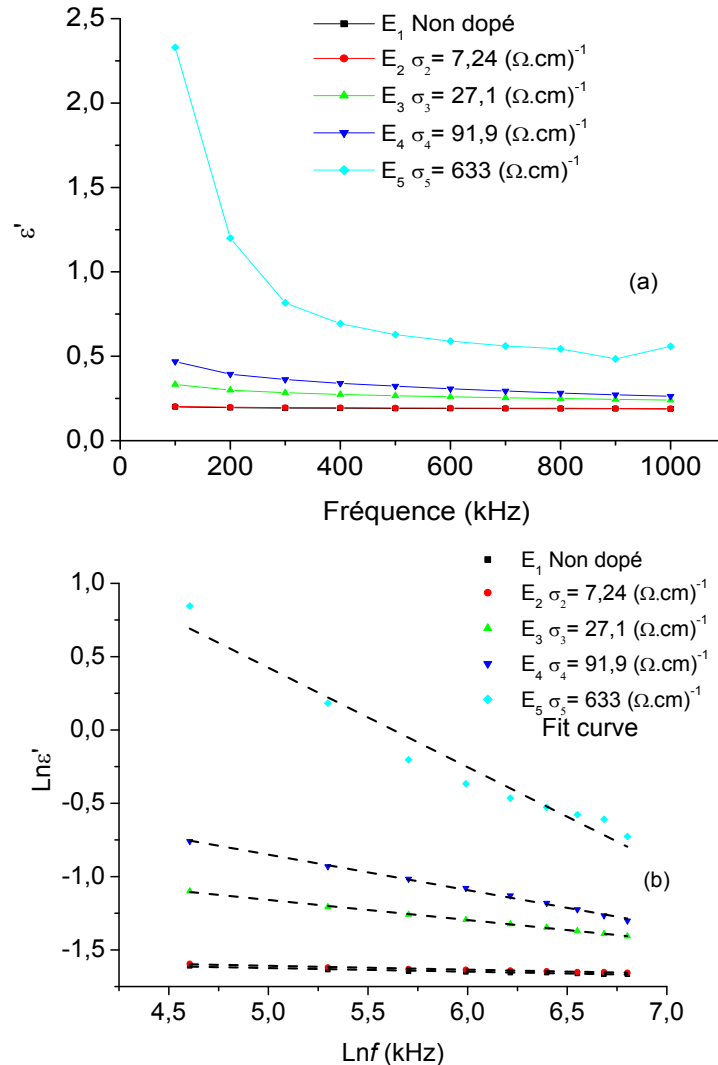


Figure IV.37. Variations avant recuit de ε' en fonction de la fréquence pour différents niveaux de dopage : (a) échelle linéaire, (b) échelle logarithmique.

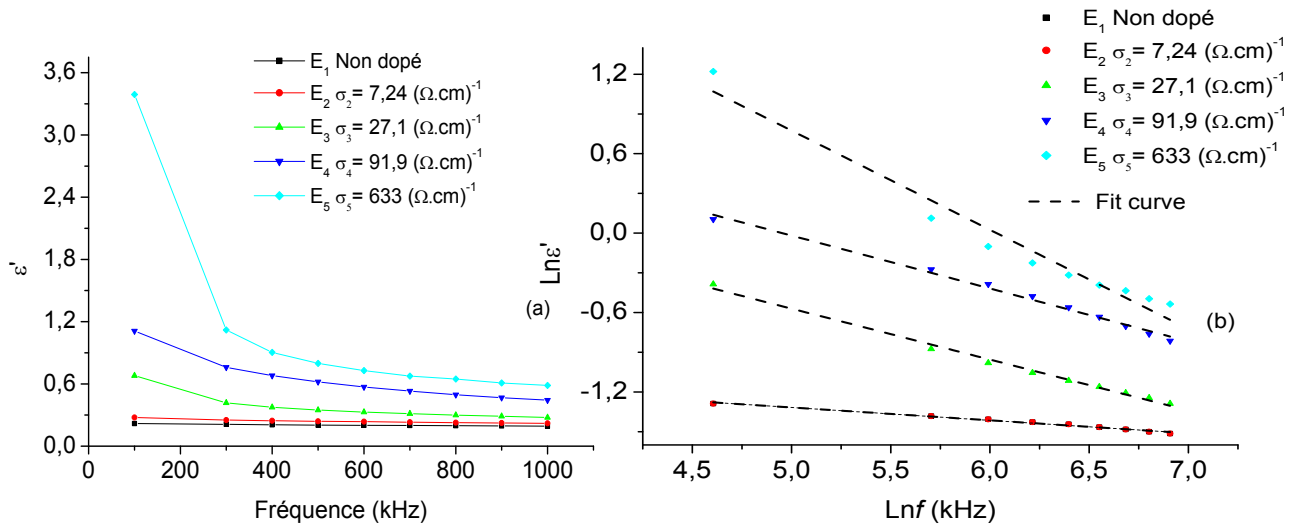


Figure IV.38. Variations après recuit de ϵ' en fonction de la fréquence pour différents niveaux de dopage : (a) échelle linéaire, (b) échelle logarithmique.

Nous observons sur les figures IV.37 (a) (b) et IV.38 (a) (b), que les valeurs de ϵ' diminuent avec l'augmentation de la fréquence et augmente lorsque le niveau de dopage augmente. L'influence de ces deux derniers paramètres sur les valeurs de ϵ' est conforme à ce qui a été observé dans le cas de la série des échantillons S (fortement dopés). On observe aussi, que l'effet de recuit est bien clair sur les valeurs de ϵ' , se traduisant par des valeurs plus élevées après le traitement thermique.

L'augmentation de la température a pour effet d'accroître le nombre des porteurs de charges et produit ainsi une importante polarisation de charges spatiales induisant une augmentation de la constante diélectrique ϵ' [107].

Nous remarquons que pour les hautes fréquences les valeurs de la permittivité relative est inférieur à 1, ce qui est anormale pour un matériau relativement homogène (la permittivité relative doit être supérieur 1). Cependant, ceci a été également trouvé par plusieurs auteurs [68, 99, 100]. Cette anomalie pourrait provenir d'une erreur dans la mesure de la surface des électrodes, de l'épaisseur réelle de l'oxyde.

Les figures IV.39 (a) et IV.39 (b) permettent d'observer une évolution du type allométrique et donc d'exprimer K_1 et K_2 par des équations citées précédemment ((IV.16, IV.17), après fit des courbes.

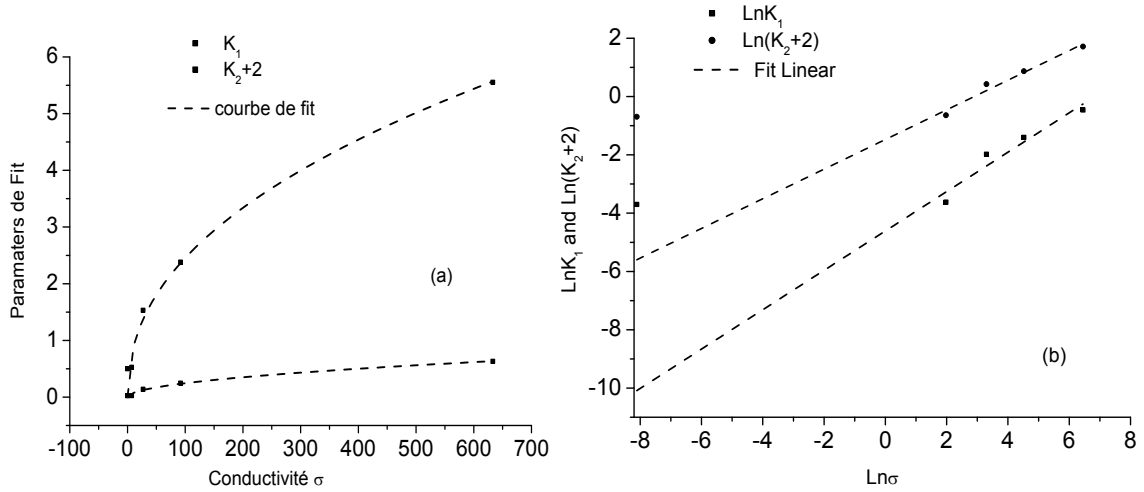


Figure IV.39. Variations des paramètres de fit des constantes K_1 et K_2 en fonction de la conductivité: (a) échelle linéaire, (b) échelle logarithmique.

Les figures IV.40 (a) et IV.41 (a) montrent les variations, avant recuit, de la partie imaginaire ϵ'' de la permittivité diélectrique complexe et de $\tan\delta$, respectivement, dans le cas de la série E, en fonction de la fréquence pour différents niveaux de dopage. Les figures IV.40 (b) et IV.41 (b) donnent les résultats des mêmes grandeurs après recuit.

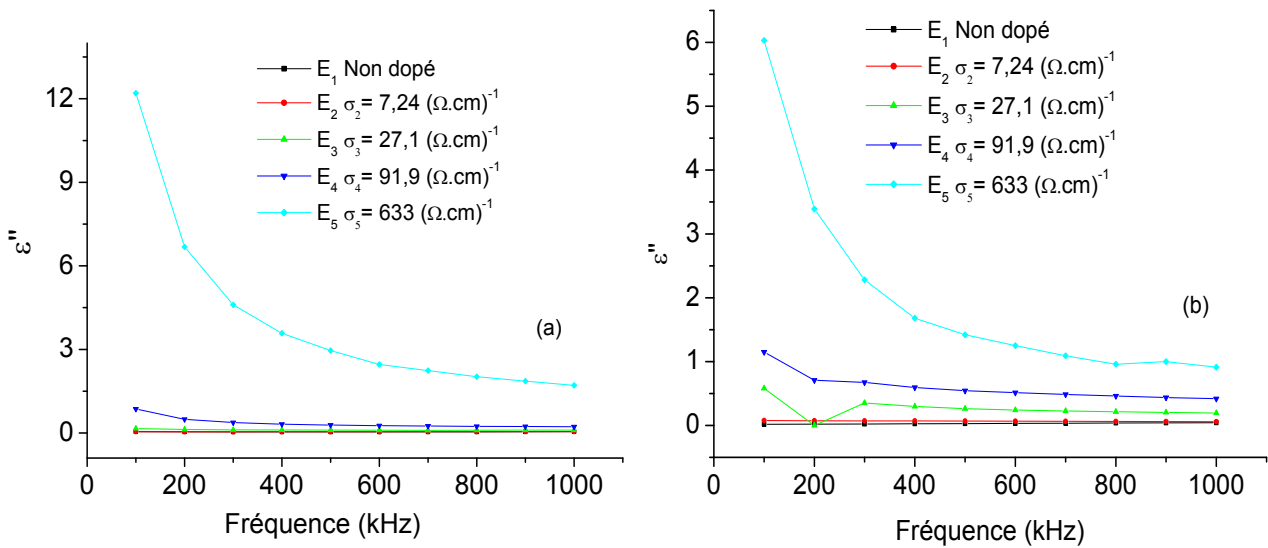


Figure IV.40. Variation de la partie imaginaire ϵ'' de la permittivité diélectrique complexe en fonction de la fréquence pour différents niveaux de dopage : (a) avant recuit, (b) après recuit.

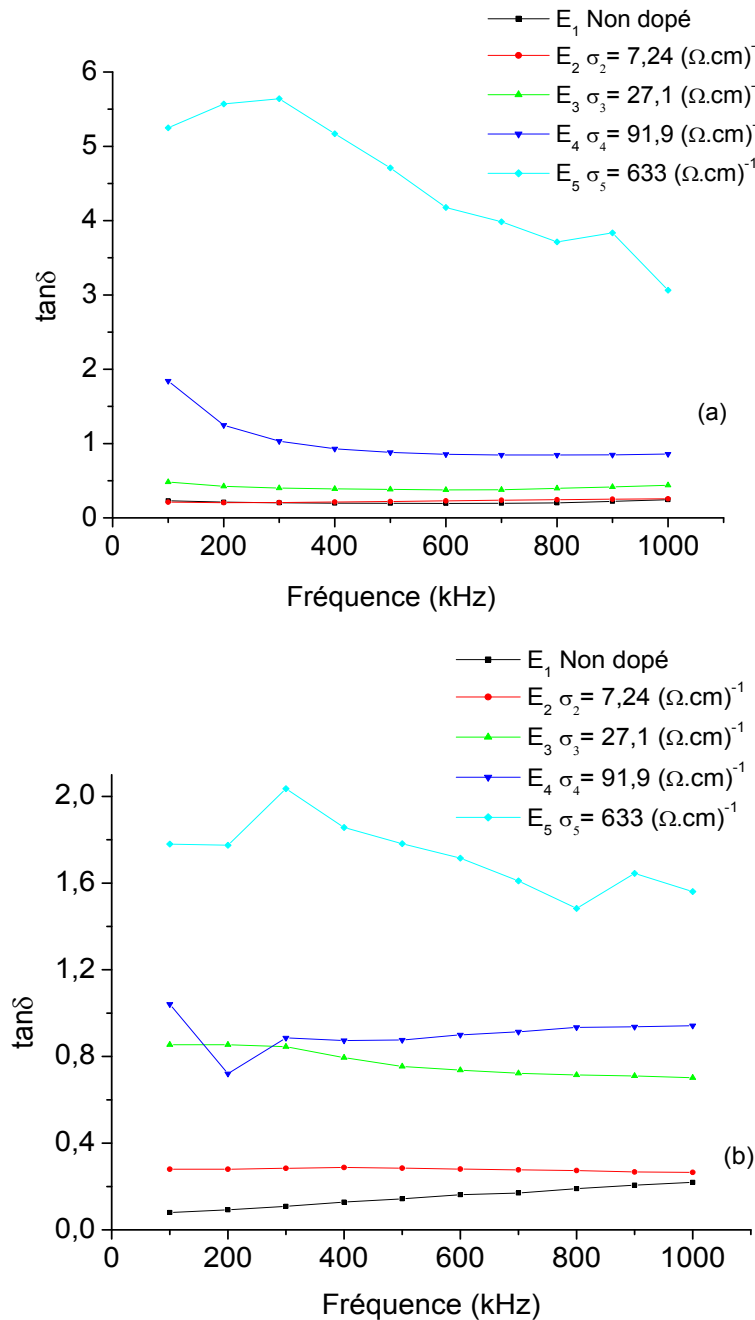


Figure IV.41. Variations de $\tan \delta$ en fonction de la fréquence pour différents niveaux de dopage : (a) avant recuit, (b) après recuit.

On observe d'après les figures IV.40 (a) (b) que les valeurs de la partie imaginaire ε'' de la permittivité diélectrique complexe diminuent avec la fréquence et augmente lorsque le niveau de dopage augmente. Le même comportement est relevé sur la figure IV.41 (a) dans le cas des pertes diélectriques avant recuit, tandis que l'influence de la fréquence tend à disparaître après recuit. À noter que les valeurs de ε'' et de $\tan \delta$ diminuent après le recuit.

La dépendance en fréquence de la conductivité électrique alternative σ_{ac} est représentée sur la figure IV.42. D'après cette figure, on remarque qu'il y a une augmentation de la conductivité électrique alternative dans le cas des structures de la série E lorsque la fréquence et le niveau de dopage augmentent. De plus, σ_{ac} diminue après le recuit.

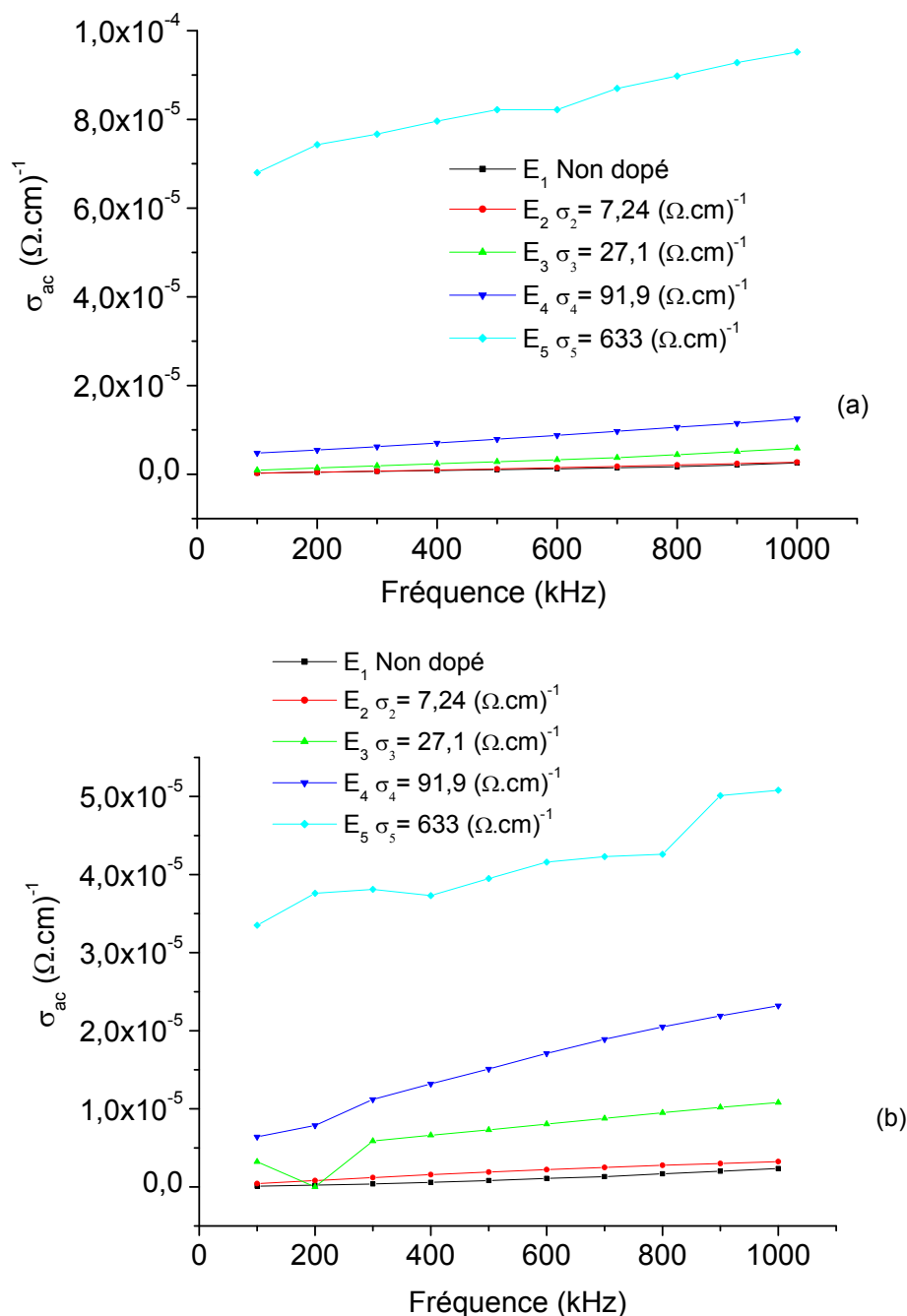


Figure IV.42. Dépendance en fréquence de la conductivité électrique alternative pour plusieurs niveaux de dopage : (a) avant recuit, (b) après recuit.

VI. Conclusion

Dans ce chapitre, nous avons étudié les propriétés électriques et diélectriques des capacités MOS PolySi/SiO₂/MonoSi en fonction de la fréquence du courant, de la concentration de phosphore et du recuit. Il a été observé que les valeurs de la capacité diminuent avec l'augmentation de la fréquence, parce qu'à basse fréquence les états d'interface peuvent facilement suivre le signal alternatif, et induire une capacité excédentaire qui augmente après le recuit. De plus, la conductance croît lorsque la fréquence augmente, ce qui serait dû au hopping des porteurs de charge.

L'étude des caractéristiques des structures telles que R_s , N_A , Q_{fix} , N_{ss} , ϵ' , ϵ'' , $\tan \delta$ et σ_{ac} ont été trouvées fortement dépendantes de la fréquence, du niveau de dopage et du recuit. Ainsi, la résistance série R_s évolue dans le sens inverse de la fréquence et du niveau de dopage. Le niveau de dopage à l'interface isolant/substrat N_A , la densité de charge fixe Q_{fix} et la densité des états d'interface N_{ss} évoluent aussi dans le sens inverse de la fréquence, mais dans le même sens que le niveau de dopage pour la série S. Les mêmes remarques s'appliquent à la série E, avant et après recuit.

Les valeurs de ϵ' et ϵ'' diminuent avec la fréquence, mais augmentent avec le niveau de dopage, parce que la polarisation inter-faciale est plus facile à des basses fréquences, et la polarisation électronique devient efficace lorsque le niveau de dopage augmente. La conductivité électrique σ_{ac} augmente dans le même sens que la fréquence et le dopage en phosphore. Aussi le recuit agit de façon appréciable sur les valeurs de ϵ' qui augmente après le recuit. Ceci peut être dû à chacun des deux phénomènes : le saut d'ion et l'effet d'orientation des charges spatiales résultant de concentrations des porteurs de charge plus grandes.

Le fit des valeurs de la constante ϵ' en fonction de la fréquence pour plusieurs niveaux de dopage, a permis d'aboutir à une relation entre, d'une part ϵ' et la fréquence, et d'autre part, entre ϵ' et la conductivité électrique de la couche de polysilicium.

Conclusion générale

Conclusion générale

Le travail que nous avons mené dans ce mémoire concerne l'étude et l'analyse des propriétés électriques et diélectriques des structures MOS à grille de polysilicium (PolySi/SiO₂/p-Si). Le comportement électrique de ces structures a été étudié sur la plage de fréquences 100 KHz - 1 MHz en considérant différents niveaux de dopage, deux épaisseurs des couches de polysilicium (100 et 175 nm) et plusieurs épaisseurs d'oxyde. Nous nous sommes également intéressés aux propriétés électriques et structurales des films minces de polysilicium fortement dopés ou non par diffusion de phosphore, obtenues par décomposition chimique en phase vapeur à basse pression (LPCVD) à partir du silane SiH₄, à une température de l'ordre de 620° C.

L'étude bibliographique réalisée dans le premier chapitre, nous a montré que le choix du polysilicium en tant que matériau de grille du transistor MOS a permis de réduire les effets de canal court et de diminuer les tensions de seuil des transistors, mais aussi d'avoir un auto-alignement de la grille avec la source et le drain et une amélioration de la fiabilité des transistors.

Dans un premier temps, nous avons centré notre travail essentiellement sur la caractérisation électrique et structurale des films minces de silicium polycristallin dopés au phosphore ou non dopé. En tenant compte du fait que les phénomènes de conduction dans ce type de matériau exigent une connaissance détaillée de leur microstructure, nous avons fait usage d'un microscope électronique à balayage (MEB) pour l'étude des propriétés structurales, que nous avons renforcé par une caractérisation électrique basée sur la mesure de résistivité et d'autres constantes électriques.

Les observations par microscope électronique à balayage (MEB), relatives à la caractérisation structurale, ont montré que la taille des grains des films est influencée par le niveau de dopage car les cristallites subissent un accroissement lorsque le niveau de dopage augmente, et également influencée par l'épaisseur des couches de polysilicium et d'oxyde, vu qu'il y a une amélioration dans les dimensions des grains quand l'épaisseur de ces couches augmente.

La caractérisation électrique des films Si-LPCVD par la méthode des quatre pointes et d'effet Hall, montre que les propriétés électriques sont étroitement liées à la microstructure qui est influencée par les conditions de dépôt des films. Pour les échantillons dopés au phosphore, la conductivité des films s'accroît d'une façon appréciable lorsque le niveau de dopage augmente, ce qui est corrélé avec l'augmentation de la taille des grains, prouvant que la présence du gaz dopant a un effet catalytique sur l'évolution des dimensions des grains.

Les mesures I(V) sur les structures MOS, ont clairement montré qu'il y a une augmentation du courant avec l'augmentation de l'éclairement, aussi bien en direct qu'en inverse. Ainsi, l'amélioration de la conductibilité dans nos structures est justifiée par l'augmentation de la densité des porteurs libres par suite de la photogénération des paires électron-trou. Les mesures donnent la preuve que ces structures sont très sensibles à la lumière, puisque le courant peut être multiplié par un facteur de 10 à 20, sous éclairage intense relativement au cas sous obscurité.

La dernière et importante partie de notre travail a porté sur la caractérisation électrique des structures MOS à grille de polysilicium (PolySi-Oxyde-MonoSi). Pour ce faire nous avons utilisé la méthode capacité-tension C(V), pour voir l'influence de divers paramètres tels que la fréquence, le niveau de dopage, l'épaisseur de la couche d'oxyde et du recuit, sur les caractéristiques de ces structures. La méthode C(V) nous a donné l'opportunité d'extraire certains paramètres électriques tels que la résistance série R_s et la densité des états d'interface N_{ss} , entre autres, ainsi que certains paramètres diélectriques tels que les parties réelle et imaginaire de la permittivité électrique ϵ' et ϵ'' , les pertes diélectriques $\tan\delta$ et la conductivité électrique σ_{ac} .

Après l'étude de ces propriétés on peut dire que les valeurs de la capacité diminuent avec l'augmentation de la fréquence, parce qu'à basse fréquence les états d'interface peuvent facilement suivre le signal alternatif, et induire une capacité excédentaire qui augmente après le recuit. La conductance croît lorsque la fréquence augmente, ce qui serait dû au hopping des porteurs de charge. La résistance série R_s de cette structure évolue dans le sens inverse de la fréquence et du niveau de dopage. Le niveau de dopage à l'interface isolant/substrat N_A , la charge fixe Q_{fix} et la densité des états d'interface N_{ss} évoluent aussi

dans le sens inverse de la fréquence, mais dans le même sens que le niveau de dopage, aussi bien pour la série S que pour la série E (avant et après recuit).

Les valeurs de ε' et ε'' diminuent avec la fréquence, mais augmentent avec le niveau de dopage, parce que la polarisation interfaciale est plus facile à des basses fréquences, tandis que la polarisation électronique devient efficace lorsque le niveau de dopage augmente. La conductivité électrique σ_{ac} augmente dans le même sens que la fréquence et le dopage au phosphore. On relève aussi que le recuit agit de façon appréciable sur les valeurs de la constante ε' qui augmente après le traitement thermique. Ceci peut être dû à chacun des deux effets possibles : le saut d'ion et l'effet d'orientation de charges spatiales résultant de plus grandes concentrations de porteurs de charge.

Le fit des valeurs de la constante ε' en fonction de la fréquence pour plusieurs niveaux de dopage, a permis d'aboutir à une relation entre, d'une part ε' et la fréquence, et d'autre part, entre ε' et la conductivité électrique de la couche de polysilicium, permettant d'aboutir à la valeur calculée de ε' pour une fréquence et une conductivité données.

Les résultats obtenus pour les structure MOS à grille en polysilicium dopé au phosphore après un recuit sont meilleurs que ceux avant recuit, car on relève que la capacité MOS subissant un recuit est de valeur supérieure à celle d'une structure non recuit.

À partir de ce travail, on conclut que la microstructure des films de polysilicium, qui dépend des conditions de dépôt, agit de façon appréciable sur les propriétés électriques. Les résultats issus de la caractérisation C(V) des structures MOS, à grille en polysilicium fortement dopé, présente l'inconvénient de la diffusion du phosphore, à travers l'oxyde de grille. Ceci est solutionné par l'utilisation d'un oxyde de permittivité élevée ou l'incorporation d'une quantité d'azote dans le film.

Références bibliographiques

- [1] **Emmanuel Jordana**, "Conception, réalisation et caractérisation de grilles en silicium polycristallin déposé amorphe à basse température et dopé bore in situ", thèse doctorat en Microélectroniques et Microsystèmes, Université Paul Sabatier de Toulouse juillet 2005.
- [2] **A. Tataroglu, S. Altindal**, "Analysis of electrical characteristics of Au/SiO₂/n-Si (MOS) capacitors using the high–low frequency capacitance and conductance methods" *Microelectron. Eng.* 85, 2256-2260 (2008).
- [3] **L. Soliman, E. Duval, M. Benzohra, E. Lheurette, K. Ketata, M. Ketata**, "Improvement of oxide thickness determination on MOS structures using capacitance-voltage measurements at high frequencies", *Materials Science in Semiconductor Processing* 4, 163-166 (2001).
- [4] **A. Tataroglu, S. Altindal**, "Characterization of interface states at Au/SnO₂/n-Si (MOS) structures", *Vacuum* 82, 1203-1207(2008).
- [5] **M. Hswe, R. B. Palmer, M. L. Shopbell and C. C. Mai**, "characteristics of p-channel mos field effect transistors with ion-implanted channels", *Solid-State-Electronics*, Vol. 15, 1237-1243(1972).
- [6] **T. Makino and H. Nakamura**, "resistivity changes of heavily-boron-doped cvd-prepared polycrystalline silicon caused by thermal annealing", *Solid.State Electronics* Vol. 24, pp, 49-55.
- [7] **M. Lemiti, S. Audisio** , C. Mai et B. Balland, "Evolution de la taille des grains du silicium polycristallin pendant des traitements thermiques ou oxydation", *Revue Phys. Appl.* 24, 133-141 (1989).
- [8] **J. R. Pfister, F. K. Baker, T. C. Mele, H. H. Tseng, P.J. Tobin, J.D. Hayden, J.W. Miller, C. D. Gunderson, and L. C. Parrillo**, "The effects of boron penetration on p+ polysilicon gated PMOS Devices", *IEEE Trans. Electron Devices*, Vol. 37, 1842 (1990).
- [9] **G. Hu, And R. H. Bruce**, "Design tradeoffs between surface and buried- channel FETs", *IEEE Trans. Electron Devices*, Vol.32, 584 (1985).
- [10] **Y. H. Lin, C. L. Lee, T. I. Lei, And T. S. Chao**, "Suppression of boron penetration in PMOS by using oxide gatterring effect in poly-Si gate", *Jpn. J. Appl. Phys*, Vol.34, 752 (1995).
- [11] **N. D. Arora, R. Rios, And C. L. Huang**, "Modeling the polysilicon depletion effects and its impact on submicrometer CMOS circuit performance". *IEEE Trans. Electron Devices*, Vol.42, N°5, 935 (1995).

- [12] **T. Aoyama, K. Suzuki, H. Tashiro, Y. Toda, T. Yamazaki, Y. Arimoto, and T. Ito,** "Boron diffusion through pure silicon oxide and oxynitride used of metal-oxide-semiconductor devices".
- [13] **C. H. Choi, P. R. Chidambaram, R. Khamankar, C. F. Machala, Z. Yu, And R.W.Dutton,** " Dopant profile and gate geometric effects on polysilicon gate depletion in scaled MOS", IEEE Trans. Electron Devices, Vol.49, N°. 7, 1227 (2002).
- [14] **Hong Xiao, Shihua Huang,** "Frequency and voltage dependency of interface states and series resistance in Al/SiO₂/p-Si MOS structure", Materials Science in Semiconductor Processing 13, 395-399 (2010).
- [15] **Stanislav Jurecka, Hikaru Kobayashi, Masao Takahashi, Taketoshi Matsumoto, Emil Pincik ,** "Properties of charge states in MOS structure with ultrathin oxide layer", Applied Surface Science 258, 8409- 8414 (2012).
- [16] [23] **S. M. Sze,** "Semiconductor device, Physics and technologie", 2nd edition -New York Wiley, 564 (2001).
- [17] **M. Shur, and M. Hack,** "Physics of amorphous silicon based alloy field effect transistors ". J. Appl. Phys., Vol.55, N°.10, 3831(1984).
- [18] **Peter Münster,** "Silicium intrinsèque et dopé in situ déposé amorphe par SAPCVD puis cristallisé en phase solide", thèse doctorat en électronique, université de Rennes 1 juillet 2001.
- [19] **P.J. French,** " Polysilicon: a versatile material for Microsystems", Sensors and Actuators A Physical 99, 3-12 (2002).
- [20] **T. I .Kamins,** "Resistivity of LPCVD polycrystalline-silicon films", Journal of the Electrochemical Society, v 126, n5, 833-837 (1979).
- [21] **M. E. Cowher and T. O. Sedgwick,** "Chemical Vapor Deposited Polycrystalline Silicon", Journal of the Electrochemical Society, 119, 1565 (1972).
- [22] **N. C. C. Lu, L. Gerzberg, C. Y. Lu, and J. D. Meindl,** " A new condition model for polycrystalline silicon films", IEEE Electron. Devices Lett, edl-2, 95 (1981).
- [23] **N. Arpatzani, C.A. Dimitriadis, S. Siskos, A.A. Hatzopoulos, G. Kamrinos,** "Determination of bulk and interface density of states in polycrystalline silicon thin film transistors". Thin Solid Films, 515, 7581-7584 (2007).

- [24] **Younes Lamrani**, "Contribution à l'étude expérimentale et à la simulation de la diffusion anormale du bore dans le silicium", thèse doctorat en Microélectronique, Université Paul SABATIER - Toulouse III Mars 2005.
- [25] **M.L. Hitchman and K. F. Jensen**, "Chemical Vapor deposition:Principles and application", 1st Edition , Academic Press (1993).
- [26] **P. Temple-Boyer, L. Jalabert, and Lmasarotto**, "Properties of nitrogen doped silicon films deposited by low pressure chemical vapour deposition from silane and ammonia", J. Vac. Sci. Technol., Vol.A18, N°.5, 2389 (2000).
- [27] **F. Mansour**, "Propriétés électriques et technologiques de films de silicium LPCVD fortement dopés bore", thèse doctorat en électronique, université de Constantine 1996.
- [28] **Abdellatif Zerga**, " Caractérisation, Modélisation et Simulation Numérique des Cellules Photovoltaïques à base de Silicium Polycristallin en Couche Mince Déposée par RT-CVD", thèse de doctorat en physique, université de Tlemcen janvier 2005.
- [29] **T. I. Kamins**, "Polycrystalline Silicon for Integrated-Circuit Applications", Kluwer Academic Publishers, Norwell MA, 1988.
- [30] **Sébastien Duguay**, " Propriétés de stockage de charges de nanocristaux de germanium incorporés dans des couches de silice par implantation ionique", thèse doctorat de l'Université Louis Pasteur – Strasbourg I, novembre 2006.
- [31] **S. M. Sze and Kwok K. Ng**, "Physics of Semiconductor Devices ", Third Edition, San Jose, California July 2006.
- [32] **S.M. Sze**, " Physics of semiconductor devices", 2nd edition- New York John Wiley & Sons, 1981.
- [33] **Mehdi Kanoun**, "caractérisation électriques des structures MOS à nanocristaux de Ge pour des applications mémoires non volatiles", thèse de doctorat de l'INSA de Lyon N°d'ordre : 04-ISAL-0069/novembre 2004.
- [34] **R. H. Dennard, F. H. Gaensslen, H. N. Yu, V. L. Rideout, E. Bassous, A. R. Le Blanc**, "Design of Ion-Implanted MOSFET's with Very Small Physical Dimensions", Journal of Solid-State Circuits SC69, 256 (1974).
- [35] **Yvan Bonnassieux**, " Fabrication des transistors CMOS", Ecole Polytechnique, C522612 Conception électronique des circuits VLSI logique, CNAM 2005.
- [36] ENIAC, <http://www.cordis.lu/ist/eniac>.

- [37] **E. Klaussmann, W. R. Farhner, D. Braunig**, " The intrinsic and fixed charges of the Si-SiO₂ interface", tiré de Instabilities in silicon devices, G. Barbottin et A. Vapaille, Elsevier éditions vol. 2, 171-247 (1989).
- [38] **Delphine Aime**, "Modulation du travail de sortie de grilles métalliques totalement siliciures pour des dispositifs CMOS deca-nanométriques", thèse doctorat en électronique, INSA de Lyon N°d'ordre : 2007ISAL0080/ 2007.
- [39] **Richard N Tauber, W. Stanley**, "Silicon processing for the VLSI era ", Sunset Beach, Calif: Lattice Press, (1995)
- [40] **A. S. Grove, O. Leistiko, and C.T. Sah**, "Redistribution of acceptor and donor impurities during thermal oxidation of silicon", J. Appl. Phys. vol.35, (1964).
- [41] **A. Cornet, J.P. Deville**, "Physique et ingénierie des surfaces", édition EDP Sciences (1998).
- [42] **J.P. Eberhart**, "Analyse Structurale et chimique des matériaux", Edition Dunod, Paris (1997).
- [43] **L. B. Valdez**, "Resistivity measurements on germanium for transistors", Proc. IRE, Vol.42, 420-457(1954).
- [44] **A. Vapaille et R. Castagne**, "Dispositifs et circuits intégrés", Edition 1990.
- [45] A.S, caractérisation des semiconducteur, cours de technologie des CI chapitre 09.
- [46] **Laurent Jalabert**, "Ingénierie de grille pour application à la micro-électronique MOS submicronique", thèse de doctorat en microélectronique, université de Paul Sabatier-Toulouse III octobre 2001.
- [47] **A. Gousskov**, "appareillage automatique pour les mesures de résistivité et de constante de hall", revue de physique appliquée, tome 4, 491décembre (1969).
- [48] **Equer Bernard**, "Physique et technologie de la conversion photovoltaïque", Ecole polytechnique, volume 1, Paris : Ellipses 1993.
- [49] **S. Kar, W. E. Dahlke**, " Interface states in MOS structures with 20–40 Å thick SiO₂ films on non degenerate Si", Solid-State Electronics. Vol.15, 221-237 (1972).
- [50] **Hachemi Bouridah**, " Etude des propriétés de couches minces de silicium dope azote obtenues par LPCVD et implantées au bore pour grille polysilicium de transistors MOS", thèse de doctorat en Electronique Université Mentouri - Constantine 2005.

- [51] **N. C. C. Lu, C.Y. Lu, M. K. Lee, C. C. Shih, and C. S. Wang, W. Reuter, T. T. Sheng**, "The Effect of Film Thickness on the Electrical Properties of LPCVD Polysilicon Films", *Electrochem. Soc. solid-state science and technology* Vol. 131, No. 4, 897-902 (1984).
- [52] **Saraswat, K. C. And Singh, H.**, "Thermal Oxidation of Heavily Phosphorus-Doped Thin Films of Polycrystalline Silicon", *J. Electrochem. Soc.* 129, 2321 (1982).
- [53] **Mandurah, M. M., Sarawsat, K. C. And T. I. Kamins**, "Phosphorus Doping of Low Pressure Chemically Vapor-Deposited Silicon Films", *J. Electrochem. Soc.* 126, 1079 (1979).
- [54] **T. Makino and H. Nakamura**, "Resistivity changes of heavily-boron-doped CVD-prepared polycrystalline silicon caused by thermal annealing", *Solid. State Electronics* Vol. 24, 49-55 (1981).
- [55] **A. L Fripp**, "Dependence of resistivity on the doping level of polycrystalline silicon", *J. Appl. Phys.* 46-1240. (1975).
- [56] **G. Baccarani, B. Ricco, G. Spadini**, "Transport properties of polycrystalline silicon films", *J. Appl. Phs.* 49-5565(1978).
- [57] **John Y. W. Seto**, "The electrical properties of polycrystalline silicon films ", *Journal of Applied Physics*, Vol. 46, No. 12. December 5247-5253 (1975).
- [58] **T.I. Kamins**, " Hall Mobility in Chemically Deposited Polycrystalline Silicon ", *Journal of Applied Physics* Vol. 42, Number 11 October, 4357-4365 (1971).
- [59] **Navneet Gupta, B.P. Tyagi**, "On the mobility, turn-on characteristics and activation energy of polycrystalline silicon thin-film transistors", *Thin Solid Films* 504, 596-63(2006).
- [60] **A. A. M. Farag, A. Ashery, E.M.A. Ahmed, M.A. Salem**, " Effect of temperature, illumination and frequency on the electrical characteristics of Cu/p-Si Schottky diode prepared by liquid phase epitaxy", *Journal of Alloys and Compounds* 495, (2010).
- [61] **E. H. Nicollian, A. Goetzberger**, "MOS Conductance Technique for Measuring Surface State Parameters", *Appl Phys Lett* 7, 216 (1965).
- [62] **P. Chattopadhyay, AN. Daw**, "On the current transport mechanism in a metal-insulator-semiconductor (MIS) diode", *Solid State Electron* 29 555-560 (1986).
- [63] **A. Tataroglu, S. Altındal**, " Characterization of interface states at Au/SnO₂/n-Si (MOS) structures", *Vacuum* 82 1203-1207 (2008).
- [64] **E. H. Nicollian, JR. Brews**, *MOS Physics and Technology*, Wiley-Sons, 1982.

- [65] **R. Castagne, A. Vapaille**, " Description of the SiO₂-Si Interface Properties by Means of very Low Frequency MOS Capacitance Measurements", *Surface. Science* 28, 157 (1971)
- [66] **H. Uslu, S. Altındal, U .Aydemir, I. Dokme , IM .Afandiyeva** ,"The interface states and series resistance effects on the forward and reverse bias I–V, C–V and G/ω–V characteristics of Al–TiW–Pd₂Si/n-Si Schottky barrier diodes", *J. Alloys and Compd* 503, 96-102 (2010).
- [67] **M. K. Hudait, S. B. Krupanidhi**, " Effects of thin oxide in metal–semiconductor and metal–insulator–semiconductor epi-GaAs Schottky diodes", *Solid-State Electron* 44, 1089-1097 (2000).
- [68] **A. Tataroglu, S. Altındal, M. M. Bulbul**, "Temperature and frequency dependent electrical and dielectric properties of Al/SiO₂/p-Si (MOS) structure", *Microelectronic Engineering*. 81, 140-149 (2005).
- [69] **S. Karatas, A.Turut, S. Altındal**, "Irradiation effects on the C–V and G/ω–V characteristics of Sn/p-Si (MS) structures", *Radiation Physics and Chemistry* 78, 130-134 (2009).
- [70] **Ilbilge Dokme, Semsettin Altındal**, "on the profile of frequency and voltage dependent interface states and series resistance in MIS structures", *Physica B* 393, 328-335 (2007).
- [71] **Senol Kaya, Ramazan Lok, Aliekber Aktag, Jan Seidel, Ercan Yilmaz**, "Frequency dependent electrical characteristics of BiFeO₃ MOS capacitors", *Journal of Alloys and Compounds* 583, 476-480 (2014).
- [72] **K. Prabakar, S.K. Narayandass, D. Mangalaraj**, "Dielectric properties of Cd_{0.6}Zn_{0.4}Te thin films", *physica status solidi (a)*199 (3), 507-514(2003).
- [73] **N. Tugluoglu, F. Yakuphanoglu, S. Karadeniz**, "Determination of the interface state density of the In/p-Si Schottky diode by conductance and capacitance–frequency characteristics", *Physica B* 393, 56-60(2007).
- [74] **E.H. Nicollian, A. Goetzberger**, " The Si-SiO₂ Interface-Electrical Properties as Determined by the Metal-Insulator-Silicon Conductance technique" *Bell Syst. Tech. J.* 46 1055 (1967).
- [75] **Pakma O, Serin N, Serin T and Altındal S**, "The double Gaussian distribution of barrier heights in Al/TiO₂/p-Si (metal-insulator-semiconductor) structures at low temperatures", *J Appl Phys*, 104, 014501(2008).

- [76] **S. Altındal, A. Tataroglu, I. Dokme**, "Density of interface states, excess capacitance and series resistance in the metal-insulator-semiconductor (MIS) solar cells", *Sol. Energy. Mater. Sol. Cell* 85 (2005) 345.
- [77] **Anu Philip, Subin Thomas, R Nisha, K Rajeev Kumar**, "Effect of frequency and bias voltage on the electrical and dielectric properties of atomic layer deposited Al/Al₂O₃/p-Si MOS structure at room temperature", *Pur and Applied Physics* 53, 464-469(2015).
- [78] **A. Tataroglu, I. Yucedag, S. Altındal**, "On the profile of frequency dependent series resistance and dielectric constant in MIS structure", *Microelectron. Eng.*84, 180(2007).
- [79] **M. Gokçen, H. Altuntas**, "On the profile of temperature dependent electrical and dielectric properties of Au/SiO₂/n-GaAs (MOS) structures at various frequencies", *Physica B* 404, 4221-4224 (2009).
- [80] **S. Karatas, F.Yakuphanoglu, F.M. Amanullah**, "Capacitance–voltage and conductance–voltage characteristics of Ag/n-CdO/p-Si MIS structure prepared by sol–gel method", *Physics and Chemistry of Solids* 73, 46-51(2012).
- [81] **S. Karatas, A.Turut**, "The frequency-dependent electrical characteristics of interfaces in the Sn/p-Simetal semiconductor structures", *Microelectron.Reliab.*50, 351(2010).
- [82] **N. Doukhane, B. Birouk**, Frequency and doping level Influence on electric and dielectric Properties of PolySi/SiO₂/cSi (MOS) structures, *Applied Physics a Material Science and Processing*, <https://doi.org/10.1007/s00339-018-1684-4>, 2018.
- [83] **M D. Migahed, M. Ishra, T. Fahmy, A. Barakat**, "Electric modulus and AC conductivity studies in conducting PPy composite films at low temperature", *J. Phys. Chem. Solids* 65, 1121-1125 (2004).
- [84] **A.A. Sattar, S.A. Rahman**, "Dielectric Properties of Rare Earth Substituted Cu–Zn Ferrites", *Phys. State Sol. (a)* 200 (2), 415-422 (2003).
- [85] **Z. Jiwei, Y. Xi, W. Mingzhong, Z. Liangying**, "Preparation and microwave characterization of PbTiO₃ ceramic and powder", *J. Phys. D Appl. Phys.* 34, 1413(2001).
- [86] **M. Elliq**, "Cristallisation et dopage laser du silicium amorphe application à la fabrication de transistor MOS en couche mince en silicium polycristallin", thèse doctorat de l'Université de Strasbourg, N° d'ordre 1848/94, 1994.
- [87] **W.A. Hill, C.C. Coleman**, " A single-frequency approximation for interface-state density determination", *Solid State Electron.* 23, 987(1980).

- [88] **A. Natarajan, L. K. Bera, W. K. Choi, T. Osipowicz, H.L. Seng**, "Rapid thermal oxidation of radio frequency sputtered polycrystalline $\text{Si}_{1-x}\text{Ge}_x$ thin films", *Solid-State Electronics* 45, 1957-1961 (2001).
- [89] **S. Chatterjee, Y. Kuo, J. Lu**, "Thermal annealing effect on electrical properties of metal nitride gate electrodes with hafnium oxide gate dielectrics in nano-metric MOS devices ", *Microelectronic Engineering* 85, 202-209 (2008).
- [90] **İ. Yücedağ**, "on the anomalous peak at low and moderate frequency $C-V$ curves of $\text{Al}/\text{SiO}_2/\text{p-Si}$ structure at the forward bias region", *Optoelectronics and Advanced Materials -Rapid Communications* Vol. 3, No. 6, 612 – 615 (2009).
- [91] **M. M. Bulbul, S. Zeyrek**, "Frequency dependent capacitance and conductance–voltage characteristics of $\text{Al}/\text{Si}_3\text{N}_4/\text{p-Si}$ (100) MIS diodes", *Microelectronic Engineering* 83, 2522-2526 (2006).
- [92] **A. Chelkowski**, *Dielectric Physics*, Elsevier Scientific, Amsterdam, (1980).
- [93] **S. Kar, R. L. Narasimhan**, "Characteristics of the Si-SiO_2 interface states in thin (70–230 Å) oxide structures ", *J. Appl. Phys.* 61 (12), 5353-5359(1987).
- [94] **D. Maurya, J. Kumar, Shripal**, " Dielectric-spectroscopic and a.c. conductivity studies on layered $\text{Na}_{2-x}\text{K}_x\text{Ti}_3\text{O}_7$ ($X=0.2, 0.3, 0.4$) ceramics", *J. Phys. Chem. Solids* 66, 1614-1620 (2005).
- [95] **S.P. Szu, C.Y. Lin**, "AC impedance studies of copper doped silica glass", *Materials Chemistry and Physics* 82, 295-300 (2003).
- [96] **A. S. Md. S. Rahman, M.H. Islam, C.A. Hogarth**, "AC electrical properties of vacuum-evaporated SiO/SnO_2 films", *Int. J. Electron.* 62 (2), 167-179 (1987).
- [97] **B. Tataroglu, S. Altındal, A. Tataroglu**, "The $C-V-f$ and $G/\omega-V-f$ characteristics of $\text{Al}/\text{SiO}_2/\text{p-Si}$ (MIS) structures", *Microelectron. Eng.* 83, 2021-2026 (2006).
- [98] **K.S. Moon, H.D. Choi, A.K. Lee, K.Y. Cho, H.G. Yoon, K. S. Suh**, "Dielectric properties of epoxy-dielectrics-carbon black composite for phantom materials at radio frequencies ", *J. Appl. Polym. Sci.* 77 (2000).
- [99] **I. Dokme, S. Altındal, M. Gokcen**, " Frequency and gate voltage effects on the dielectric properties of $\text{Au}/\text{SiO}_2/\text{n-Si}$ structures", *Microelectronic Engineering.* 85, 1910-1914 (2008).
- [100] **A. Tataroğlu**, "Frequency and voltage dependence of the electrical and dielectric properties of $\text{Au}/\text{n-Si}$ Schottky diodes with SiO_2 insulator layer", *Optoelectronics and Advanced Materials* .13, 940- 945 (2011).

- [101] **R. Ertuğrul, A. Tataroğlu**, "Influence of Temperature and Frequency on Dielectric Permittivity and ac Conductivity of Au/SnO₂/n-Si (MOS) Structures", *Chin. Phys. Lett.* 29 077304 (2012).
- [102] **M M. Abdel Kader, M Y. Elzayat, T R. Hammad, A I. Aboud, H. Abdelmonem**, "Dielectric permittivity, ac conductivity and phase transition in hydroxyl ammonium sulfate", *Phys. Scr.* 83, 035705 (2011).
- [103] **Stanislav Jurecka, Hikaru Kobayashi, Masao Takahashib, Taketoshi Matsumotob, Emil Pincik** , " Properties of charge states in MOS structure with ultrathin oxide layer ", *Applied Surface Science* 258, 8409- 8414 (2012).
- [104] **N. Tugluoglu, S. Karadeniz, A. Birkan Selcuk, S. Bilge Ocak**, "Effect of oxide thickness on the capacitance and conductance characteristics of MOS structures", *Physica B* 400, 168-174 (2007).
- [105] **P. Pissis, A. Kyritsis**, "Electrical conductivity studies in hydrogels", *Solid State Ionics* 97, 105-113 (1997).
- [106] **C, Leveugle, P. K Hurley, A. Mathewson, S. Moran, E. Sheehan A. Kalnitsky, A. Lepert, I. Beinglass, and M. Venkatesan**, "impact of the polysilicon doping level on the properties of silicon/oxide interface in polysilicon/oxide/silicon capacitor structures", *Microelectronic engineering* 36, 215-218 (1997).
- [107] **S. Fiat, I. Polat, E. Bacaksiz, M. Kompitsas, G. Çankaya**, "The influence of annealing temperature and tellurium (Te) on electrical and dielectrical properties of Al/p-CIGSeTe/Mo Schottky diodes", *Current Applied Physics* 13, 1112-1118 (2013).
- [108] **Won-Ju Cho, Eung-Soo Kim, Jun-Jin Kang, Kwan-Goo Rha and Hong-Seok Kim**, "Annealing effects of polycrystalline silicon gate on electrical properties of thin gate oxide", *Solid-State Electronic*, vol.42.No.4, 557-566 (1998).



Frequency- and doping-level influence on electric and dielectric properties of PolySi/SiO₂/cSi (MOS) structures

N. Doukhane¹ · B. Birouk¹

Received: 27 August 2017 / Accepted: 14 February 2018
© Springer-Verlag GmbH Germany, part of Springer Nature 2018

Abstract

The electric and dielectric characteristics of PolySi/SiO₂/cSi (MOS) structure, such as series resistance (R_s), dielectric constants (ϵ') and (ϵ''), dielectric losses ($\tan \delta$), and the ac electric conductivity (σ_{ac}), were studied in the frequency range 100 kHz–1 MHz for various doping levels and two thicknesses for the polysilicon layer (100 and 175 nm). The experimental results show that the C and G/ω characteristics are very sensitive to the frequency due to the presence of interface states. Series resistance R_s is deduced from C and G/ω measurements and is plotted as a function of the frequency for various doping levels. It is found to decrease with frequency and doping level. To determine ϵ' , ϵ'' , $\tan \delta$, and σ_{ac} , the admittance technique was used. An interesting behavior of the constants, ϵ' and ϵ'' , was noticed. The ϵ' values fit led to relations between ϵ' and the frequency, on one hand, and between ϵ' and the electric conductivity of the polysilicon layers on the other. These relations make it possible to interpolate directly between two experimental points for a given frequency. The analysis of the results shows that the values of ϵ' , ϵ'' , and $\tan \delta$ decrease with increasing frequency. This is due to the fact that in the region of low frequencies, interfacial polarization occurs easily, and the interface states between Si and SiO₂ contribute to the improvement of the dielectric properties of the PolySi/SiO₂/cSi structures. The study also emphasizes that the ac electric conductivity increases with the increase in frequency and doping level; this causes to the reduction in series resistance.

1 Introduction

The MOS structure consists in the stacking of three layers: single-crystal silicon substrate on which an oxide layer has been grown and a metal electrode gate. The thickness of the oxide layer generally varies from few to hundreds of nanometers. However, the objective of the researchers is to make it as thinner as possible to reduce the size of the components. Due to the presence of oxide layer and two surface-charge regions, MOS physics is more complicated than semiconductor surface physics [1, 2]. In real MOS structure, the localized interface states are located between the semiconductor and the insulator. The behavior of the device differs from the ideal case as a consequence of the presence of these interface states. In general, one distinguishes several possible sources of error, causing deviations of the behavior of

the ideal MOS such as the electric and dielectric properties, to name a few, and which must be taken into account [3].

Because of the presence of the localized loads (P^+) and impurities (Cl^- , S^- , F^- , O^- , C^- , H^-) in the dielectric layer, or the presence of the interface states (incomplete links) and series resistance at the interface between the dielectric layer and the semiconductor, the behavior of MOS devices is very different from the classical condensers. These differences may be due to fabrication process, defects of the lattice structure at the interfacial layer, in the semiconductor and dielectric layers [4–6]. The electric characteristics of these devices are extremely sensitive to interface states density at the oxide/monosilicon interface [7, 8].

$C-V$ and $G-V$ measurements give several important informations upon electric and dielectric characteristics of the MOS structures. In this study, the use of $C-V$ and $G-V$ measurements enabled us to understand the frequency response of the PolySi/SiO₂/cSi MOS structure by varying the frequency in the range of 100 kHz–1 MHz. Moreover, to achieve a better understanding of the doping-level effects, we took into account this parameter in the electric and dielectric properties' study of PolySi/SiO₂/cSi structures, by considering various phosphorus concentrations

✉ N. Doukhane
doukhanen@yahoo.com

B. Birouk
bbirouk@gmx.com

¹ Renewable Energies Laboratory (LER), Electronics Department, FST, Jijel University, Jijel, Algeria

lying from 5.25×10^{18} to $1.27 \times 10^{20} \text{ cm}^{-3}$. To determine ϵ' , ϵ'' , $\tan \delta$, and σ_{ac} , the admittance technique was used, while experimental results fit allowed to connect ϵ' , on one hand, to the frequency, and, on the other hand, to the electric conductivity of the polysilicon layers. The analysis of the results shows frequency- and doping-level influence on these parameters.

2 Experimental procedure

The polySi/SiO₂/monoSi structures, on which is based our work, are made up of polycrystalline silicon thin layers doped with phosphorus or undoped. They were obtained by deposition on single-crystal silicon substrates 380 μm thick, $\langle 100 \rangle$ -oriented, and boron-doped with a resistivity of 20 $\Omega \text{ cm}$. Beforehand, the substrates were annealed in dry oxygen ambient at 1000 $^{\circ}\text{C}$ during 2 h and half to grow oxide layers of 100 nm thickness approximately. The polysilicon submicronic layers of thicknesses 100 and 175 nm were deposited at a temperature of 620 $^{\circ}\text{C}$ by LPCVD technique. Doping was carried out by thermal diffusion of phosphorus at 900 $^{\circ}\text{C}$ resulting from pre-deposited P₂O₅ source. The metallic contact was achieved on top of the structure using Al deposit ($3 \times 3 \text{ mm}^2$, 20 nm) to give good adhesion to the electrode, while the back was entirely metallized. Before each handling, the samples undergo cleaning to eliminate all kinds of impurities, as well as the oxide coating. In this case, one uses a buffered hydrofluoric acid solution HF (40%), in which the sample is soaked during (15 s), followed by rinsing and drying.

$C-V$ and $G-V$ measures of PolySi/SiO₂/cSi structure shown in Fig. 1 were taken in the frequency range 100 kHz–1 MHz, thanks to the use of an impedance analyzer of Keithley 4200SCS type connected to a device with mercury probe; a small sinusoidal signal of 40 mV_{p-p} from the external pulse generator is applied to the sample to meet the requirement.

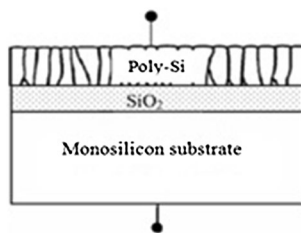


Fig. 1 Schematic presentation of the studied structures

3 Results and discussion

An MOS structure is regarded as ideal if the following conditions are met:

- There is no difference between the outputs of a metal and a semiconductor to allow the obtaining of the flat band mode.
- There is no electric charge in the oxide.
- There are no electronic states in the interface oxide/silicon.

The conductivity values of S samples (heavily doped) and E samples (moderately doped) obtained by mean of the Four Point Probe Resistivity method (FPPR) are shown in Tables 1 and 2.

3.1 Electric properties

$C-V$ and $G-V$ measurements were taken in the frequency range 100 kHz–1 MHz, thanks to the use of an impedance analyzer of Keithley 4200SCS type connected to a device with mercury probe. The frequency response of the capacitance–voltage and conductance–voltage characteristics is illustrated in Figs. 2a, b, 3a, b.

Figure 2a, b represents the shapes of the $C(V)$ experimental curves of P type MOS capacitance in frequency range 100 kHz–1 MHz. One observes in this figure that

Table 1 Values of conductivity and doping level for S samples

Sample	Doping level (cm^{-3})	PolySi conductivity ($\Omega^{-1} \text{cm}^{-1}$)
S ₁	Undoped	Undoped
S ₂	5.45×10^{19}	67.95
S ₃	7.38×10^{19}	146.20
S ₄	9.43×10^{19}	240.38
S ₅	1.07×10^{20}	403.22

Table 2 Values of conductivity and doping level for E samples

Sample	Doping level (cm^{-3})	PolySi conductivity ($\Omega^{-1} \text{cm}^{-1}$)
E ₁	Undoped	Undoped
E ₂	5.25×10^{18}	7.24
E ₃	1.88×10^{19}	27.10
E ₄	6.60×10^{19}	91.90
E ₅	1.27×10^{20}	633.00

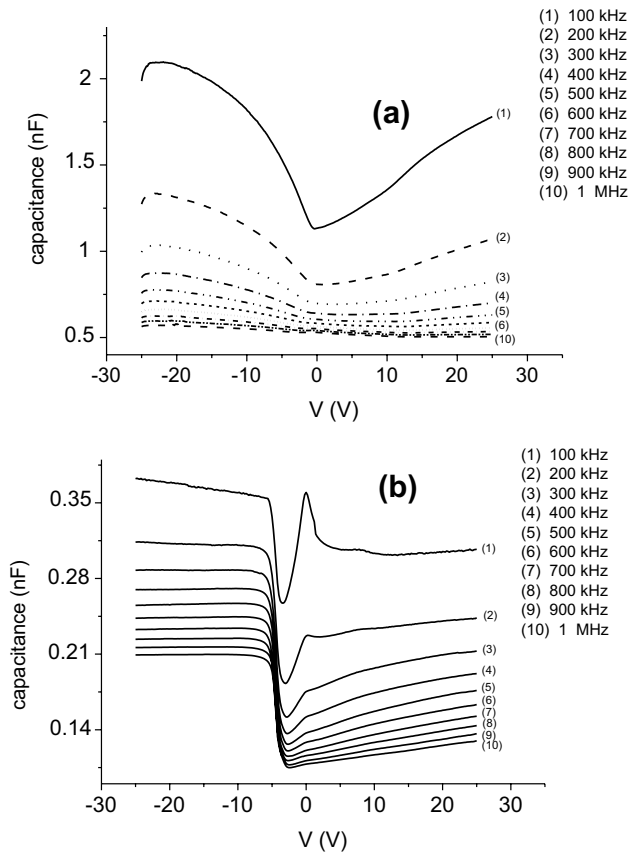


Fig. 2 Capacitance variations versus the voltage at various frequencies for the PolySi-Oxide-MonoSi structures: **a** $d_{poly} = 175$ nm and **b** $d_{poly} = 100$ nm

the frequency effect is well highlighted on the $C(V)$ curves, which present a more or less important shift towards lower values. Overall, the capacitance values decrease with the increase in the frequency, which is in agreement with the literature [9–11]. With the strong negative voltages, the corresponding capacitance at the accumulation mode takes the maximum value C_{ox} ; while at the transition towards the positive voltage corresponding to depletion mode, the capacitance is reduced to a minimal value. The capacitance remains low even with strong negative voltages, mainly at high frequencies.

The inhomogeneous region in the semiconductor/insulator interface induces an excess capacitance in series with the insulator capacitance which varies with the frequency due to the presence of the interface states. In high frequency, the contribution of the interface state capacitance to total capacitance is negligible, because the interface states cannot follow the ac signal [1]. In low-frequency region, the capacitance starts to increase, which can be due to interfacial space charge formation [1, 12].

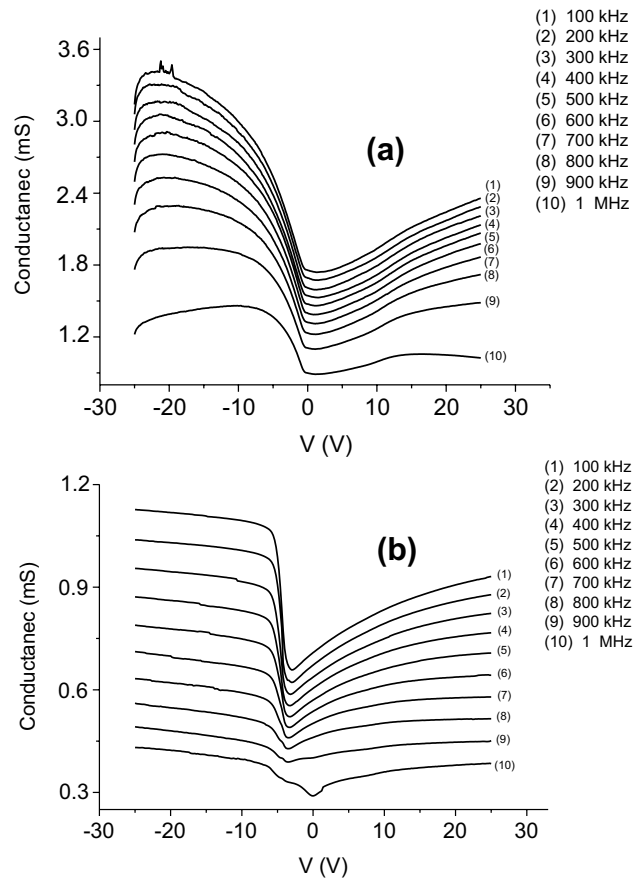


Fig. 3 Conductance variations versus the voltage at various frequencies for the PolySi-Oxide-MonoSi structures: **a** $d_{poly} = 175$ nm and **b** $d_{poly} = 100$ nm

Figure 3a, b shows the measured $G-V$ characteristics of the PolySi/SiO₂/cSi structure as a function of the applied voltage at the frequency range of 100 kHz–1 MHz.

In these figures, one observes that the values of conductance increase with the increase in frequency. It is known that in the region of high frequencies, the trapped carriers hopping between filled and empty states on Fermi level [13]. The atoms incorporated in the intermediate thin layer in the metal/semiconductor interface react as additional impurities in the disordered layer.

The basic equivalent circuit of MOS structure is shown in Fig. 4. C_{ox} and C_{sc} are the insulator capacitance and the semiconductor depletion layer capacitance; while C_{it} and R_{it} are, respectively, the capacitance and the resistance associated with the interface states; R_s is the series resistance.

In strong accumulation mode, MOS structure is equivalent to an RC parallel circuit.

Hence, the admittance (Y_m) of the structure is as follows [14–16]:

$$Y = \frac{1}{Z} = G_m + jC_m\omega. \tag{1}$$

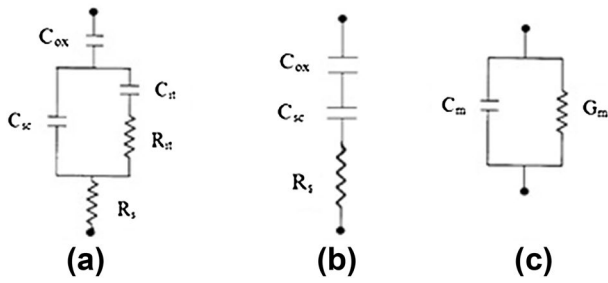


Fig. 4 Equivalent capacitance circuit: **a** general case, **b** in high frequency, and **c** parallel representation

The use of Eq. (1) leads to the following expression of series resistance [15, 17, 18]:

$$R_s = \frac{G_m}{G_m^2 + (\omega C_m)^2}, \tag{2}$$

where C_m and G_m represent, respectively, the capacitance and the conductance measured in strong accumulation area, and ω represents the angular frequency.

The computation results of series resistance resulting from the application of the Eq. (2), where the measured values of capacitance and conductance are drawn from Figs. 2a, b, 3a, b versus the frequency for several doping levels, are shown in Fig. 5a, b.

As can be seen from Fig. 5a, b, the values of R_s are strongly dependent on the frequency and doping level. This dependence of R_s is allotted to the particular distribution of the interface states and to the interfacial oxide layer. At high frequencies, the interface states cannot follow the ac signal and, therefore, cannot contribute to excess capacity [19–21]. Moreover, the reduction in R_s with the increase in the doping level is allotted

to the contribution of the majority of the active charges and interface states to conductivity.

The measured capacitance is related to series resistance by the following:

$$C_m = \frac{C_{ox}}{1 + R_s^2 C_{ox}^2 \omega^2}. \tag{3}$$

Let us pose: $R_s^2 C_{ox}^2 = \alpha$ and let us make the change of variable $x = \omega^2$; C_m can then be written as follows:

$$C_m = \frac{C_{ox}}{1 + \alpha x}. \tag{4}$$

The development in Taylor series of this function (limited to 8 terms) is as follows:

$$C_m = C_{ox} (1 - \alpha x + \alpha^2 x^2 - \alpha^3 x^3 + \alpha^4 x^4 - \alpha^5 x^5 + \alpha^6 x^6 - \alpha^7 x^7), \tag{5}$$

which one can put in the following form (polynomial fit):

$$y = l - kx + hx^2 - gx^3 + dx^4 - cx^5 + bx^6 - ax^7. \tag{6}$$

The capacitance values evolution versus the frequency fitted by the eight terms polynomial (Eq. 6) is represented in Fig. 6.

3.2 Dielectric properties

The dielectric properties are given with the various values of frequency for several doping levels starting from measurements of C_m and G_m/ω . The complex expression of the dielectric permittivity was used to describe the dielectric properties:

$$\epsilon^* = \epsilon' - j\epsilon'', \tag{7}$$

where ϵ' and ϵ'' are the real and imaginary parts.

The real part of the complex dielectric permittivity of MOS structure is calculated starting from the C_m measured

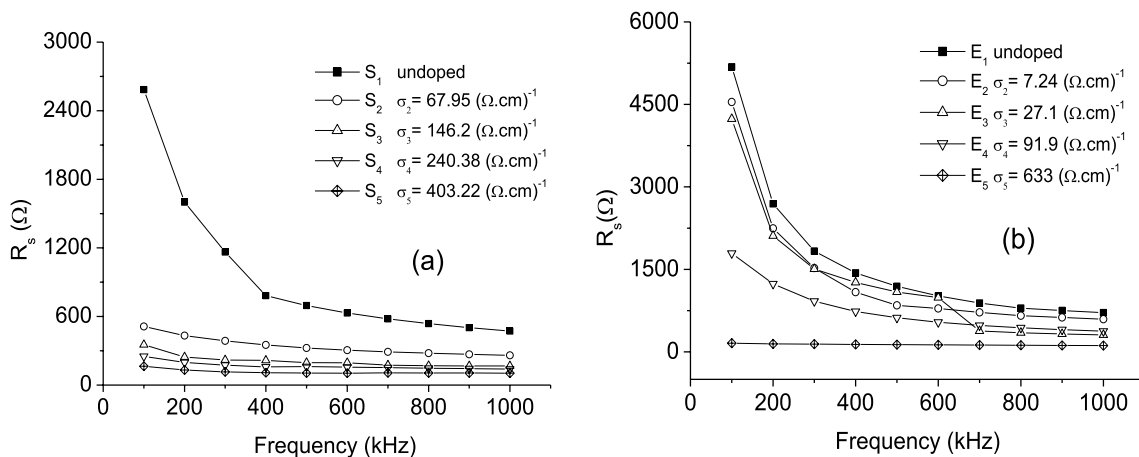


Fig. 5 Variation of series resistance versus the frequency at various doping levels, for two thicknesses of polySi: **a** $d_{poly} = 175$ nm and **b** $d_{poly} = 100$ nm

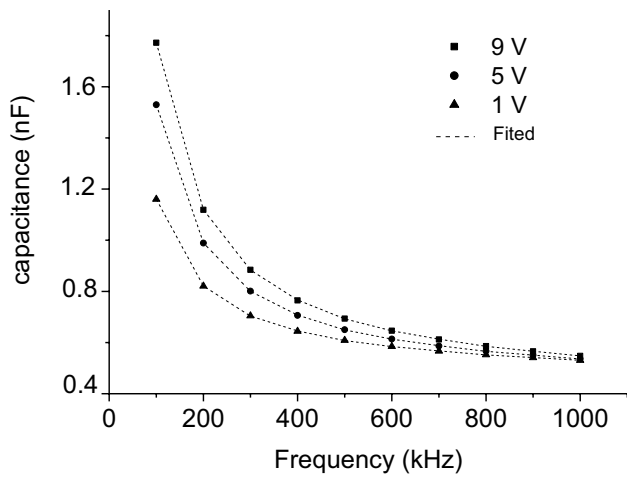


Fig. 6 Variation of the capacitance versus the frequency for different voltages

values of the capacitance in the accumulation area for various frequencies using the following relation [22, 23]:

$$\epsilon' = \frac{C_m}{C_0}, \tag{8}$$

where C_0 is the free space capacitance, $C_0 = \epsilon_0(A/d_{ox})$, A the electrode contact area, d_{ox} the interfacial oxide layer thickness, and ϵ_0 the free space permittivity ($\epsilon_0 = 8.85 \times 10^{-14}$ F/cm).

It arises from measurements that the ϵ' term varies linearly with the frequency in a logarithmic scale such as it is represented in Fig. 7a, b (inserts). Data fit illustrated in these figures required the use of the following equation:

$$y = -K_1x + K_2, \tag{9}$$

with $y = Ln \epsilon'$ and $x = Ln f$, while K_1 and K_2 are fitting constants.

After integrating, one obtains:

$$\epsilon' = \frac{e^{K_2}}{f^{K_1}}. \tag{10}$$

Starting from Eq. 10, one can calculate ϵ' directly for any value of frequency.

The K_1 and K_2 versus the polysilicon layers electric conductivity in logarithmic scale are shown in Fig. 8a, b. These make it possible to observe an evolution of allometric function type and thus to express K_1 and K_2 as follows after fitting:

$$K_1 = a_1\sigma^{b_1}, \tag{11}$$

$$K_2 + c = a_2\sigma^{b_2}, \tag{12}$$

where $a_1, a_2, b_1,$ and b_2 are independent constants from current frequency and polysilicon doping level.

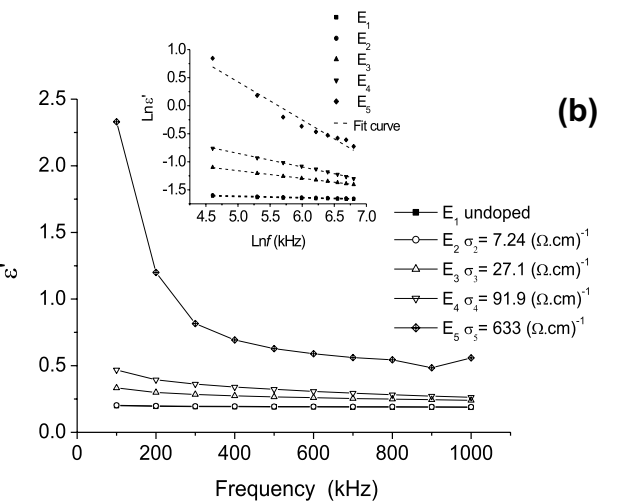
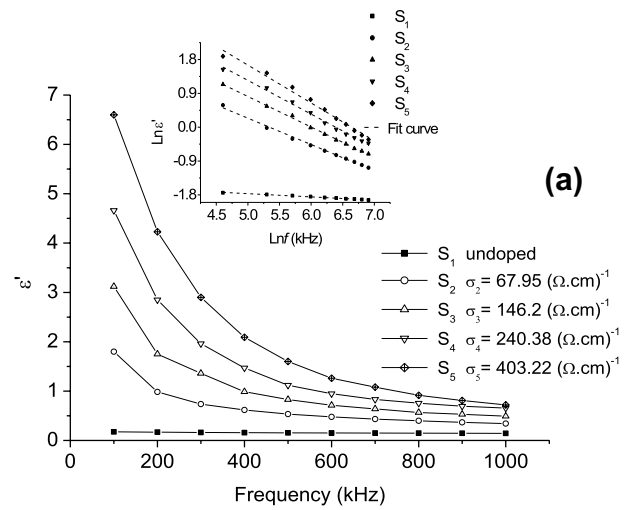


Fig. 7 Variations of the real part of the complex dielectric permittivity versus the frequency for various doping levels: **a** $d_{poly} = 175$ nm and **b** $d_{poly} = 100$ nm

The c constant has been added to allow us to fit the experimental results by allometric function. It must be noted that:

- $c = 0$ for S series (heavily doped);
- $c = 2$ for E series (moderately doped).

One can thus rewrite Eq. (10), in the following form, taking into account the expressions $K_1 = f(\sigma)$ and $K_2 = f(\sigma)$ of Eqs. (11)–(12):

$$\epsilon'_{(f, \sigma)} = e^{-c} \frac{B\sigma^{b_2}}{f^{a_1\sigma^{b_1}}}, \tag{13}$$

NB The quantity e^{a_2} was replaced by B constant (f and σ independent).

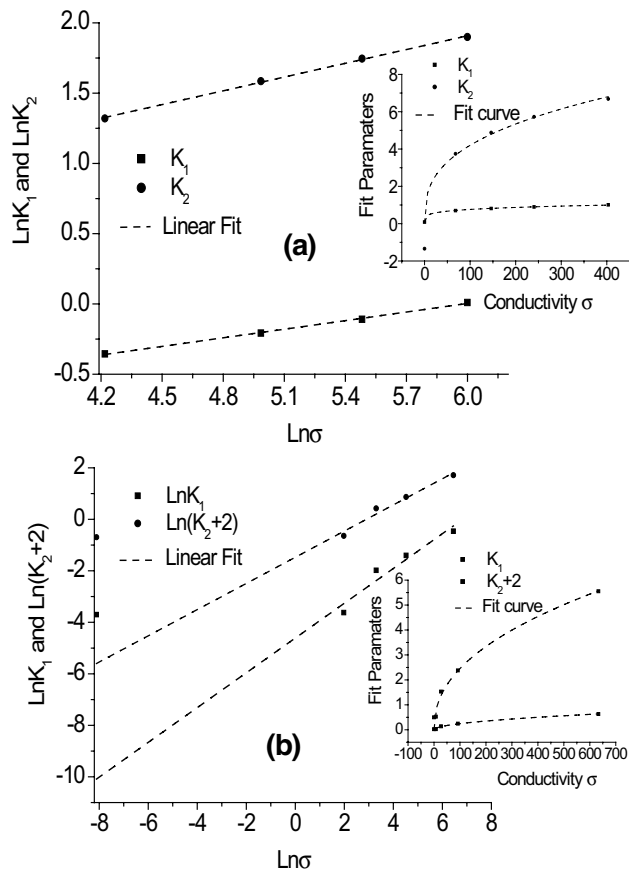


Fig. 8 Variations of K_1 and K_2 fit parameters versus conductivity in logarithmic scale: **a** $d_{poly} = 175$ nm and **b** $d_{poly} = 100$ nm

Equation (13) means that for a given sample (fixed conductivity), one can calculate ϵ' starting from this equation, for any value of frequency.

Concerning the imaginary part of the dielectric permittivity, at various frequencies, it is calculated starting from conductance measurements thanks to the following relation [22, 23]:

$$\epsilon'' = \frac{G_m}{\omega C_0}, \tag{14}$$

where ω is the angular frequency. The losses tangent is calculated starting from the relation [23]:

$$\tan \delta = \frac{\epsilon''}{\epsilon'}. \tag{15}$$

The ac electric conductivity of dielectric material can be obtained by the following relation [24, 25]:

$$\sigma_{ac} = \omega C \tan \delta (d/A) = \epsilon'' \omega \epsilon_0. \tag{16}$$

We report, in Fig. 9a, b, the variations of the imaginary part ϵ'' of the complex dielectric permittivity according to the frequency for various phosphorus doping levels. The first of the two figures shows the evolution of ϵ'' for the S series whose deposits of polysilicon have 175 nm thickness, while the second figure corresponds to the E series ($d_{poly} = 100$ nm).

The frequency response of ϵ' and ϵ'' of the PolySi/SiO₂/cSi capacitance for various doping levels, such as it is visualized in Figs. 7a, b, 9a, b, starting from the measured values of the capacitance and conductance, clearly shows a reduction of ϵ' and ϵ'' with the increase in the frequency and an opposite behavior with respect to the doping level. When the frequency increases, the contributions of the interface, dipolar, or ionic polarization become ineffective. Moreover, the reduction in ϵ' and ϵ'' with the increase in the frequency is explained by the fact that the interface state cannot follow the alternating signal; that is to say, the interfacial dipoles

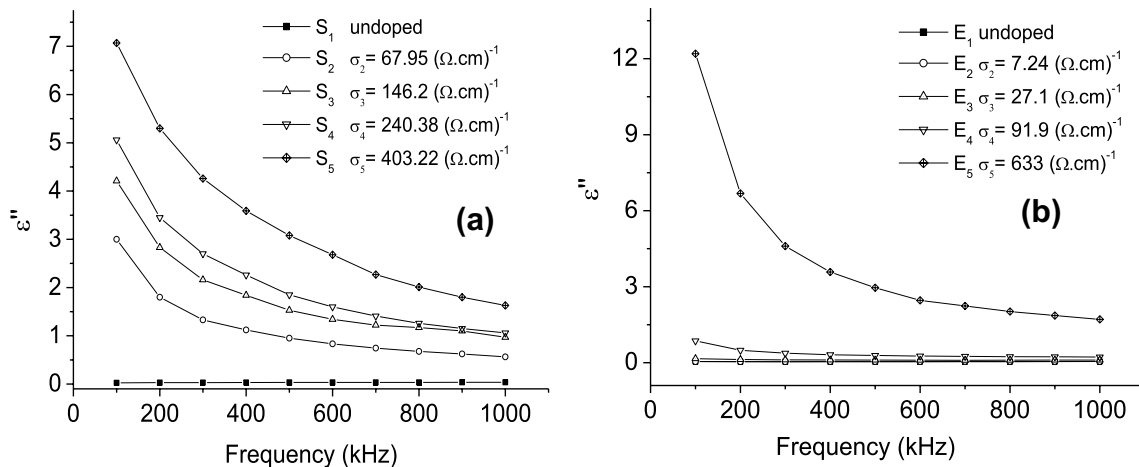


Fig. 9 Variation of the imaginary part of the dielectric permittivity as a complex number versus the frequency for different doping levels: **a** $d_{poly} = 175$ nm and **b** $d_{poly} = 100$ nm

have not enough time to be directed in the direction of the alternate field [26, 27].

We noted that, particularly in the high-frequency range, the values of ϵ' become closer than the values of ϵ'' . This behavior of ϵ' and ϵ'' could be due to the interface states which cannot follow the alternating signal at high frequencies, because the lifetime τ of the charges imprisoned at the interface and the relaxation time in the lowly doped layers is much larger than $1/\omega$ at very high frequencies. Several authors have raised such a behavior [28–31]. At low frequencies, all four types of polarization processes, i.e., electronic, ionic, dipolar, and interfacial or external contribute normally to the values of ϵ' and ϵ'' [32].

The values of ϵ' increase with the increase in the doping level. This would be due to the low diffusion coefficient in the oxide, which plays the role of obstacle for phosphorus. When the doping level is increased the mobility of the charge carriers increases. Moreover, the trapping sites being saturated, the carriers become available

for electronic polarization and consequently induce an increase in ϵ' and ϵ'' of the dielectric material. In addition, it is noted that $\tan \delta$ increases with the increase in frequency and doping level.

The variation of the loss tangent with frequency at different doping level of PolySi/SiO₂/cSi structure is shown in Fig. 10a, b.

As can be seen from Fig. 10a, b, $\tan \delta$ increases with increasing frequency and doping level in the frequency range from 100 kHz to 900, and then, starts to decrease beyond 900 kHz.

Figure 11 illustrates the frequency response of ac electric conductivity for several doping levels.

It is clear that the ac electric conductivity increases with the increase in frequency and doping level. A similar behavior is observed in the literature [32–35]. It is to be connected to the series resistance which decreases with the increase in the frequency and the doping level. The origin of the frequency dependence of conductivity is in the

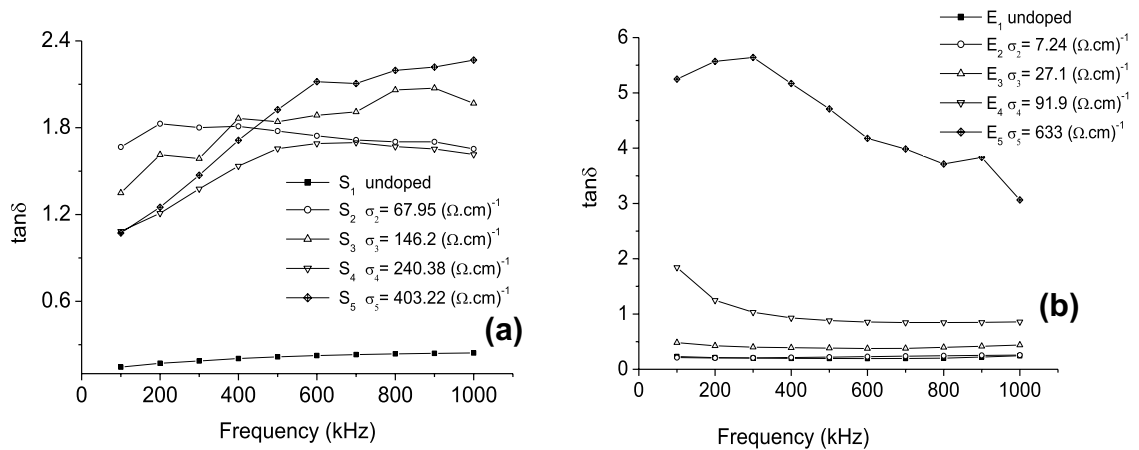


Fig. 10 Variations of $\tan \delta$ versus the frequency for various doping levels: **a** $d_{\text{poly}} = 175$ nm and **b** $d_{\text{poly}} = 100$ nm

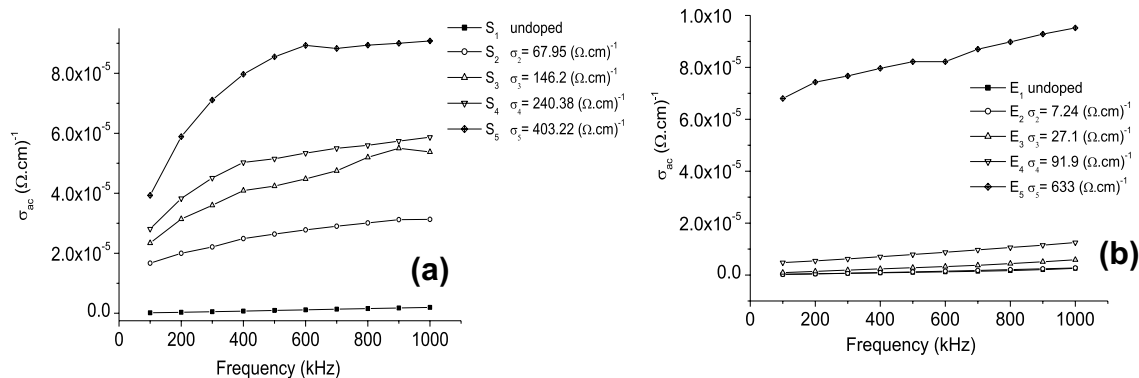


Fig. 11 Frequency response of the alternative electric conductivity of PolySi/SiO₂/cSi structure for several levels of doping: **a** $d_{\text{poly}} = 175$ nm and **b** $d_{\text{poly}} = 100$ nm

relaxation phenomenon. The presence of mobile charge carriers explains this fact.

4 Conclusion

In this work, the electric and dielectric characteristics of the polySi/SiO₂/MonoSi structure such as R_s , ϵ' , ϵ'' , $\tan \delta$, and σ_{ac} were found to be strongly dependent on the frequency of the voltage and the phosphorus concentration. The study emphasizes the following properties: The values of the capacitance decrease with the increase in frequency, because at low frequencies, the states of interface can easily follow the alternating signal, and induce an excess capacitance. The conductance grows when the frequency increases, which would be due to the hopping of the charge carriers. The series resistance, R_s , of this structure evolves in the opposite direction of the frequency and the doping level. The values of ϵ' and ϵ'' decrease with the frequency, but increase with the doping level; this is because interfacial polarization is easier with low frequencies, and electronic polarization becomes effective when the doping level increases. The ac electrical conductivity σ_{ac} increases in the same direction as frequency and phosphorus concentration. The fit values of the ϵ' constant versus the frequency for several doping levels led to a relationship between, on one hand, ϵ' and the frequency, and on the other hand, between ϵ' and the electric conductivity of the polysilicon layer. The latter allows us to calculate ϵ' for any frequency and conductivity values, in the studied ranges.

Acknowledgements The authors are grateful to Pr Jean-Pierre Raskin from ICTEAM-UCL (Belgium) for providing technical assistance and financial support to bring to a successful conclusion this research work. The authors would like to thank also the ICTEAM staff and particularly Mrs Ester Tooten and Mr. Christian Renaux for having kindly performed the different processes in sample preparation in the clean room facilities named WINFAB.

References

1. E.H. Nicollian, A. Goetzberger, *Appl. Phys. Lett.* **7**, -216 (1965)
2. P. Chattopadhyay, A.N. Daw, *Solid State Electron.* **29**, 555–560 (1986)
3. A. Tataroglu, S. Altındal, *Vacuum.* **82**, 1203–1207 (2008)
4. E.H. Nicollian, J.R. Brews, *MOS Physics and Technology*. Wiley, New York (1982)
5. R. Castagne, A. Vapaille, *Surf. Sci.* **28**, 157 (1971)
6. A. Tataroglu, S. Altındal, *Microelectron. Eng.* **85**, 2256–2260 (2008)
7. H. Uslu, S. Altındal, U. Aydemir, I. Dokme, I.M. Afandiyeva, *J. Alloys Compd.* **503**, 96–102 (2010)
8. M.K. Hudait, S.B. Krupanidhi, *Solid-State Electron.* **44**, 1089–1097 (2000)
9. H. Xiao, S. Huang, *Mater. Sci. Semicond. Process.* **13**, 395–399 (2010)
10. A. Tataroglu, S. Altındal, M.M. Bulbul, *Microelectron. Eng.* **81**, 140–149 (2005)
11. S. Karatas, A. Turut, S. Altındal, *Radiat. Phys. Chem.* **78**, 130–134 (2009)
12. K. Prabakar, S.K. Narayandass, D. Mangalaraj, *Phys. Stat. Sol.* **199**(3), 507 (2003)
13. N. Tugluoglu, F. Yakuphanoglu, S. Karadeniz, *Phys. B.* **393**, 56–60 (2007)
14. E.H. Nicollian, A. Goetzberger, *Bell Syst. Tech. J.* **46**, 1055 (1967)
15. O. Pakma, N. Serin, T. Serin, S. Altındal, *J Appl Phys.* **104**, 014501 (2008)
16. S.M. Sze, *Physics of Semiconductor Devices*, 2nd edn. Wiley, New York (1981)
17. P. Anu, S. Thomas, R. Nisha, K.R. Kumar, *Pure Appl. Phys.* **53**, 464–469 (2015)
18. A. Tataroglu, I. Yucedag, S. Altındal, *Microelectron. Eng.* **84**, 180 (2007)
19. M. Gokçen, H. Altuntas, *Phys. B.* **404**, 4221–4224 (2009)
20. S. Karatas, F. Yakuphanoglu, F.M. Amanullah, *Phys. Chem. Solids.* **73**, 46–51 (2012)
21. S. Karatas, A. Turut, *Microelectron. Reliab.* **50**, 351 (2010)
22. A. Chelkowski, *Dielectric Physics*. Elsevier, Amsterdam (1980)
23. S. Kar, R.L. Narasimhan, *J. Appl. Phys.* **61**(12), 5353–5359 (1987)
24. D. Maurya, J. Kumar, Shripal, *J. Phys. Chem. Solids.* **66**, 1614–1620 (2005)
25. M.D. Migahed, M. Ishra, T. Fahmy, A. Barakat, *J. Phys. Chem. Solids.* **65**, 1121–1125 (2004)
26. S.P. Szu, C.Y. Lin, *Mater. Chem. Phys.* **82**, 295 (2003)
27. A.S.M.S. Rahman, M.H. Islam, C.A. Hogarth, *Int. J. Electron.* **62**(2), 167–179 (1987)
28. B. Tataroglu, S. Altındal, A. Tataroglu, *Microelectron. Eng.* **83** (2006)
29. A.A. Sattar, S.A. Rahman, *Phys. State Sol.* **200**(2), 415–422 (2003)
30. K.S. Moon, H.D. Choi, A.K. Lee, K.Y. Cho, H.G. Yoon, K.S. Suh, *J. Appl. Polym. Sci.* **77** (2000)
31. Z. Jiwei, Y. Xi, W. Mingzhong, Z. Liangying, *J. Phys. D Appl. Phys.* **34**, 1413 (2001)
32. I. Dokme, S. Altındal, M. Gokcen, *Microelectron. Eng.* **85**, 1910–1914 (2008)
33. A. Tataroglu, *Optoelectron. Adv. Mater.* **13**, 940–945 (2011)
34. R. Ertugrul, A. Tataroglu, *Chin. Phys. Lett.* **29**, 077304 (2012)
35. M.M.A. Kader, M.Y. Elzayat, T.R. Hammad, A.I. Aboud, H. Abdelmonem, *Phys. Scr.* **83**, 035705 (2011)

Résumé : L'objectif de ce travail est l'étude et l'analyse des propriétés électriques et diélectriques des structures MOS à grille de polysilicium (PolySi/SiO₂/p-Si). Le comportement électrique de ces structures a été étudié sur la plage de fréquences 100 KHz - 1 MHz en considérant différents niveaux de dopage, deux épaisseurs des couches de polysilicium (100 et 175 nm) et plusieurs épaisseurs d'oxyde. Nous nous sommes également intéressés aux propriétés électriques et structurales des films minces de polysilicium fortement dopés ou non par diffusion de phosphore qui remplace la grille d'une structure MOS. Diverses techniques ont été utilisées dans l'analyse des propriétés de ces structures, la microscopie électronique à balayage (MEB), la méthode des quatre pointes (FPPR), l'effet Hall (EH), la caractérisation courant-tension I(V) et capacité-tension C(V). Les images MEB permet de voir l'influence du niveau de dopage, l'épaisseur des films LPCVD et de la couche d'oxyde qui agit sur la taille des grains et la cristallinité des films polysilicium. La caractérisation électrique par la méthode des quatre pointes montre que la microstructure des films influe sur les propriétés électriques. Les mesures I(V) sous différentes conditions d'illumination montrent que le courant augmente avec l'augmentation de l'éclairement. Les courbes caractéristiques C(V) des structures MOS permettent de déduire quelques paramètres d'importance pratique, pour voir l'influence de la fréquence, du niveau de dopage et l'épaisseur de la couche d'oxyde. La technique d'admittance a été utilisée Pour déterminer ϵ' , ϵ'' , $\tan \delta$ et σ_{ac} . Le fit a permis d'aboutir à des relations entre d'une part ϵ' et la fréquence, d'autre part entre ϵ' et la conductivité électrique des couches de polysilicium, cette relation permet de calculer directement ϵ' entre deux point expérimentaux pour une fréquence donnée.

Mots clés : structure MOS, dopage au phosphore, fréquence, C(V), image MEB, effet Hall, résistivité, I(V).

ملخص : الهدف من هذا العمل هو دراسة وتحليل الخصائص الكهربائية و العازل للبنية معدن-أكسيد-نصف ناقل بشبكة ناقله بالسليسيوم متعدد البلورات. السلوك الكهربائي لهذه البنيات درس في مجال التردد (100 kHz-1 MHz) باعتبار مستويات متعددة للتطعيم. سمكين مختلفين لطبقة السليسيوم متعدد البلورات (100 و 175 nm) و سمك مختلف للعازل. و اهتمنا أيضا بالخصائص الكهربائية و البنيوية لصفائح السليسيوم متعدد البلورات المطعمة بالفسفور بطريقة الانتشار و غير المطعمة التي تعوض الشبكة للبنية معدن-أكسيد-نصف ناقل. استعملنا عدة تقنيات في تحليل الخصائص البنيوية و الكهربائية لهذه البنيات, المجهر الإلكتروني الماسح (MEB), طريقة الأربع رؤوس (إبر), تأثير هول. الخاصية تيار-توتر I(V) و الخاصية سعة-توتر C(V). صور المجهر الإلكتروني الماسح تسمح لنا برؤية تأثير مستوى التطعيم, سمك الصفائح و سمك طبقة العازل التي تؤثر على حجم الحبيبات و بلورية الصفائح المرصبة. الدراسة الكهربائية بطريقة الأربع رؤوس تبين أن البنية المجهرية للصفائح تؤثر على الخصائص الكهربائية القياسات I(V) تحت شروط إضاءة مختلفة تبين أن التيار الكهربائي يتزايد بتزايد شدة الضوء. المنحنيات C(V) للبنية معدن-أكسيد-ناقل (MOS) تسمح باستخلاص بعض المقادير ذات أهمية في الميدان التطبيقي. من أجل رؤية تأثير التردد, مستوى التطعيم. استعملنا تقنية القابلية لتحديد ϵ' , ϵ'' , $\tan \delta$ و σ_{ac} . التقارب سمح لنا بالوصول إلى علاقتين الأولى بين ϵ' و التردد, و الثانية بين ϵ' و الناقلية الكهربائية لصفائح السليسيوم متعدد البلورات, هذه العلاقة تسمح لنا بحساب ϵ' مباشرة بين نقطتين تجريبيتين من أجل تردد معطى.

كلمات مفتاحية : البنية معدن-أكسيد-نصف ناقل, تطعيم بالفسفور, التردد, سعة-توتر, صور المجهر الإلكتروني, تأثير هول, المقاومة, تيار-توتر

Abstract: The objective of this work is the study and analyze electric and dielectric properties of MOS structures with polysilicon grid (PolySi/SiO₂/p-Si). The electric behavior of these structures was studied in the frequency range 100 Khz - 1 MHz by considering various levels doping, two thicknesses of the polysilicon layers (100 and 175 Nm) and several thicknesses of oxide. We were also interested in the electric and structural properties of the polysilicon thin films heavily doped or not by phosphorus diffusion which replaces the grid of MOS structure. Various techniques were used in the analysis of the properties of these structures, scan electronic microscopy (SEM), Four Point Probe Resistivity method (FPPR), the Hall effect (HE), The current-voltage I(V) and capacitance-voltage C(V) characterization. SEM Images makes it possible to see the influence of the doping level, the LPCVD films thickness and the oxide layer which acts on the grains size and the crystallinity of the deposited films. The electric characterization by Four Point Probe Resistivity method shows that the microstructure of the films influences the electric properties. Measurements I(V) under various conditions of illumination show that the current increases with the increase in illumination. The C(V) characteristic curves of MOS structures make it possible to deduce some parameters from practical importance, to see the influence of the frequency, the level doping and thickness of the oxide layer. To determine ϵ' , ϵ'' , $\tan \delta$ and σ_{ac} , the admittance technique was used. An interesting behavior of the constants ϵ' and ϵ'' , was noticed. The ϵ' values fits led to relations between, ϵ' and the frequency, on the one hand and between ϵ' and the electric conductivity of the polysilicon layers on the other. These relations make it possible to interpolate directly between two experimental points for a given frequency.

Keywords: MOS structure, phosphorus doping, frequency, C(V), SEM image, Hall effect, resistivity, I(V).